

Министерство образования и науки Российской Федерации
Государственное образовательное бюджетное учреждение высшего
профессионального образования
«Новгородский государственный университет им. Ярослава Мудрого»

СХЕМОТЕХНИКА ЦИФРОВЫХ УСТРОЙСТВ

Конспект лекций

Великий Новгород

2013

УДК 621.396

Рецензент

кандидат технических наук, доцент В.И.Миллер

Схемотехника цифровых устройств: конспект лекций/ Сост. П.И. Ти-
хомиров; ФГБОУ «Новгородский государственный университет имени Яросла-
ва Мудрого». – Великий Новгород, 2013.- 101с.

Пособие содержит материал лекций по курсу «Схемотехника цифровых устройств».

Предназначены студентам, обучающимся по направлению подготовки 210400.62 –Радиотехника.

СОДЕРЖАНИЕ

1. Введение.....	4
2. Сигналы и их параметры.....	4
3. Осциллографический метод измерения параметров импульсов....	9
4. Линейные формирующие цепи.....	16
5. Ключевые схемы.....	19
5.1. Диодные ключи.....	20
5.2. Транзисторный ключ с ОЭ.....	20
5.3. Ключи на полевых транзисторах.....	27
5.4. Ключи с памятью.....	29
6. Синтез комбинационных схем.....	30
6.1. Основы алгебры логики.....	30
6.2. Переключательные функции.....	37
6.3. Минимизация переключательных функций.....	38
6.4. Типовые комбинационные схемы.....	43
6.5. Интегральные схемы.....	50
7. Последовательностные схемы.....	56
7.1. Триггеры.....	56
7.2. Счетчики и делители частоты.....	64
7.3. Регистры.....	68
8. Генераторы прямоугольных импульсов.....	73
8.1. Ждущий мультивибратор на ЛЭ.....	74
8.2. Автоколебательный мультивибратор на ЛЭ.....	77
8.3. Мультивибраторы на таймере.....	78
8.4. Типовые схемы мультивибраторов.....	80
9. Генераторы линейноизменяющегося напряжения.....	82
9.1. Простейший ГЛИН.....	83
9.2. ГЛИН с положительной обратной связью.....	84
9.3. ГЛИН с отрицательной обратной связью.....	86
10. Цифро-аналоговый преобразователь.....	88
11. Аналого-цифровой преобразователь.....	93
Список литературы.....	100

1. ВВЕДЕНИЕ

Предметом курса «Дискретные электронные устройства» являются средства и методы получения и преобразования электрических импульсов и перепадов, а также способы хранения и преобразования цифровой информации.

Задача курса - подготовить будущего специалиста к активному овладению методами и приемами использования (эксплуатации) существующих импульсных и цифровых устройств. Основное внимание в курсе уделено описанию принципов работы и физических процессов в импульсных устройствах

2. СИГНАЛЫ И ИХ ПАРАМЕТРЫ

Рассматриваемые в курсе электрические импульсы являются частным случаем сигналов. Обычно под сигналом понимают величину, отражающую каким либо образом состояние физической системы. В этом смысле естественно рассматривать сигнал как результат некоторых измерений, проводимых над физической системой в процессе ее наблюдения.

В различных системах встречается большое разнообразие сигналов, как по своей природе, так и форме.

Для примера рассмотрим обобщенную систему обработки сигналов.

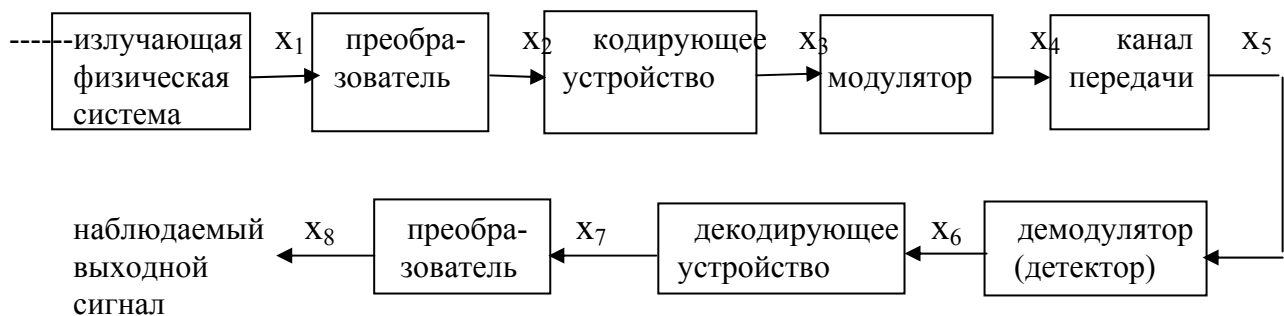


Рисунок -2.1 Структурная схема обобщенной системы обработки сигналов

- первичный преобразователь «датчик», преобразующий исходную физическую величину X_1 (механическую, электрическую, оптическую, тепловую, химическую и т.д.) в другую физическую величину X_2 , более удобную для дальнейшей обработки ;

- кодирующее устройство, его задача подчеркнуть наиболее важные свойства наблюдаемой системы и ослабить другие, не характеризующие ее состояние;

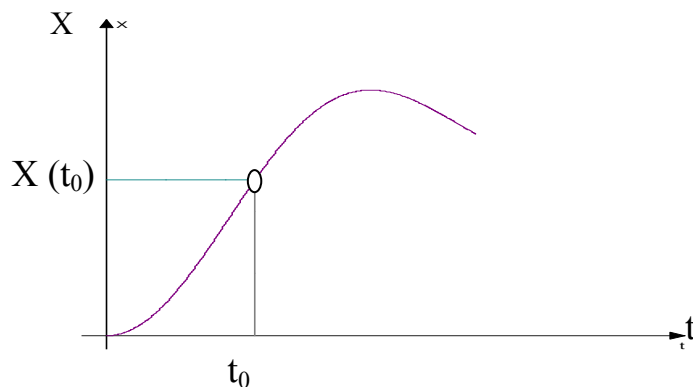
- модулятор согласовывает выходной сигнал X_4 со свойствами канала передачи (если волноводный канал - сигнал X_3 модулирует СВЧ колебания по амплитуде или фазе) ;

- демодулятор и декодирующее устройство служат для «расшифровки», выполняют преобразования обратные тем, которые производились на входе;

- преобразователь (выходной) - преобразует сигнал в желаемую структуру, удобную для наблюдения.

Все рассмотренные сигналы (величины) изменяются во времени. Следовательно, сигнал удобно представить как функцию времени даже в тех случаях, когда для этого приходится искусственно ввести временную зависимость. Например, оптическое изображение следовало бы описывать как функцию пространственных координат. Однако, учитывая методы получения изображений и для них можно использовать функции времени.

Рассмотрим способы представления временных функций $X(t)$, позволяющие идентифицировать их, различать друг от друга. Хорошо знакомым и привычным способом является ГРАФИЧЕСКОЕ изображение функции. ГРАФИК – это совокупность упорядоченных пар значений $\{t, x\}$, взятых достаточно плотно и представленных в прямоугольной системе координат.



Люди привыкли к графическому представлению сигналов и создали для такого их изображения разнообразные осциллографические приборы. Имея достаточный навык, человек может успешно извлекать информацию из радиолокационной картинке, кардиограммы и т.д. Но способ анализа сигналов человеком - это область достаточно «таинственная», не алгоритмируемая и не поддающаяся ни количественному анализу, ни автоматизации. Для проектировщика автоматизированной системы обработки графическое представление сигналов не пригодно, потому что оно состоит из слишком большого числа точек. Представление же сигналов в виде отдельных точек графика, т.е. набора значений X в равноотстоящие моменты времени - это лишь один из простых способов представления сигналов.

В нашем курсе мы будем иметь дело с частным случаем сигналов - импульсными сигналами и перепадами.

Электрический импульс - кратковременное отклонение напряжения (тока) от постоянного уровня в электрической цепи. Если цепь постоянного тока - видеоимпульс, цепь переменного тока - радиоимпульс.

Понятие «кратковременное отклонение» условное, под ним понимается время, соизмеримое со временем переходных процессов в цепи.

Перепад напряжения (тока) – быстрое, скачкообразное изменение напряжения (тока) между двумя уровнями.

Видеоимпульсы и перепады показаны на рисунке 2 Импульсы и перепады характеризуются набором локальных и интегральных параметров,

систему которых определяет ГОСТ «Генераторы импульсные измерительные»

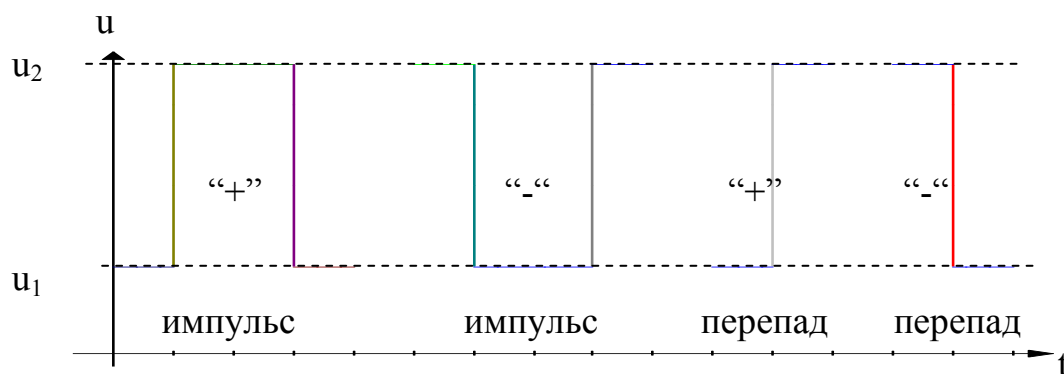


Рисунок -2.2 Импульсы и перепады

Локальные параметры определяются в результате построений на осциллограмме (графике временной функции изменения напряжения или тока). Набор локальных параметров и порядок их определения приведен на рисунке 2.3, для импульсов положительной и отрицательной полярности. Полярность определяется по направлению отклонения напряжения (тока) от исходного уровня «+», «-»

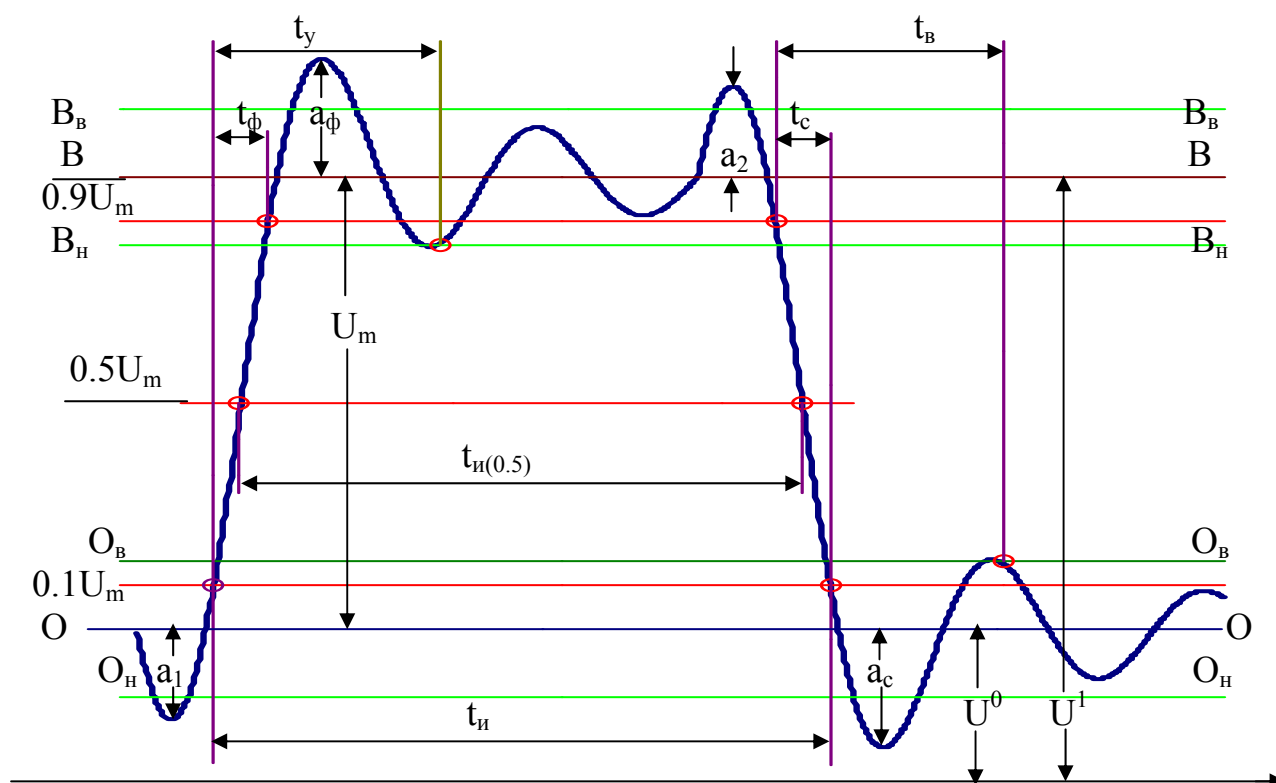


Рисунок -2.3(а) Импульс положительной полярности

- a_1, a_2 - выбросы перед фронтом и срезом;
- a_ϕ, a_c - выбросы за фронтом и срезом;
- $O-O, B-B$ - основание и вершина;
- $O_B-O_B, O_H-O_H, B_B-B_B, B_H-B_H$ - верхний и нижний пределы допустимой неравномерности вершины и основания

- t_ϕ, t_c - длительности фронта и среза импульса, измеренные на уровнях $(0.1 - 0.9) U_m$;
- U_m - амплитуда импульса, расстояние между основанием и вершиной;
- U^0, U^1 - нижний и верхний уровни импульсов, измеренные относительно нулевого уровня (потенциала).
- t_y - время установления, измеряется от начала фронта до момента времени, когда напряжение в последний раз пересечет пределы допустимой неравномерности вершины;
- t_b - время восстановления, измеряется от начала среза до момента времени, когда напряжение в последний раз пересечет пределы допустимой неравномерности основания.

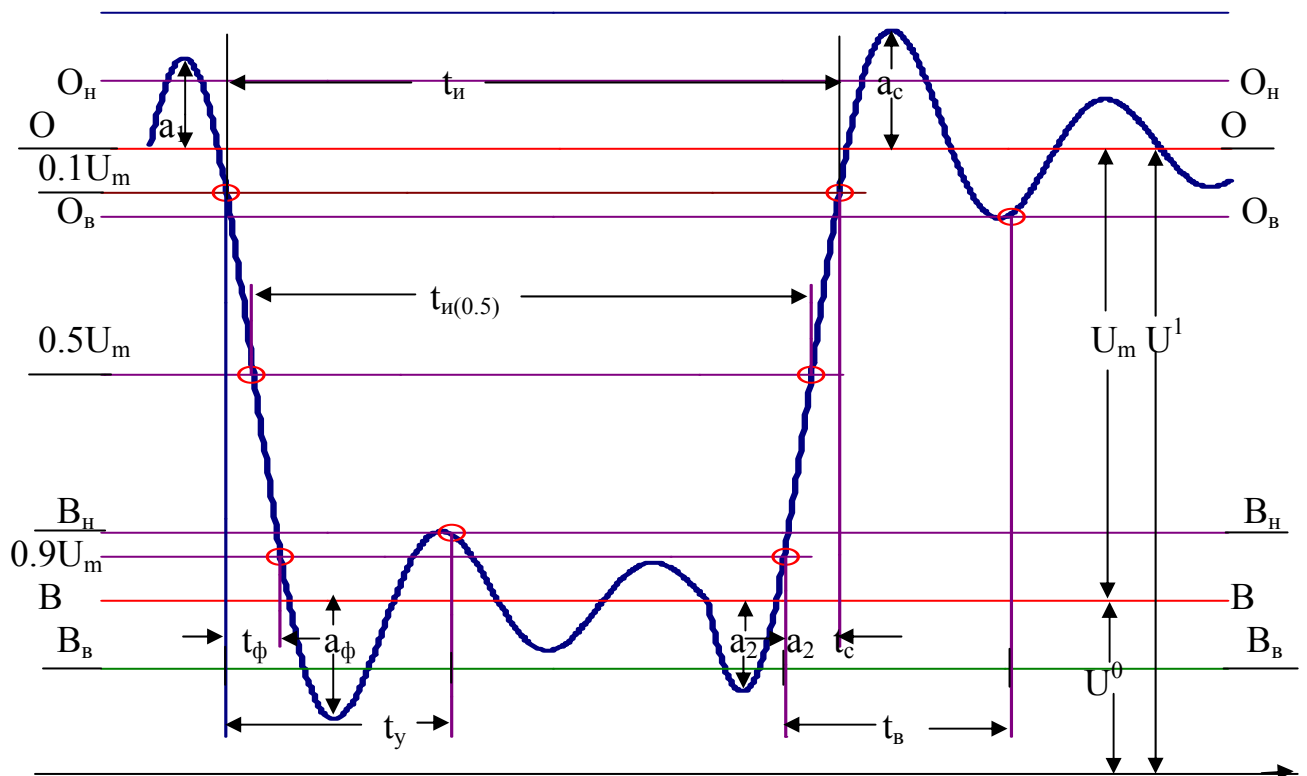


Рисунок - 2.3(б) Импульс отрицательной полярности

При определении временных параметров реального импульса пользуются условными уровнями, отнесенными к амплитуде импульса αU_m , т.к. точный смысл они имеют только при идеализированной форме.

Перепады напряжений (токов) характеризуются теми же параметрами, исключая отсутствующую длительность импульса. Фронт и срез чаще определяют по направлению перепада t^+, t^- или t^{01}, t^{10} .

При рассмотрении электронных цепей возникает вопрос взаимного временного положения импульсов друг относительно друга. Это оценивается временем задержки между импульсами, которое определяется как временной интервал между началами импульсов $t_{3,2-1}$ (рисунок 2.4).

Для импульсных последовательностей есть параметр - период повторения T или обратная величина $F=1/T$.

Передаваемая информация может быть заложена в любом параметре сигнала U_m , t_u , F , t_3 , U^0 , U^1 . В зависимости от того, как задается информационный параметр, сигналы делятся на аналоговые и дискретные (цифровые).

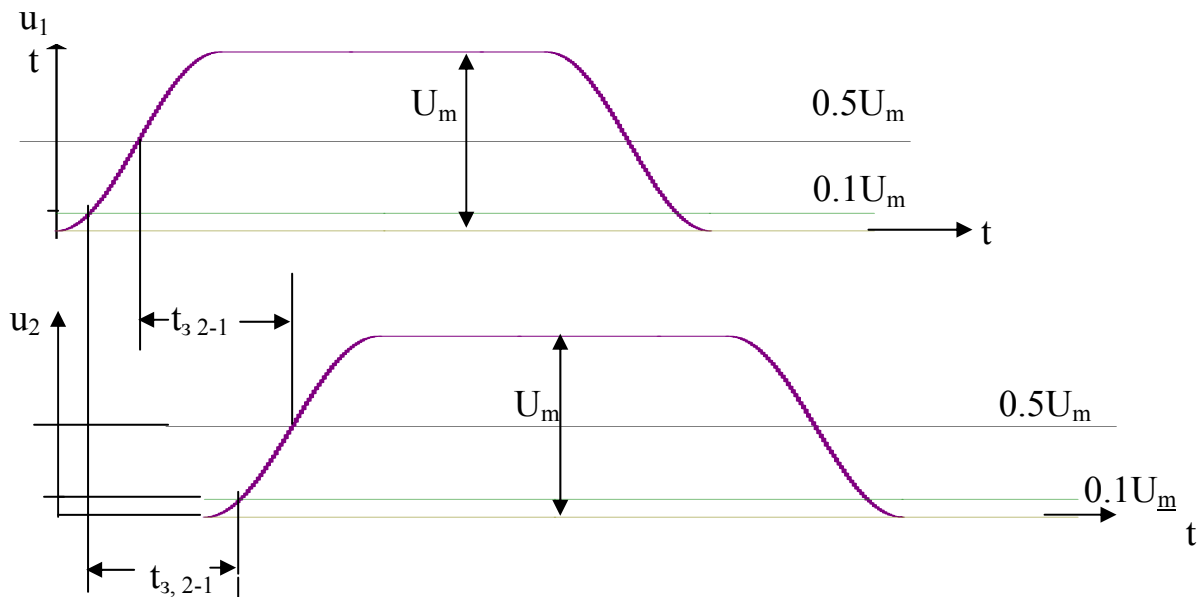


Рисунок 2.4 - Время задержки между импульсами

Аналоговый сигнал - информационный параметр принимает бесконечное множество значений, что соответствует непрерывной функции $u(t)$.

Дискретный (цифровой) сигнал - информационный параметр принимает ограниченное число значений, что соответствует дискретной последовательности $\{\hat{u}(t_n)\}$. Чаще всего дискретные сигналы имеют два уровня - «высокий» и «низкий» (легко реализуются с помощью ключевых схем) и их значения определяются «1» и «0», используя двоичную систему счисления.

Примеры аналогового и дискретного сигналов приведены на рисунке 2.5.

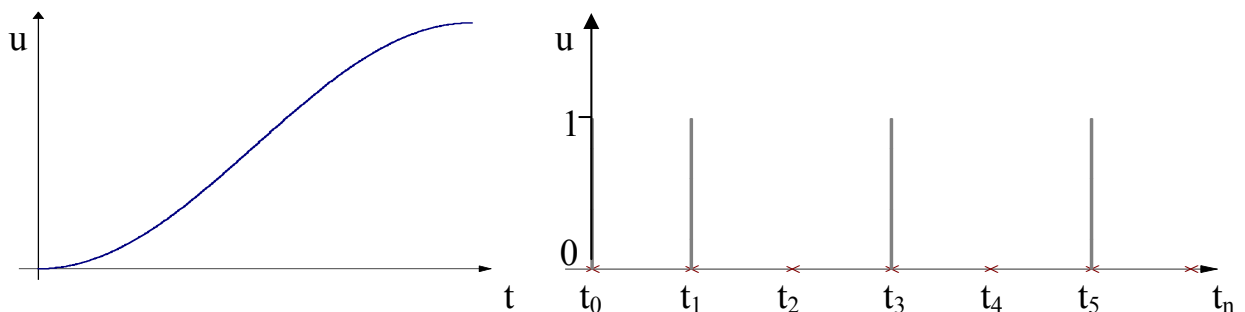
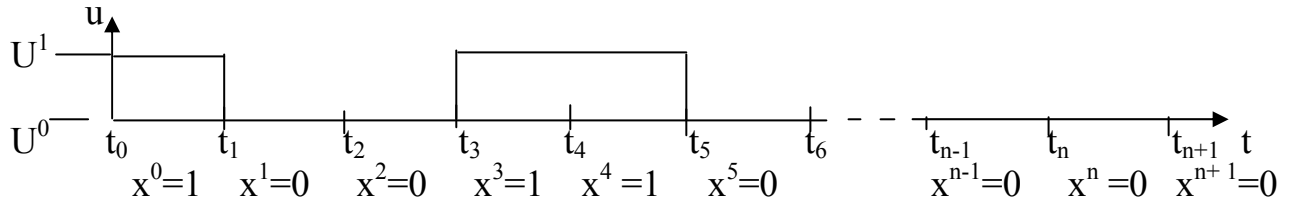


Рисунок - 2.5 Аналоговый и дискретный (цифровой) сигналы.

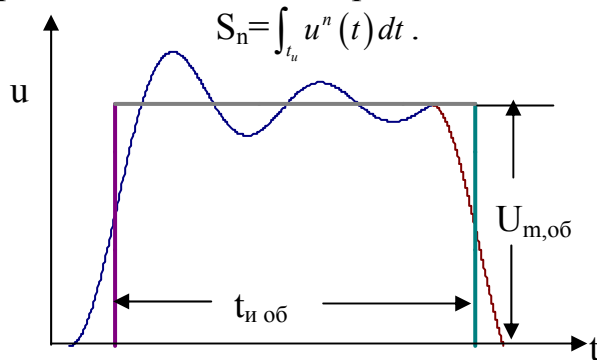
Во многих устройствах, прежде всего в цифровых, в которых формируются и преобразуются дискретные сигналы, их значения могут изменяться только в результате изменения некоторых управляющих сигналов. Это значит, что изменения напряжения (тока) в устройстве могут происходить в дискретные моменты времени $t_0, t_1, t_2, t_3, \dots, t_n$,

определяемые моментами изменения управляющих сигналов. Совокупность моментов времени t_n составляет ДИСКРЕТНОЕ ВРЕМЯ, которое мы считаем по ТАКТАМ ($0^{ой}, 1^{ый}, 2^{ой}, \dots, n^{ый}$ - такты).

В связи с этим условимся символом x^n обозначать информационное значение сигнала x на n -м интервале, т.е. в интервале $t_n \leq t < t_{n+1}$, где t - текущее время. Сказанное иллюстрируется приведенной ниже временной диаграммой.



Интегральные параметры импульсов характеризуют модель импульсов идеальной формы, не допускающую неоднозначности толкования ее параметров и имеющую равные с измеряемыми импульсами произвольной формы значения интегральных величин $S_1, S_2, S_3, \dots, S_n$, где



Рассмотрим идеальный прямоугольный импульс (модель) и соотнесем его параметры $U_{м,об}$, $t_{и,об}$ (называются обобщенными) с импульсом произвольной формы. Для идеального импульса прямоугольной формы получим $S_1 = U_{м,об} t_{и,об}$, $S_2 = U_{м,об}^2 t_{и,об}$.

Решая эту систему уравнений, получим: $U_{м,об} = S_2 / S_1$, $t_{и,об} = S_1^2 / S_2$.

Обобщенная амплитуда и длительность импульса произвольной формы - это амплитуда и длительность эквивалентного прямоугольного импульса, имеющего равные с измеряемым импульсом площади S_1 (количество электричества, заряд) и S_2 (энергию). Измерив S_1 и S_2 реального импульса, находим его обобщенные параметры. Интегральные параметры позволяют автоматизировать измерение обобщенных параметров реального импульса.

3 ОСЦИЛЛОГРАФИЧЕСКИЙ МЕТОД ИЗМЕРЕНИЯ ПАРАМЕТРОВ ИМПУЛЬСОВ

Осциллографические методы измерения обеспечивают наиболее полное исследование импульсных сигналов. Специфика этих измерений в том, что исследуемый сигнал как совокупность непрерывно изменяющихся значений электрической величины (напряжения, тока) разворачивается во времени (временная функция), и исследователь имеет возможность наблюдать форму сигнала, как в целом, так и на отдельных его участках. При этом возможно измерение мгновенных значений, соответствующих заданным интервалам времени, и локальных параметров сиг

нала (амплитуды, длительности, выброса и т. п.). При измерениях естественно наложить изображение кривой, отображающей течение процесса во времени, на масштабную сетку на экране осциллографа и сравнить размеры изображения с условным масштабом, устанавливаемым при получении изображения.

На рисунке 3.1 приведена упрощенная блок-схема универсального осциллографа. Принцип работы осциллографа не зависит от его модели, которые отличаются полосой пропускания усилителей, скоростями разверток, методами измерения и отсчета (индикации) параметров, органами регулировок, конструктивным исполнением и другими особенностями.

На схеме просматриваются два канала: вертикального (Y) и горизонтального (X) отклонения луча, соответствующих двум парам отклоняющих пластин электроннолучевой трубки (ЭЛТ).

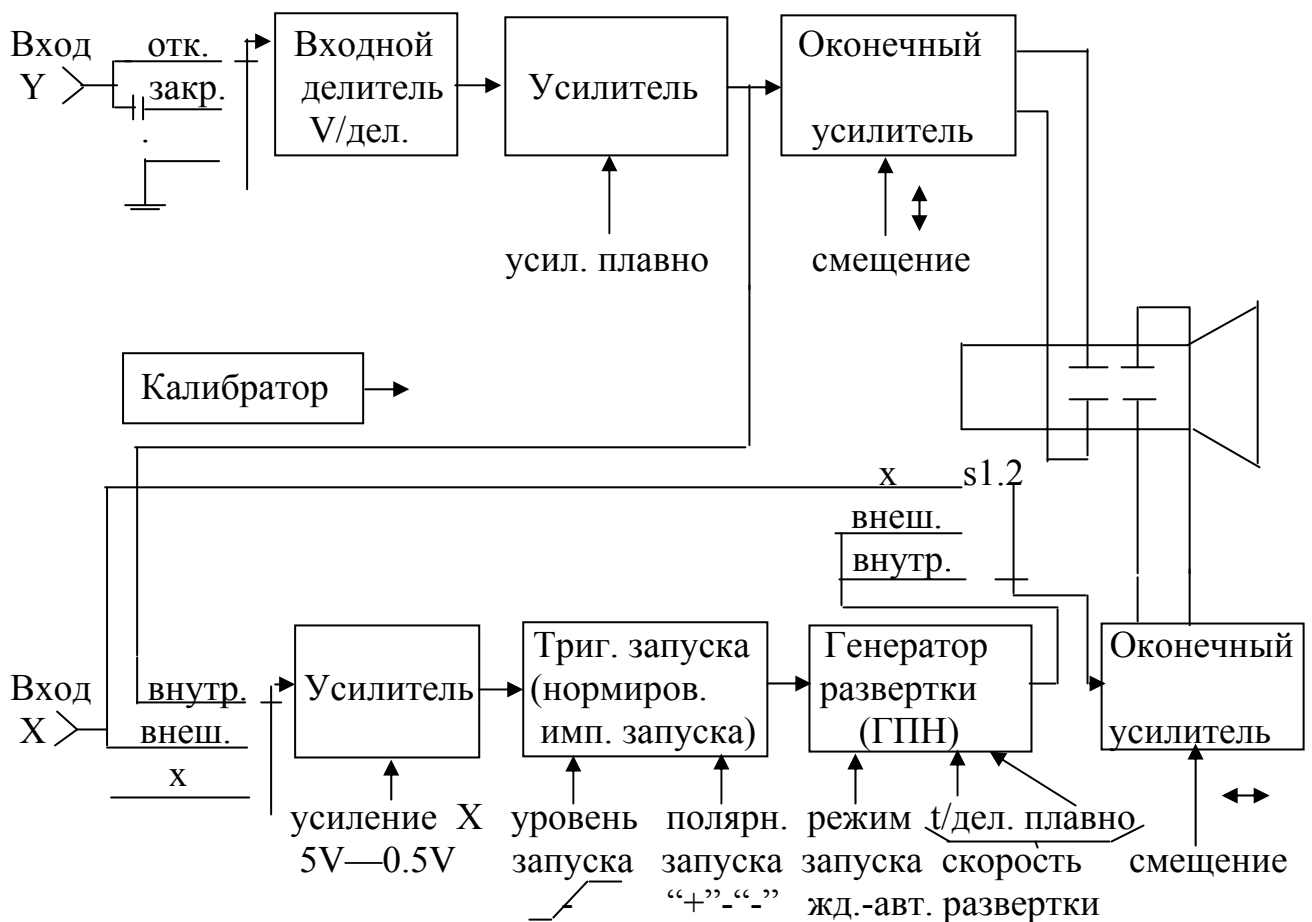


Рисунок – 3.1 Упрощенная блок – схема осциллографа

Один из основных параметров ЭЛТ - чувствительность пластин вертикального отклонения a_y [мм/В] и пластин горизонтального отклонения a_x [мм/В].

Отклонение луча по вертикали и горизонтали пропорционально приложенному к соответствующим пластинам напряжению: $l_y = a_y U_y$, $l_x = a_x U_x$.

Если на горизонтальные отклоняющие пластины подать напряжение, изменяющееся во времени с постоянной скоростью $u_x(t) = k_y t$, то и луч будет перемещаться по горизонтали с постоянной скоростью $l_x(t) = a_x u_x(t) = a_x k_y t$

Подавая на пластины вертикального отклонения временную функцию напряжения $u_y(t)$, а на горизонтальные $u_x(t) = k_y t$ - на экране осциллографа получим изображение (график) временной функции напряжения $u_y(t)$, так называемую осциллограмму интересующего нас напряжения $u_y(t)$.

Масштаб по оси Y будет определяться коэффициентом усиления канала вертикального отклонения, который можно получить из выражения

$$l_y = a_y K_y K_a u_{BX}, \quad \text{где}$$

K_y - коэффициент усиления усилителей канала вертикального отклонения;

K_a - коэффициент деления аттенюатора канала вертикального отклонения.

Масштаб по оси Y будет

Зафиксировав K_y и меняя дискретно K_a , можно изменять масштаб по вер-

$$M_Y = \frac{U_{BX}}{l_y} = \frac{1}{a_y \cdot k_y \cdot k_a} \left[\frac{B}{mm} \right]$$

тикали, значения которого будут написаны у переключателя аттенюатора.

Масштаб по X определяется коэффициентом усиления усилителей горизонтального отклонения, скоростью изменения напряжения $u_x(t)$ и чувствительностью трубки, который можно получить из выражения $l_x = a_x k_y t$.

Масштаб по оси X будет:

$$M_x = \frac{t}{l_x} = \frac{1}{a_x k k_y} = \frac{t_p}{a_x k_y U_m} \left[\frac{c}{дел.} \right], \quad \text{где}$$

k -скорость нарастания напряжения u_x , равная $\frac{U_m}{t_p}$;

U_m - амплитуда отклоняющего по X (пилообразного) напряжения;

t_p - длительность рабочего хода пилообразного напряжения;

K_y - коэффициент усиления усилителя горизонтального отклонения.

Зафиксировав K_y , U_m и меняя t_p , можно менять масштаб по горизонтали, значения которого будут написаны у переключателя изменения скорости (длительности – t_p) развертки.

Состав канала вертикального отклонения:

- переключатель входов Y: "открытый", "закрытый", "масса".

При закрытом входе, в разделительной цепи происходит потеря постоянной составляющей сигнала, смещение уровня на ее величину, что не позволяет измерять уровни U^0 и U^1 ;

- входной делитель напряжения (аттенюатор) с фиксированными коэффициентами деления, откалиброванными в соответствии с масштабами по вертикали;

- усилитель канала вертикального отклонения с плавной регулировкой усиления, т.е. плавным изменением масштаба. Плавной регулировкой масштаба пользуются в тех случаях, когда нужно получить изображение определенного размера, не измеряя напряжений. При измерении напряже-

ний, ручка плавной регулировки должна находиться в зафиксированном положении (положение "КАЛИБР.");

- оконечный двухтактный усилитель - согласование с ЭЛТ. В усилителе предусмотрена возможность смещения начального уровня выходных напряжений (рабочей точки усилителей) и тем самым смещение луча "вверх-вниз". При положении переключателя входов Y "масса" (напряжение на входе канала вертикального отклонения равно "0") ручкой перемещения луча по вертикали устанавливаем линию развертки на нулевом уровне, относительно которого будем отсчитывать напряжения при измерении U^0 , U^1 , E_n , напряжений в различных точках схемы относительно "земли".

Состав канала горизонтального отклонения:

- оконечный двухтактный усилитель - согласование с ЭЛТ. В усилителе предусмотрена возможность смещения начального уровня выходного напряжения (рабочей точки усилителя) и тем самым смещение луча "вправо-влево";

- генератор развертки (генератор пилообразного напряжения u_x , ГПН) с регулировкой скорости нарастания напряжения и изменяющимся режимом запуска - "ждущий", "автоколебательный". Регулировка скорости нарастания напряжения осуществляется ступенчато - положения переключателя проградуированы в единицах времени на 1 деление шкалы - и плавно. Градуировка положений переключателя скоростей развертки является масштабом по горизонтали и позволяет измерять временные интервалы. Плавной регулировкой пользуются в тех случаях, когда необходимо получить осциллограмму нужных размеров, не измеряя временных интервалов. При измерениях ручка плавной регулировки должна находиться в фиксированном положении (положение "КАЛИБР."). Автоколебательный режим используется при просмотре и измерении одного или нескольких периодов колебаний. Ждущий режим используется при наблюдении и измерении длительностей импульсов и фронтов. Устанавливая изображение на 2/3 экрана, повышаем точность измерений;

- триггер запуска нормирует импульс запуска ГПН, обеспечивая стабильность его работы при различных амплитудах исследуемых сигналов. В триггере запуска предусмотрено переключение полярности запуска, т.е. каким фронтом - "положительным" или "отрицательным" он будет переключаться, а, следовательно, и с соответствующим фронтом запускающего сигнала будет совпадать начало развертки (начало ЛИН). Уровень запуска определяет порог срабатывания триггера, т.е. уровень напряжения запускающего сигнала, с которым будет совпадать начало развертки;

- усилитель сигнала X имеет два коэффициента усиления, соответствующие чувствительностям: 5В/дел и 0,5 В/дел;

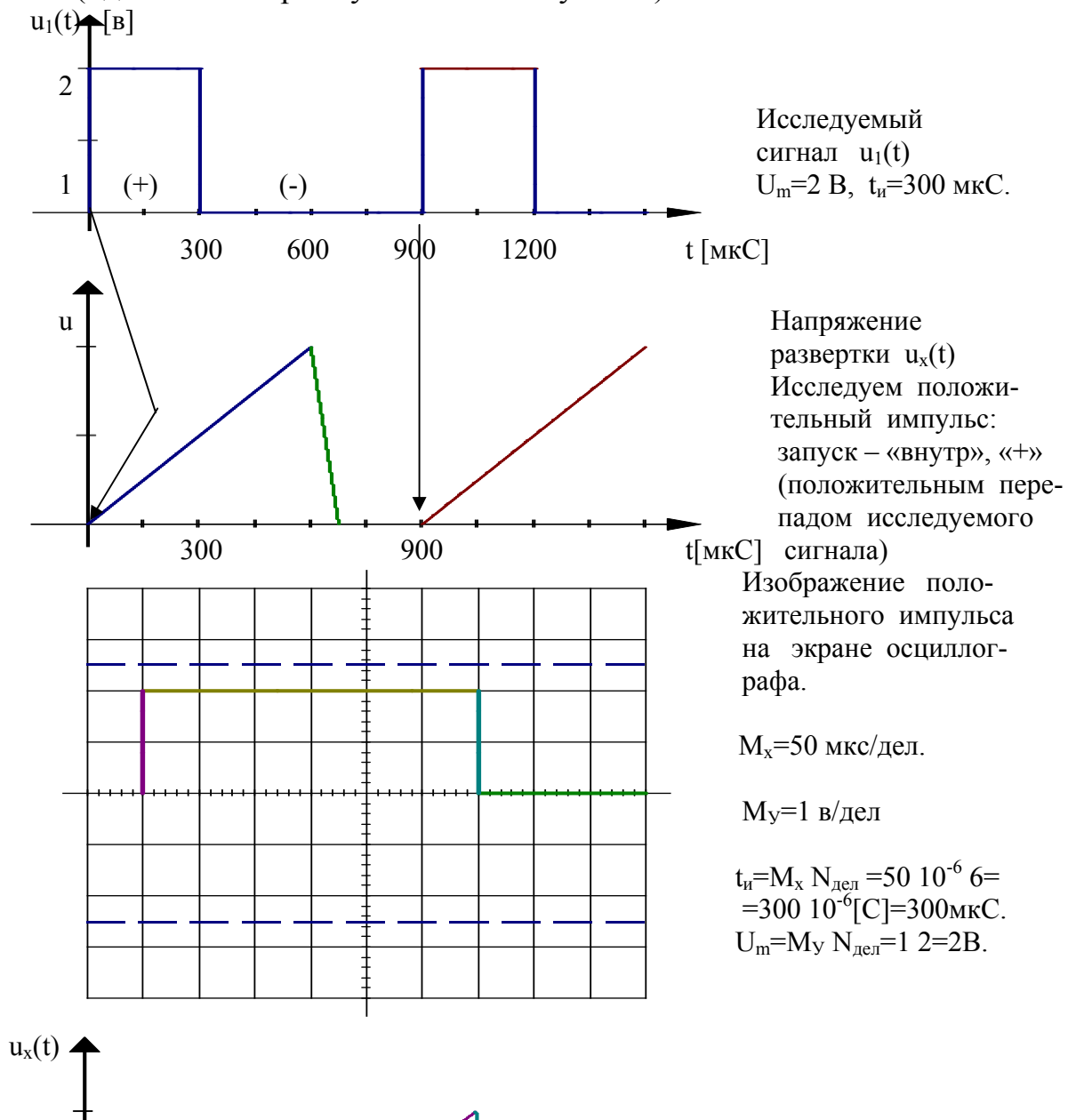
- переключатель вида синхронизации $S1$ имеет три положения: "внутренний запуск" - запуск триггера запуска исследуемым сигналом, т.е. сигналом, поданным на вход Y , "внешний запуск" - запуск триггера запуска внешним сигналом, поданным на вход X , т.е. другим, не исследуемым сигналом, "X" - оконечный усилитель отключается от генератора развертки и подключается к входу X .

В составе осциллографа имеется "калибратор" - генератор прямоугольных импульсов, калиброванных по амплитуде и частоте и используемых для калибровки коэффициента усиления усилителя X и скорости нарастания напряжения генератора развертки. Подав на вход Y калиброванное напряжение и установив необходимые масштабы M_Y и M_X переключателями "входной делитель Y" и "скорости развертки", добиваемся органами подстройки в усилителе Y и генераторе развертки размера изображения на экране осциллографа, равного целому числу делений, определяемому выражениями

$$\frac{U_{ex}}{M_Y}, \frac{T_{ex}}{M_X}$$

Ручки плавной регулировки скорости развертки и усиления Y должны находиться в положении "КАЛИБР."

На рисунке 3.2 приведены временные диаграммы исследуемых сигналов $u_1(t)$, $u_2(t)$, поданных на входы X и Y осциллографа, пилообразных напряжений $u_X(t)$, создающих развертку при различных режимах измерения, и изображения сигналов на экране осциллографа. Эти диаграммы и рисунки позволяют понять, как производится измерение временных параметров сигналов (идеальных прямоугольных импульсов):



тки $u_x(t)$.

Исследуем отрица-

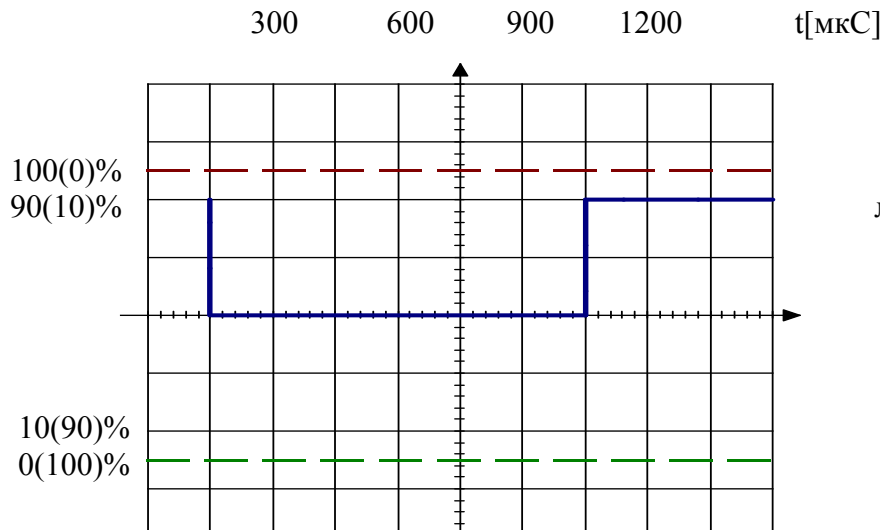
тельный импульс:

запуск - «внутр.», «-»

(отрицательным

перепадом исследуе-

мого сигнала).



Изображение отрицательного импульса на экране осциллографа.

$M_y = 1$ В/дел.

$M_x = 100$ мкс/дел.

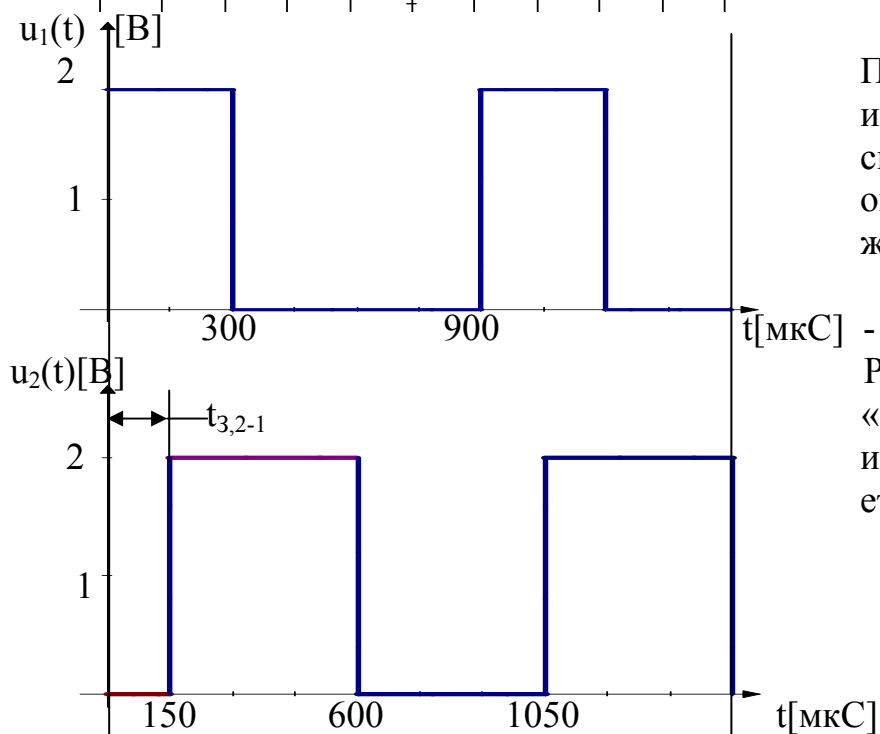
$t_{\text{и}} = M_x N_{\text{дел}} = 100 \cdot 10^{-6} =$

$= 600 \cdot 10^{-6} \text{ [C]} =$

$= 600 \text{ мкс.}$

$U_{\text{и}} = M_y N_{\text{дел}} = 1 \cdot 2 =$

$= 2 \text{ [В]}.$



Положительный импульс $u_1(t)$, относительно которого определяется задержка положительного импульса u_2 -

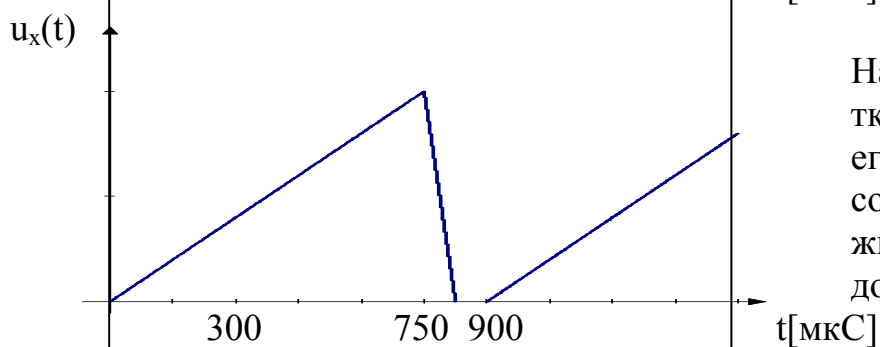
импульса u_2 -

Режим запуска-

«внешн.», «+»,

импульс $u_1(t)$ пода-

ется на вход X.



Напряжение развертки $u_x(t)$, начало его (начало луча) совпадает с положительным перепадом импульса $u_1(t)$.

$\leftarrow t_{3,2-1} \rightarrow$

Изображение импульса $u_2(t)$ на экране осциллографа. Расстояние от начала луча до положительного перепада импульса- $t_{3,2-1}$.
 $M_X=75$ мкс/дел.

$$t_{3,2-1} = M_X N_{\text{дел}} = 75 \cdot 10^{-6} \cdot 2 = 150 \cdot 10^{-6} [\text{C}] = 150 \text{ мкс}.$$

Рисунок – 3.2 Правила измерения параметров идеальных прямоугольных импульсов

На рисунке 3.3 приведены: временная диаграмма реального импульса $u(t)$, его изображение на экране осциллографа в масштабе $M_X=50$ мкс/дел., изображение t_ϕ , t_c в масштабе $M_X=7.5$ мкс/дел. Меньший масштаб при изображении фронтов повышает точность (отсчета) измерения (приведенная погрешность измерения меньше при измерении в конце шкалы).

Экран осциллографа имеет линии с уровнями (0, 10, 90, 100)%. Для удобства отсчета уровней (0.1, 0.9) U_m , изображение на экране плавной регулировкой усиления по вертикали устанавливается между линиям (0 и 100)%. При измерении временных интервалов канал вертикального отклонения может быть не откалиброванным.

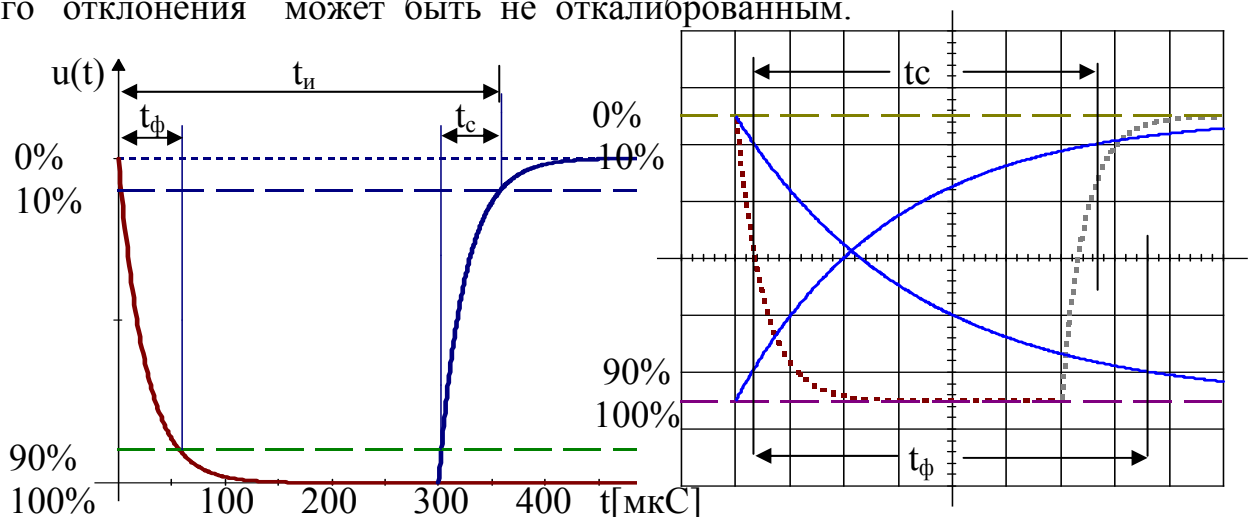
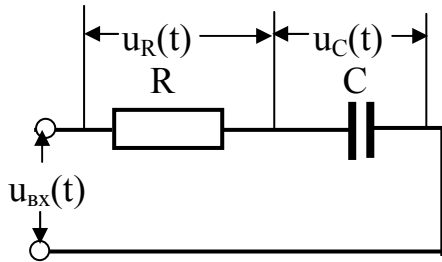


Рисунок-3.3 Правила измерения временных параметров реального импульса

В импульсных устройствах для формирования импульсов (укорочения, расширения) широко применяются линейные электрические схемы первого порядка, состоящие из R, C элементов. Аналогичные L-C цепи, выполняющие близкие функции, практически не применяются из-за ограниченных возможностей микроминиатюризации индуктивностей по сравнению с конденсаторами.

Простейшая R-C цепь представлена на рисунке 4.1.



На вход цепи перепад напряжения
 $u_{вх}(t) = E \cdot 1(t)$,
 где $1(t) = \begin{cases} 0 & \text{при } t < 0 \\ 1 & \text{при } t \geq 0 \end{cases}$

Переходные процессы в такой цепи описываются дифференциальным уравнением

первого порядка $\tau \frac{dx}{dt} + x(t) = z(t)$, где

- $x(t)$ искомая функция времени (напряжение или ток);
- $\tau = RC$ постоянная времени цепи;
- $z(t)$ внешнее воздействие (напряжение или ток).

При скачкообразном внешнем воздействии решение уравнения – экспоненциальная функция. В нашем случае $u_C(t) = E(1 - e^{-t/\tau})$, $u_R(t) = E e^{-t/\tau}$. Временные диаграммы напряжений приведены на рисунке 4.2. Интервал времени между двумя точками экспоненты (U_1, t_1) и (U_2, t_2) $\Delta t = t_2 - t_1 =$

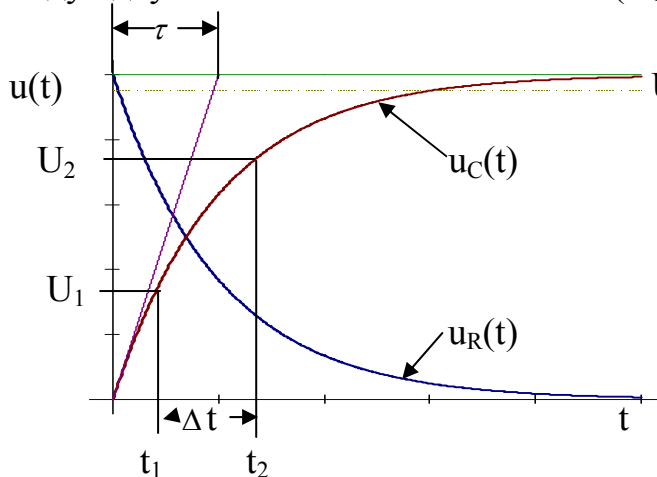


Рисунок -4.2 Напряжения $u_R(t)$, $u_C(t)$

$$= \tau \ln \frac{U_{\infty} - U_1}{U_{\infty} - U_2}. \text{ Этим выраже-}$$

нием мы будем часто пользоваться при определении временных параметров реальных импульсов с экспоненциальными фронтами. В частности, длительность фронта измеренного на уровнях $(0.1-0.9)U_m$ (U_{∞}) определяется выражением

$$t_{\phi, 0.1-0.9} = \Delta t_{0.1-0.9} = \tau \ln \frac{U_{\infty} - 0.1U_{\infty}}{U_{\infty} - 0.9U_{\infty}} =$$

$$= \tau \ln \frac{0.9}{0.1} \approx 2.2\tau, \text{ а на уровнях } (0.05-0.95)U_m - t_{\phi, 0.05-0.95} \approx 3\tau.$$

Рассмотрим реакцию R-C цепи (рисунок 4.1) при воздействии на ее вход идеального прямоугольного импульса $u_{вх}(t)$ (рисунок 4.3),

$$u_{вх} = u_R + u_C \text{ или } u_R = u_{вх} - u_C.$$

До поступления импульса ($t < t_1$) $u_{вх} = 0$, конденсатор разряжен - $u_C = 0$. В

момент времени t_1 напряжение на входе цепи скачком меняется от 0 до U_m . Напряжение на конденсаторе u_C начинает нарастать по экспоненте с постоянной времени τ . Так как за время действия перепада конденсатор

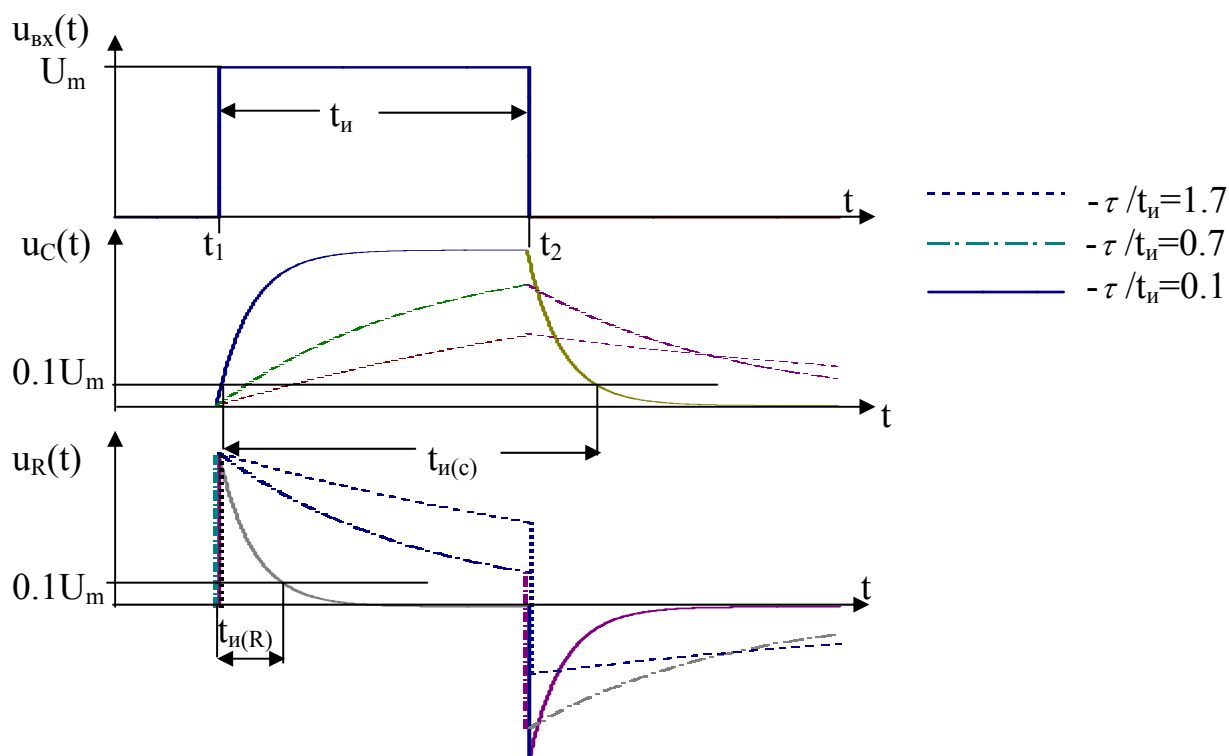


Рисунок -4.3 Реакция R- C на идеальный прямоугольный импульс

не успевает изменить заряд ($u_C=0$), напряжение на резисторе скачком изменится от 0 до U_m ($u_R=u_{BX}-0=u_{BX}$), т.е. ВХОДНОЙ ПЕРЕПАД НАПРЯЖЕНИЯ ПОЛНОСТЬЮ ПЕРЕДАСТСЯ ЧЕРЕЗ КОНДЕНСАТОР НА РЕЗИСТОР, а далее убывает по экспоненте с постоянной времени τ . В момент времени t_2 входное напряжение скачком изменяется от U_m до 0, этот отрицательный перепад полностью передастся на резистор ($u_R=u_{BX}-u_C=0-u_C=-u_C$) в виде отрицательного импульса. На рисунке 4.3 показаны временные диаграммы напряжений $u_R(t)$ и $u_C(t)$ при различных отношениях τ/t_i . В зависимости от отношения τ/t_i и элемента, с которого снимается выходной сигнал, цепи подразделяются на УКОРАЧИВАЮЩИЕ (дифференцирующие), РАСШИРЯЮЩИЕ (интегрирующие) и РАЗДЕЛИТЕЛЬНЫЕ.

УКОРАЧИВАЮЩАЯ ЦЕПЬ. Из приведенного рассмотрения следует, что при малых отношениях τ/t_i (<0.43) на резисторе цепи получаем два ост-роконечных импульса чередующейся полярности.

При идеальных условиях (идеальный входной импульс- $t_{ф}, t_c$ равны «0», иде-альный источник сигнала- $R_{и}, C_{и}$ равны «0»), параметры выходного импульса $U_{мввых}=U_{мвх}$, $t_{ивых}=2.3\tau$ (на уровне $0.1U_m$).

При реальных условиях цепь имеет вид (рисунок 4.4), импульс идеальный.

$$u'_{вх} = u_{вх} \frac{R}{R + R_u}, C' = C + C_u + C_n \approx C \text{ (обычно } C \gg C_{и} + C_n \text{)}. U_{мввых} = U_{мвх} \frac{R}{R + R_u}.$$

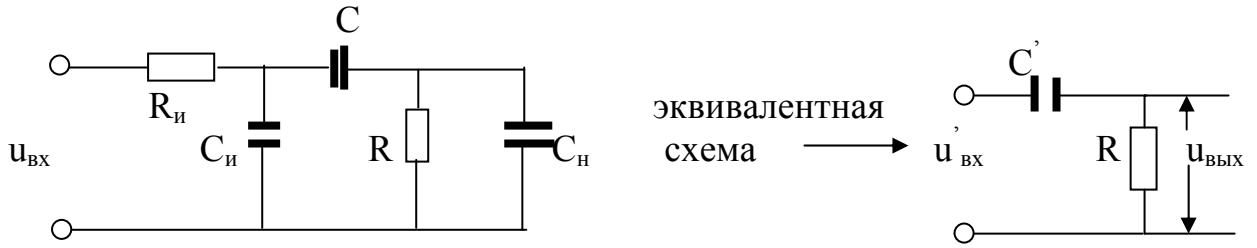
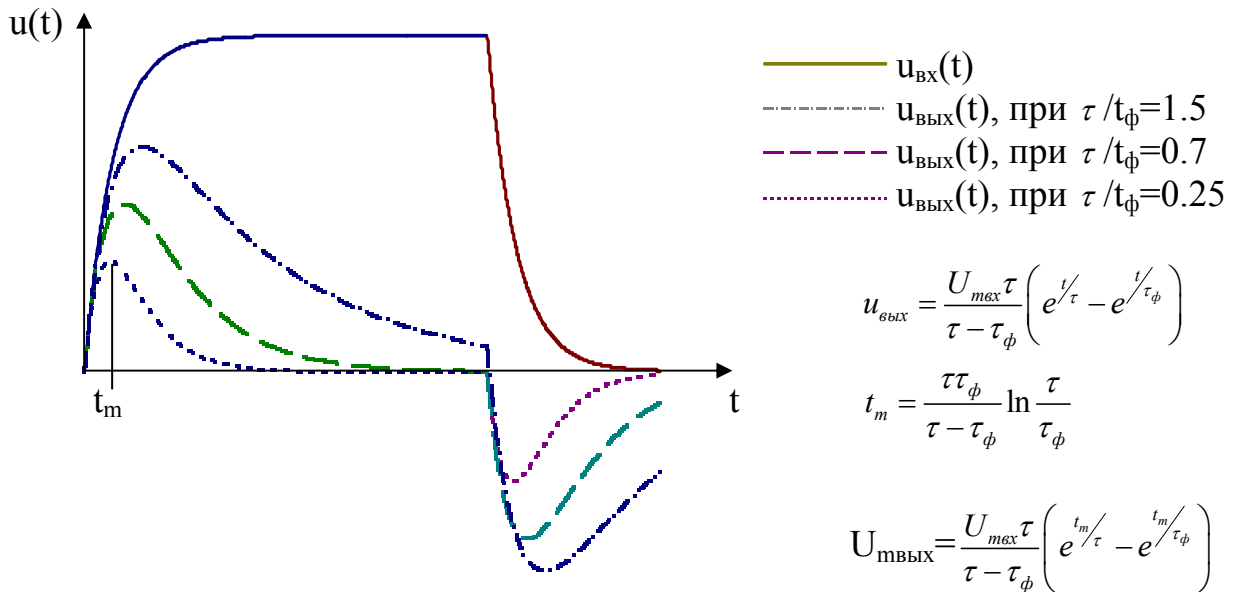


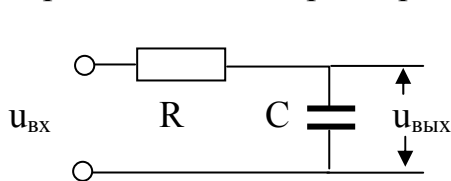
Рисунок - 4.4 Реальная укорачивающая R-C цепь

При увеличении $R_{и}$ амплитуда выходного напряжения уменьшается, рекомендуется брать $R > 10R_{и}$.

При реальном входном прямоугольном импульсе с конечными длительностями фронтов, которые можно принять имеющими экспоненциальную форму с постоянной времени τ_{ϕ} , амплитуда выходного импульса уменьшается за счет того, что за время фронта конденсатор успевает заряжаться - $U_{мв\text{ых}} = U_{мв\text{х}} - u_C < U_{мв\text{х}}$. Величина этого уменьшения зависит от величины отношения $\frac{t_{\phi}}{\tau} \left(\frac{\tau}{t_{\phi}} \right)$. Временные диаграммы $u_{\text{вх}}$, $u_{\text{вых}}$ и выражения для определения параметров выходного напряжения приведены на рисунке 4.5.

Рисунок - 4.5 Напряжение на выходе укорачивающей цепи при различных значениях τ/t_{ϕ}

РАСШИРЯЮЩАЯ ЦЕПЬ. Из рисунка 4.3 следует, что длительность импульса на конденсаторе больше длительности входного импульса (хотя и худшей формы), цепь можно использовать для расширения импульсов. На рисунке 4.6 приведена схема расширяющей (интегрирующей) R-C цепи и выражения для параметров выходного импульса.



$$U_{\text{мв\text{ых}}} = \tau \left(1 - e^{-t_{\text{н\text{ек}}}/\tau} \right)$$

$$t_{\text{ив\text{ых}}} = t_{\text{ив\text{х}}} + \tau \ln \frac{1}{\alpha} - \tau \ln \frac{1}{1-\alpha}, \quad \alpha - \text{уровень измерения } t_{\text{ив\text{ых}}}.$$

Рисунок -4.6 Расширяющая цепь

РАЗДЕЛИТЕЛЬНАЯ ЦЕПЬ. Из рисунка 4.3 следует, что при отношении

$\tau/t_{\text{вх}} > 0.43$ (например -0.7 или 1.7) длительность импульса на резисторе $t_{\text{и(R)}}$

равна длительности входного импульса, но со спадом вершины. Чем больше отношение, тем ближе выходной импульс по форме приближается к входному, но теряет постоянную составляющую. Формально, если входную импульсную последовательность разложить в ряд Фурье и передать через цепь, то конденсатор зарядится до постоянной составляющей и это напряжение вычтется из входного сигнала. Произойдет смещение уровня выходного сигнала, по отношению к входному, на величину постоянной составляющей U_0 . Такая цепь используется для разделения каскадов по постоянному току и называется РАЗДЕЛИТЕЛЬНОЙ.

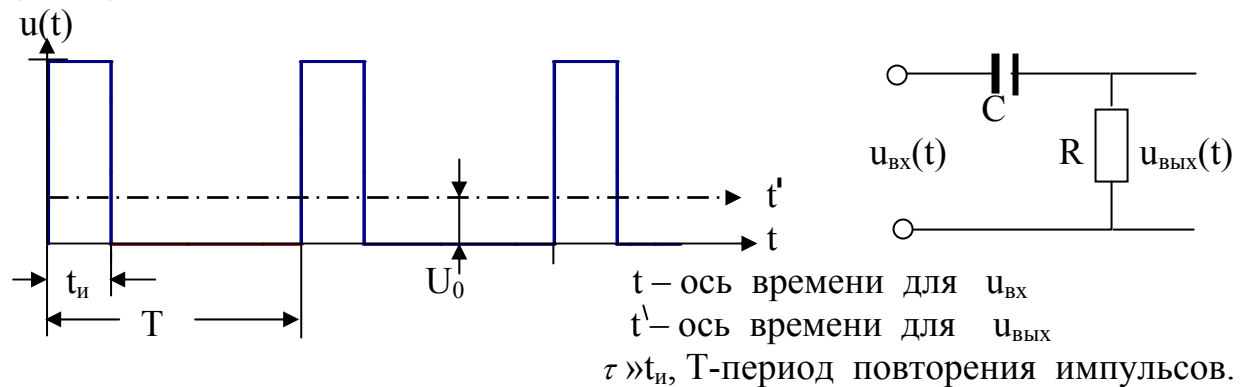


Рисунок -4.8 Разделительная цепь

Смещение уровня $U_0 = \frac{1}{T} \int_0^T u_{\text{вх}}(t) dt$, в нашем случае $U_0 = U_{\text{мвх}} t_{\text{и}} / T$.

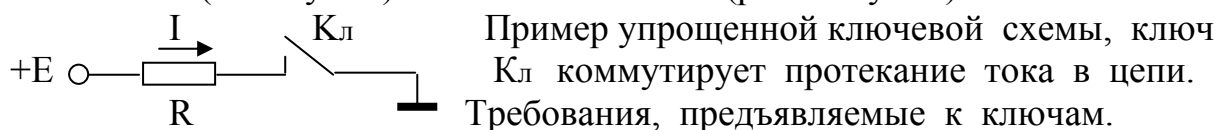
В дальнейшем постоянную времени цепи τ будем обозначать:

- для укорачивающей (дифференцирующей) цепи $\tau_{\text{д}}$;
- для расширяющей (интегрирующей) цепи $\tau_{\text{и}}$;
- для разделительной цепи $\tau_{\text{р}}$.

5 КЛЮЧЕВЫЕ СХЕМЫ

Под ключом понимают элемент (устройство), который под воздействием управляющего сигнала осуществляет различные коммутации: включение и выключение пассивных элементов, источников питания, электрических цепей и т. д.

В статическом режиме ключ находится в одном из двух состояний - включенном (замкнутом) или выключенном (разомкнутом).



Требования, предъявляемые к ключам.

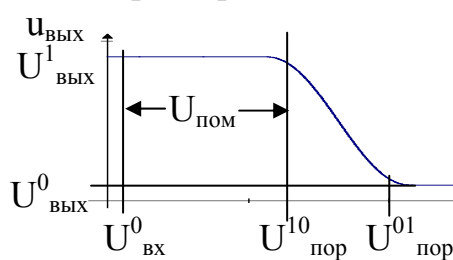
Статические:

- минимальное сопротивление во включенном состоянии и максимальное в выключенном. Мощность, выделяемая в элементе равна $I^2 R$, в обоих случаях она будет минимальной;
- постоянство порогов срабатывания ключа;
- постоянство уровней выходного сигнала.

Динамические:

-максимальное быстродействие или минимальное время включения и выключения (время от момента поступления управляющего сигнала до установления выходного напряжения, соответствующего новому состоянию).

С точки зрения статических требований, показательной является передаточная характеристика ключа $u_{\text{ВЫХ}} = f(u_{\text{ВХ}})$.



$U^{10}_{\text{пор}}$ -пороговый уровень перехода из "1" в "0".

$U^{01}_{\text{пор}}$ -пороговый уровень перехода из "0" в "1".

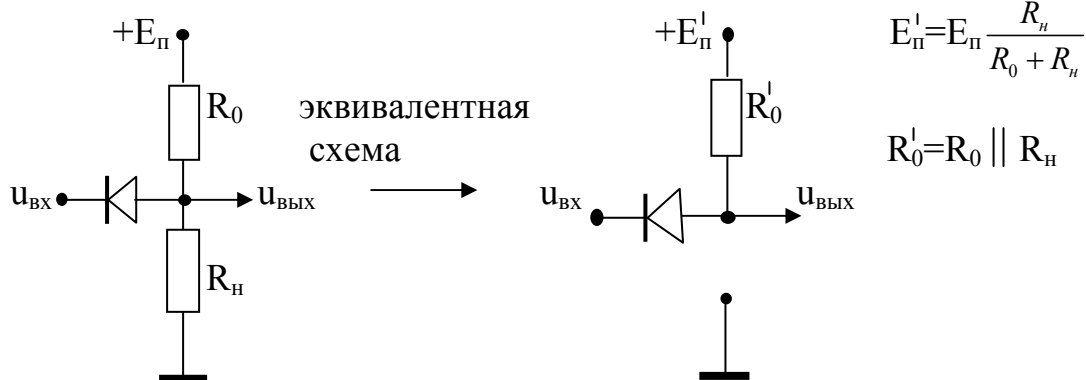
$U_{\text{ПОМ}}$ -статическая помехоустойчивость.

Ключи, управляемые напряжением или током и использующие нелинейные электронные приборы: диоды, транзисторы, тиристоры и другие- называются электронными ключами.

5.1 ДИОДНЫЕ КЛЮЧИ

Диодные ключи используются сравнительно редко. Они обладают рядом преимуществ: хорошее быстродействие, простота схемы, но имеют и недостатки: потеря уровня сигнала при передаче через ключ. Время переключения импульсного диода порядка нС и быстродействие определяется, в основном, перезарядом паразитных емкостей.

Схема диодного ключа.



Работа схемы:

- при входном напряжении низкого уровня $U^0_{\text{ВХ}}$ диод VD открыт и напряжение на выходе имеет низкий уровень $U^0_{\text{ВЫХ}} = U^0_{\text{ВХ}} + U_{\text{д пр.}}$;

- при входном напряжении высокого уровня $U^1_{\text{ВХ}} > E'_\Pi$ диод VD закрыт и напряжение на выходе имеет высокий уровень $U^1_{\text{ВЫХ}} = E'_\Pi - I_{\text{д 0}} R'_0 < U^1_{\text{ВХ}}$.

5.2 ТРАНЗИСТОРНЫЙ КЛЮЧ с ОЭ (на биполярном транзисторе)

Для исследования и расчетов транзисторных ключей используются известные из курса электронных приборов модели транзистора - эквивален-

тные схемы, уравнения Эберса – Молла, в которых токи $I_{\text{Э}}$, $I_{\text{К}}$, $I_{\text{Б}}$ выражены как явные функции напряжений на переходах транзистора. Упомянутые

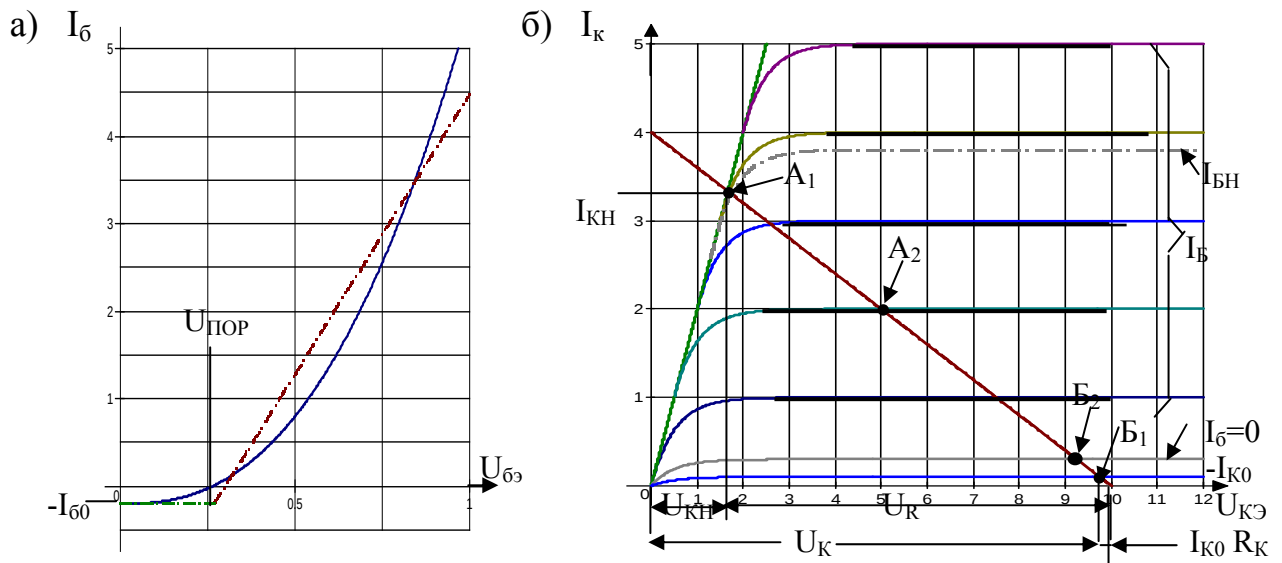


Рисунок -5.1 Характеристики транзистора (ОЭ)

эквивалентные схемы содержат нелинейные элементы (диоды), представляющие коллекторные и эмиттерные переходы.

Для графоаналитического расчета транзисторных схем используются семейства статических входных ($I_{\text{Б}}=f(U_{\text{БЭ}})$, рисунок 5.1а) и выходных ($I_{\text{К}}=f(U_{\text{К}}, I_{\text{Б}})$, рисунок 5.1б) характеристик. На рисунке 5.1б совместно с выходными характеристиками нанесена нагрузочная линия АБ, соответствующая уравнению Киргофа для схемы рисунка 5.2: $E_{\text{К}}=I_{\text{К}}R_{\text{К}}+U_{\text{К}}$. Координаты ($I_{\text{К}}$, $U_{\text{К}}$) точек пересечения нагрузочной прямой с характеристиками определяют режимы схемы.

Обычно нелинейные характеристики транзисторов аппроксимируются кусочнолинейными, и в расчетах учитываются усредненные сопротивления. Так, например, входная характеристика транзистора в схеме с ОЭ показана штрихпунктирной линией на рисунке 5.1а и имеет следующее аналитическое выражение

$$I_{\text{Б}} = \begin{cases} -I_{\text{Б0}} & \text{при } U_{\text{БЭ}} < U_{\text{пор}} \\ (U_{\text{БЭ}} - U_{\text{пор}})/r_{\text{Б}} - I_{\text{Б0}} & \text{при } U_{\text{БЭ}} > U_{\text{пор}}, \end{cases}$$

где

$I_{\text{Б0}}=I_{\text{К0}}+I_{\text{Э0}}$ – ток базы закрытого транзистора и тепловые токи коллекторного и эмиттерного переходов. $I_{\text{К0}}$ и $I_{\text{Э0}}$ зависят от температуры, удваиваясь, примерно, при повышении температуры на каждые десять градусов;

$U_{\text{пор}}$ – напряжение порога запираания (отпираания) транзистора;

$r_{\text{Б}}$ – сопротивление тела базы.

Для выяснения, насколько транзисторный ключ удовлетворяет предъявляемым к ключам требованиям, рассмотрим статические состояния и переходные процессы при переключении.

Статические состояния. Статических состояний два:

- выключено (транзистор закрыт или режим отсечки), точка «Б»;
- включено (транзистор открыт), точка «А» на рисунке 5.1б

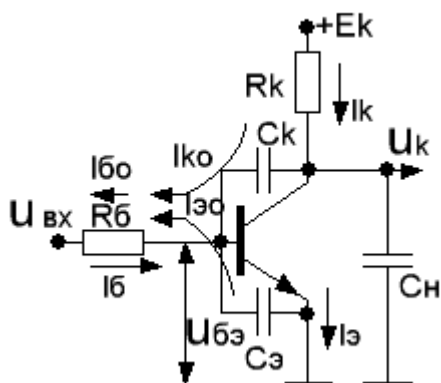


Рисунок -5.2 Схема ключа

На рисунке 5.2 приведена схема ключа с указанием протекающих токов, напряжений в точках схемы и паразитных емкостей коллекторного (C_K) и эмиттерного (C_E) переходов.

Транзистор закрыт - выключено. Возможны два варианта: режим глубокой отсечки (точка B_1) - оба перехода смещены в обратном направлении $U_{БЭ} < U_{пор}$, $U_{БК} < U_{пор}$, и режим на границе запираения (точка B_2) - $U_{БК} < U_{пор}$, $U_{БЭ} \geq U_{пор}$.

Условие запираения коллекторного перехода обеспечивается напряжением E_K . Запирание эмиттерного перехода зависит от входного напряжения, протекающих токов и элементов схемы (в частности от R_B).

В режиме глубокой отсечки токи и напряжения в схеме: $I_K = I_{K0}$, $I_B = -I_{B0} = -(I_{K0} + I_{E0})$, $I_E = -I_{E0}$, $U_K = E_K - I_{K0} R_K = U_{ВЫХ}^1$, $U_{БЭ}^0 = U_{ВХ}^0 + I_{B0} R_B < U_{пор}$. Последнее неравенство можно обеспечить выбором полярности (-) и величины $U_{ВХ}^0$. В реальных условиях в качестве управляющего напряжения $U_{ВХ}^0$ используется выходное напряжение подобного ключа и для транзисторов типа n-p-n положительно, величиной доли вольта. Выражение $U_{БЭ}^0 = U_{ВХ}^0 + I_{B0} R_B$, записанное для режима глубокой отсечки, будет проверочным. Если результат вычисления больше $U_{пор}$, эмиттерный переход открывается и базовый ток будет $I_B = (U_{БЭ} - U_{пор}) / r_B - I_{B0}$. Появившийся базовый ток встречного направления с током I_{B0} , будет создавать запирающее падение напряжения на R_B , ограничивая рост базового тока и отпирания транзистора. Оценим величину $U_{БЭ}^0$. $I_B = (U_{ВХ}^0 - U_{БЭ}^0) / R_B - I_{B0} = (U_{БЭ}^0 - U_{пор}) / r_B - I_{B0}$.

$$U_{БЭ}^0 (1/r_B + 1/R_B) = U_{ВХ}^0 / R_B + U_{пор} / r_B.$$

$U_{БЭ}^0 = U_{ВХ}^0 r_B / (R_B + r_B) + U_{пор} R_B / (R_B + r_B)$, при условии $r_B \ll R_B$ ($r_B = 200 \text{ Ом}$, $R_B = 5 \text{ Ком}$) $U_{БЭ}^0 \approx U_{пор}$. При этих условиях $I_B = I_{K0}$, $I_K = \beta I_{K0}$, $U_{ВЫХ}^1 = U_K = E_K - \beta I_{K0} R_K$.

Транзистор открыт - включено. На входе ключа действует высокий уровень $U_{ВХ}^1$. Возможны два варианта состояния транзистора - активный (точка A_2) и насыщенный (точка A_1).

В активном состоянии коллекторный переход смещен в обратном направлении, а эмиттерный - в прямом, т. е. $U_{БК} < U_{пор}$, $U_{БЭ} > U_{пор}$. В этом состоянии транзистор обладает усилительными свойствами по току и справедливы соотношения: $I_K = \beta I_B + (\beta + 1) I_{K0} \approx \beta I_B$ (т. к. $I_{K0} \ll I_B$), $I_B = (U_{ВХ}^1 - U_{БЭ}) / R_B$ или $I_B = (U_{ВХ}^1 - U_{пор}) / (R_B + r_B)$, $U_{ВЫХ}^0 = U_K = E_K - I_K R_K = E_K - \beta I_B R_K$.

В насыщенном состоянии оба перехода смещены в прямом направлении, т.е. $U_{БЭ} > U_{пор}$, $U_{БК} > U_{пор}$. Отпирание коллекторного перехода происходит за счет понижения потенциала коллектора при отпирании транзистора,

выполняется неравенство $U_B^1 > U_K^0 = E_K - I_K R_K$. В этом режиме транзистор неуправляем, его коллекторный ток не зависит от тока базы и определяется выражением $I_{KH} = (E_K - U_{KH}) / R_K \cong E_K / R_K$ (обычно $U_{KH} \ll E_K$). Рабочая точка режима A_1 находится на пересечении линии нагрузки и линии критического режима (линия, с которой совпадают начальные участки всех выходных характеристик), координаты точки (U_{KH}, I_{KH}, I_{BH}) . Ток I_{BH} - граничное значение базового тока, если $I_B > I_{BH}$ - транзистор насыщен, а если $I_B < I_{BH}$ - транзистор активен. При расчетах схем используется условие насыщения $I_B > I_{BH}$.

Токи и напряжения в схеме при насыщенном режиме определяются выражениями: $U_{ВЫХ}^0 = U_K^0 = U_{KH}$ (находится по выходным характеристикам или из справочника на транзисторы), $I_{KH} = (E_K - U_{KH}) / R_K \cong E_K / R_K$, $I_{BH} = I_{KH} / \beta = E_K / \beta R_K$. На границе насыщения справедливы соотношения и для активного и для насыщенного режимов. В качестве характеристики насыщенного режима вводится понятие **степень насыщения** $S = I_B / I_{BH}$.

При переключении транзистора из режима глубокой отсечки в режим насыщения, или наоборот, на выходе формируется перепад с амплитудой $U_{мВЫХ} = E_K - I_{K0} R_K - U_{KH} \approx (0.90 - 0.98) E_K$, т.е. ключ практически коммутирует все напряжение источника питания, приближаясь к идеальному.

При переключении транзистора из режима глубокой отсечки в активный режим, или наоборот, - $U_{мВЫХ(a)} = E_K - I_{K0} R_K - (E_K - \beta I_B R_K) \approx \beta I_B R_K$, величина заметно меньшая E_K и зависящая от внешних условий (β зависит от температуры и тока эмиттера).

С точки зрения удовлетворения статическим требованиям следует выбирать режимы глубокой отсечки и насыщения.

Переходные процессы. Эквивалентные схемы и соответствующие им уравнения можно использовать не только для расчетов статических режимов транзисторов, но и для анализа переходных процессов, если учесть временные зависимости коэффициентов передачи β, α , обусловленные инерционностью транзистора, и барьерные емкости коллекторного (C_K) и эмиттерного (C_E) переходов. Инерционность транзистора характеризуется постоянной времени коэффициента передачи α , равной времени пролета неосновных носителей через базу транзистора, $\tau_\alpha = 1 / 2\pi f_\alpha$ и постоянной времени коэффициента передачи β , практически равной усредненному по объему базы времени жизни неосновных носителей в базе, $\tau_\beta = \beta \tau_\alpha$.

При скачкообразном изменении базового тока на величину $\Delta I_B \cong I_B^1$, коллекторный ток будет изменяться по экспоненциальному закону $I_K(t) = I_{K\max} (1 - e^{-t/\tau_\beta}) = \beta I_B^1 (1 - e^{-t/\tau_\beta})$. Это выражение определяет переходную характеристику транзистора в активной области (без учета барьерных емкостей).

Рассмотрим переходные процессы переключения – процессы включения и выключения. Временные диаграммы, отражающие переходные процессы при трех различных режимах, приведены на рисунках 5.3а, б, в.

Пусть в исходном состоянии ключ выключен, транзистор заперт отрица-

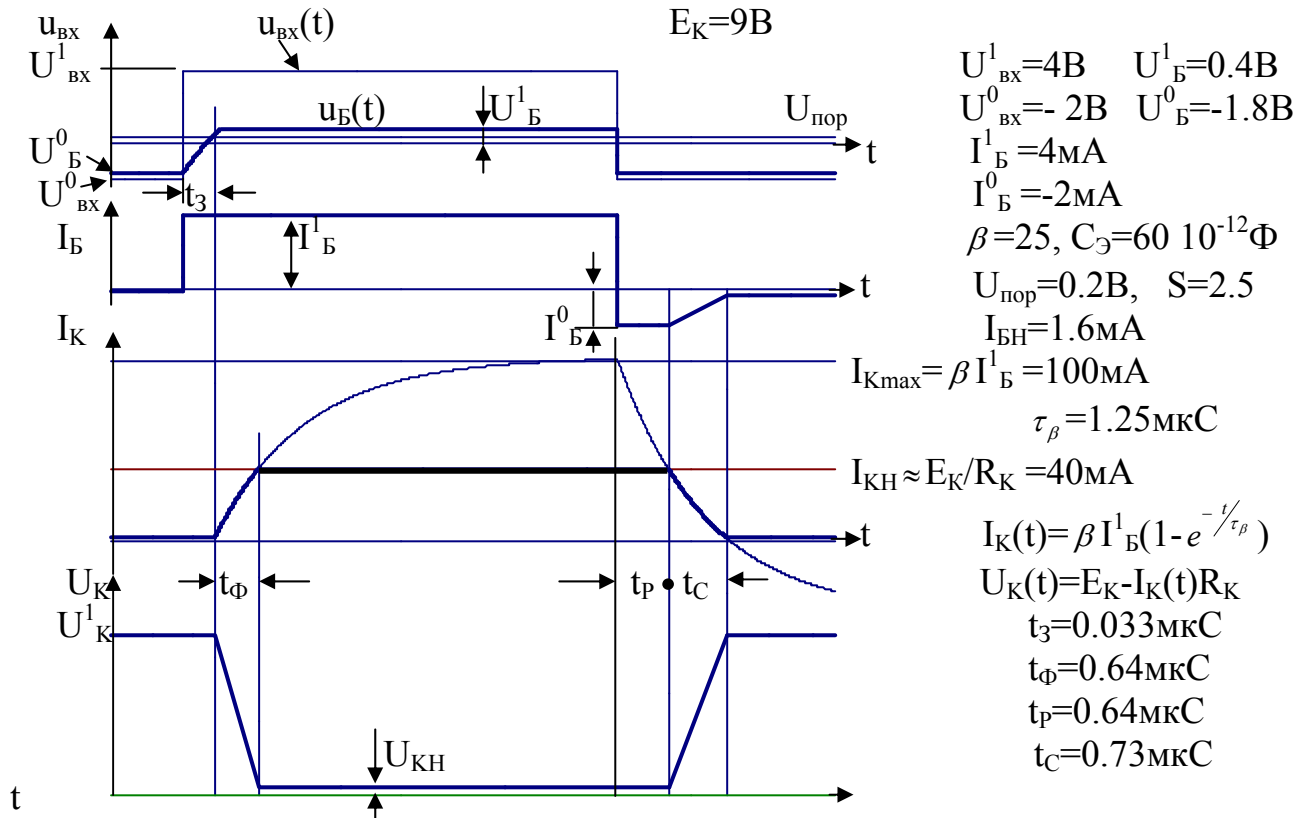


Рисунок - 5.3,а Переходные процессы в насыщенном ключе
 тельным входным напряжением U_{BX}^0 . При подаче на вход ключа отпирающего перепада напряжения, эмиттерный переход получает прямое смещение и через базу будет протекать постоянный ток I_B^1 . Однако прямое смещение эмиттерного перехода происходит с задержкой, обусловленной перезарядом входной емкости C_{BX} (практически C_3). $R_B C_3$ – интегрирующая цепь. Напряжение на емкости C_3 в исходном положении равно U_{BE}^0 . Под действием входного тока напряжение повышается до $U_{пор}$ и затем до U_{BE}^1 . Считая, что перезаряд емкости идет постоянным током I_B^1 , напряжение на ней будет изменяться практически по линейному закону.

$\Delta u_c = \frac{1}{C} \int i_c dt = \frac{1}{C} \int I_B^1 dt = \frac{I_B^1}{C} \Delta t$. Время задержки включения транзистора (время от момента поступления отпирающего напряжения до отпирания транзистора) $t_3 = C_3 (|U_{BE}^0| + U_{пор}) / I_B^1$.

По окончании времени t_3 транзистор открывается. Неосновные носители (в данном случае электроны) из эмиттерной области начинают поступать в базовую, их заряд Q и коллекторный ток I_K возрастают по экспоненциальному закону с постоянной времени τ_β , стремясь к уровням $Q_{max} = \tau_\beta I_B^1$ и $I_{Kmax} = \beta I_B^1$. В момент окончания интервала t_ϕ коллекторный ток достигает уровня I_{KH} и его нарастание прекращается. Заряд в области базы продолжает расти, достигает уровня Q_{max} способного обеспечить величину коллекторного тока I_{Kmax} , но он ограничивается сопротивлением R_K (пропускной способностью внешней цепи). Говорят, что в области базы накоплен избыточный заряд.

$$t_\phi = \tau_\beta \ln \frac{I_{Kmax} - 0}{I_{Kmax} - I_{KH}} = \tau_\beta \ln \frac{\beta I_B^1 - 0}{\beta I_B^1 - \beta I_{BH}} = \tau_\beta \ln \frac{I_B^1 / I_{BH} - 0}{I_B^1 / I_{BH} - I_{BH} / I_{BH}} = \tau_\beta \ln \frac{S}{S-1}.$$

За время t_ϕ напряжение U_K достигает уровня U_{KH} , этап включения завершился. Время включения $t_{ВКЛ}=t_3+t_\phi$ можно сократить, прежде всего, при увеличении отпирающего тока I_B^1 и применения более высокочастотного транзистора.

Ключ включен, транзистор открыт и насыщен. Входное напряжение скачком меняется от отпирающего $U_{ВХ}^1$ до запирающего $U_{ВХ}^0$ (отрицательное). Ток базы скачком меняется от положительного уровня I_B^1 до отрицательного уровня I_B^0 . Отрицательный ток приводит к уменьшению заряда, накопленного в базе, к, так называемому, **р а с с а с ы в а н и ю** заряда. Пока в базе содержится избыточный заряд, коллекторный ток не меняется, оставаясь равным I_{KH} . Имеет место кажущееся уменьшение коллекторного тока по экспоненциальному закону от уровня I_{Kmax} к уровню минус βI_B^0 . Пока кажущееся значение коллекторного тока больше тока I_{KH} , реальный коллекторный ток не изменяется, оставаясь равным I_{KH} . Время рассасывания t_p , задержка при запираании транзистора, обусловлена рассасыванием избыточного заряда базы.

$$t_p = \tau_\beta \ln \frac{\beta I_B^0 - \beta I_B^1}{\beta I_B^0 - \beta I_{BH}} = \tau_\beta \ln \frac{I_B^0 - I_B^1}{I_B^0 - I_{BH}} = \tau_\beta \ln \frac{\frac{I_B^0}{I_{BH}} - \frac{I_B^1}{I_{BH}}}{\frac{I_B^0}{I_{BH}} - 1} = \tau_\beta \ln \frac{S_3 - S}{S_3 - 1}, \text{ где}$$

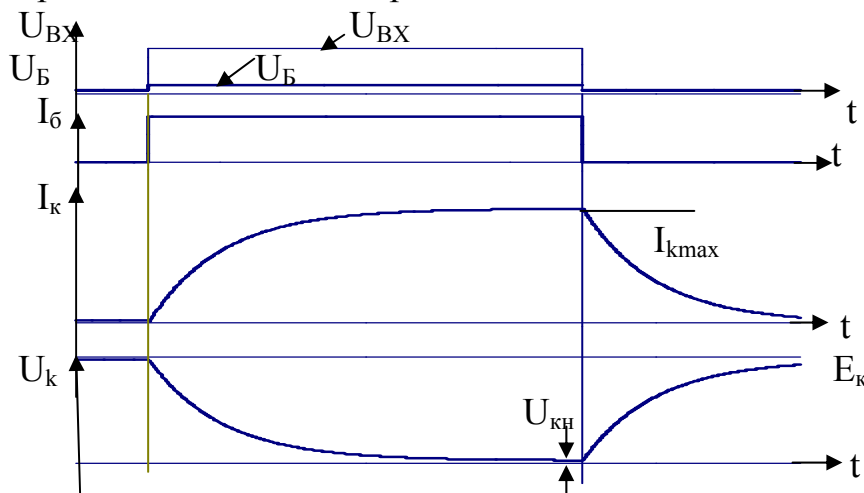
$S_3 = I_B^0 / I_{BH}$ - коэффициент запираания ≤ 0 , $I_B^0 < 0$ (отрицателен).

По окончании интервала t_p , коллекторный ток уменьшается от I_{KH} до «0», а коллекторное напряжение повышается от U_{KH} до $\approx E_K$, транзистор запирается. Формируется интервал t_c .

$$t_c = \tau_\beta \ln \frac{\beta I_B^0 - \beta I_{BH}}{\beta I_B^0 - 0} = \tau_\beta \ln \frac{I_B^0 - I_{BH}}{I_B^0} = \tau_\beta \ln \frac{S_3 - 1}{S_3} \quad (I_B^0 \text{ и } S_3 - \text{отрицательны}).$$

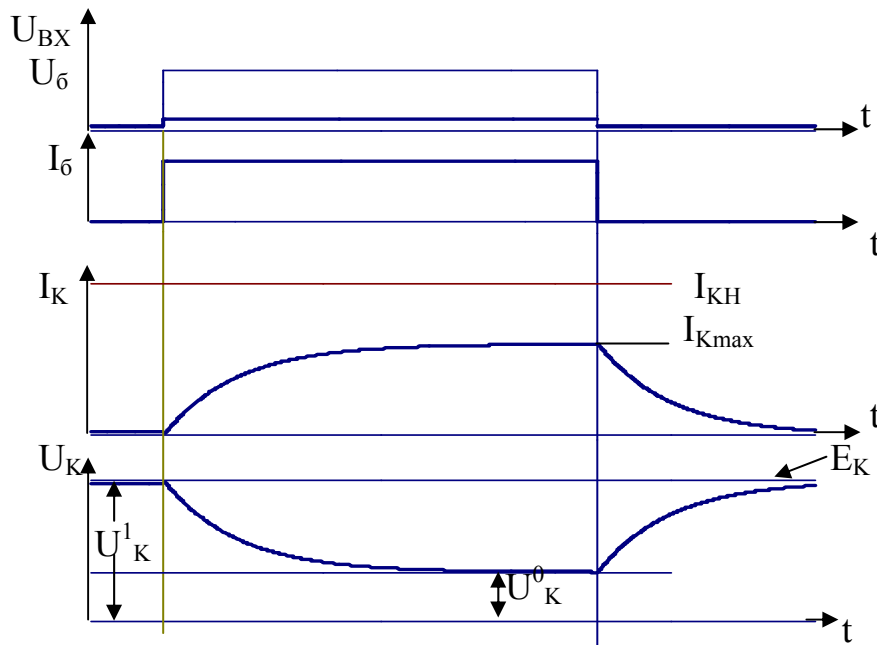
Время выключения $t_{вык} = t_p + t_c$ можно сократить, прежде всего, увеличивая запирающий ток, применяя более высокочастотный транзистор.

В выражениях для t_ϕ и t_c не учитывалось влияние емкостей переходов C_K и нагрузки C_H . Учет их влияния сводится к замене в формулах для t_ϕ и t_c τ_β на $\tau_{\beta экв} = \tau_\beta + R_K(\beta C_K + C_H)$, на t_3 и t_p они не влияют, т.к. напряжение на коллекторе не меняется и емкости не перезаряжаются.



Параметры рисунка 5.3а, кроме:
 R_K -уменьшено в 2.5 раза,
 $U_{ВХ}^0 = 0.2В$,
 $U_B^0 = 0.2В$, $I_B^0 = 0$,
 $I_{Kmax} = I_{KH} = 100мА$,
 $S = 1$. $t_3 = t_p = 0$
 $t_\phi = t_c = 2.2 \tau_\beta = 2.75мкС$

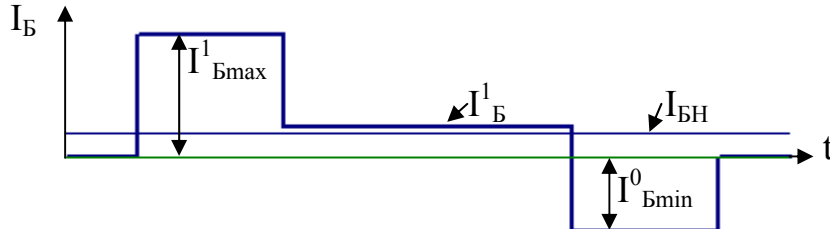
Рисунок-5.3б Переходные процессы в ключе, транзистор на границе насыщения



Параметры рисунка 5.3б, кроме:
 R_B - увеличено в 1.66 раза,
 $I_B^1 = 2.4 \text{ мА}$,
 $I_{K\max} = 60 \text{ мА} < I_{KH} = 100 \text{ мА}$,
 $U_K^0 = 3 \text{ В} > U_{KH} = 0.2 \text{ В}$,
 $S < 1$.

Рисунок-5.3в Переходные процессы в ненасыщенном ключе

Сокращение времени переключения. Время включения ключа можно сократить увеличением отпирающего тока, а время выключения - уменьшением степени насыщения транзистора и увеличением запирающего тока. Следовательно, желательно, чтобы управляющий ток имел форму, показанную на рисунке 5.4а.

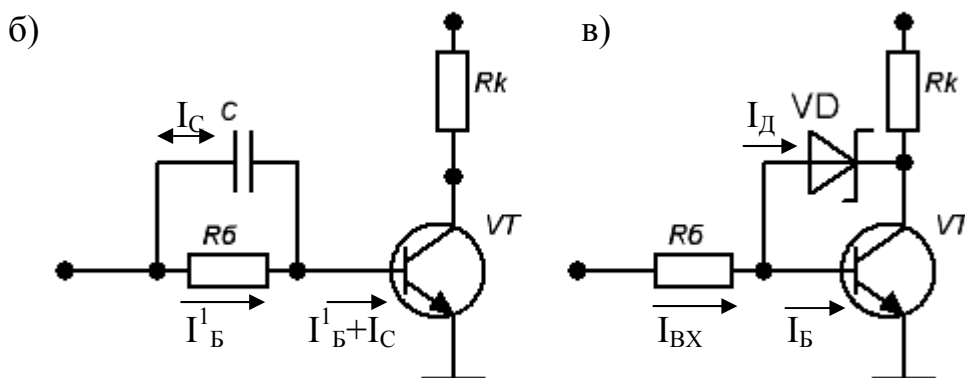


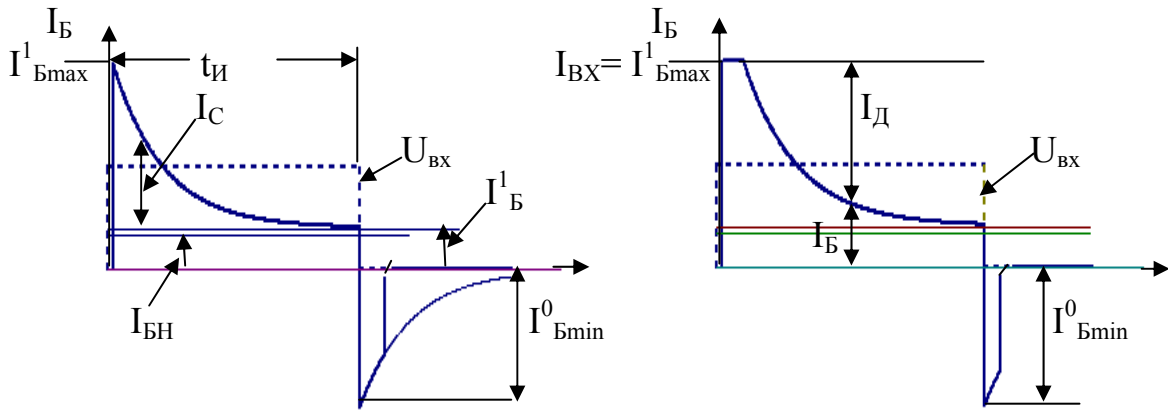
$$\begin{aligned} S_{\text{вкл}} &= 5 \\ S &= 1.2 \\ S_{\text{вык}} &= 3 \end{aligned}$$

Рисунок – 5.4, а Желаемая форма управляющего тока

Значения $S_{\text{вкл}}$ и $S_{\text{вык}}$ должны быть достаточно большими в течение времени включения и выключения, чтобы получить требуемые $t_{\text{вкл}}$ и $t_{\text{вык}}$, а величина I_B^1 должна обеспечивать в стационарном режиме насыщенное состояние транзистора при $\beta_{\min}$.

Форма управляющего (базового) тока, близкая к желаемой, получается при помощи схем, показанных на рисунках 5.4б, в.





Рисунки - 5.4 б в Схемы повышения быстродействия ключа

В схеме рисунка 5.4б броски базового тока при включении и выключении обеспечивает зарядный - разрядный ток конденсатора С (называется ускоряющим) в моменты перепадов входного напряжения. Важно, чтобы заряд - разряд конденсатора заканчивался к моментам переключения ключа, т.е. $\tau_3(\tau_p) \leq \frac{1}{3}t_u$.

В схеме рисунка 5.4в насыщение открытого транзистора предотвращается шунтированием коллекторного перехода диодом Шоттки ($U_{\text{пор.ш}} = U_{\text{Б-К}} < U_{\text{пор.Б-К}}$ - транзистор не насыщен) и ограничения базового тока ответвляющимся током открывшегося диода VD ($I_B = I_{\text{Бмакс}} - I_D$). Режим открытого транзистора поддерживается на границе насыщения и независит от изменения β .

5.3 КЛЮЧИ НА ПОЛЕВЫХ ТРАНЗИСТОРАХ

Полевой транзистор – униполярный полупроводниковый прибор; ток в нем обусловлен только свободными основными носителями в проводящем канале между двумя электродами - истоком и стоком. Проводимость канала модулируется поперечным электрическим полем, создаваемым при помощи управляющего электрода – затвора. Полевые транзисторы могут быть с встроенным и индуцированным каналами. Для дискретных устройств, предпочтительнее транзистор с индуцированным каналом – при нулевом напряжении на затворе он закрыт.

На рисунке 5.5 приведены условные изображения и типовые статические характеристики МДП-транзисторов с индуцированным каналом п-типа.

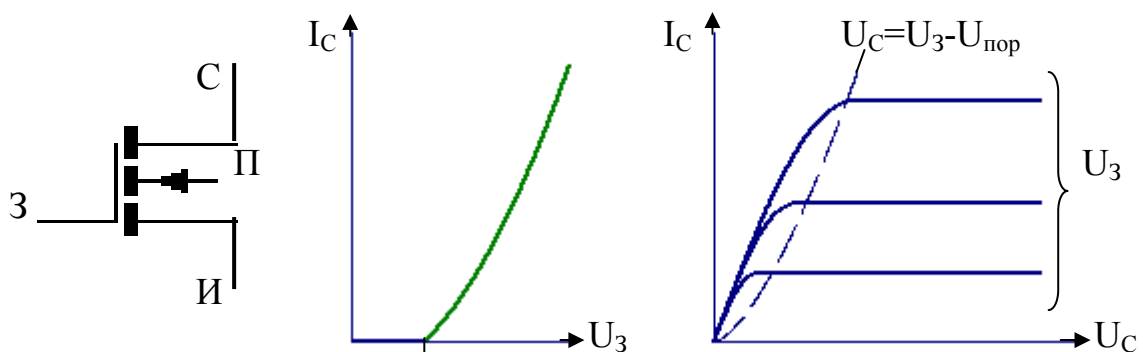


Рисунок - 5.5 Условное изображение и типовые статические характеристики полевого транзистора

Рабочая точка открытого полевого транзистора может располагаться либо в пологой области стоковых характеристик (области насыщения), либо в крутой области (триодной области) характеристик. Граница между областями - линия, для которой выполняется приближенное равенство:

$U_C = U_3 - U_{пор}$. В крутой области стоковый ток I_C приблизительно линейно зависит от стокового напряжения, транзистор ведет себя как линейное сопротивление и его характеристика аппроксимируется выражением

$$I_C = \nu \left[(U_3 - U_{пор}) U_C - 0.5 U_C^2 \right], \text{ где}$$

ν - удельная крутизна (мкА/В^2) – параметр транзистора.

В пологой области стоковый ток I_C практически не зависит от напряжения U_C (выходное сопротивление $R_{вых} = \Delta U_C / \Delta I_C$ достигает сотен Ком), характеристика удовлетворительно аппроксимируется выражением

$$I_C = 0.5 \nu (U_3 - U_{пор})^2.$$

Наличие двух областей характеристик позволяет использовать транзисторы в качестве активных и пассивных элементов..

Быстродействие МДП-транзисторов определяется временем пролета носителей вдоль канала (составляет доли наносекунд) и временем перезаряда паразитных емкостей (составляют единицы пикофарад). В практических расчетах транзистор рассматривают как безинерционный прибор-генератор тока, шунтированный эквивалентной емкостью и выходным дифференциальным сопротивлением транзистора.

Важнейшее свойство полевых транзисторов - большое входное сопротивление по постоянному току: $R_{вх} \approx (10^{12} - 10^{14}) \text{ Ом}$, в статическом режиме практически не потребляется ток входными цепями, тем самым обеспечивается возможность построения ключевых схем с большой нагрузочной способностью.

В ключах на полевых транзисторах в качестве нагрузки могут использоваться как линейные сопротивления, так и полевые транзисторы. При интегральной технологии широкое применение получили ключи, использующие в качестве нагрузочного транзистора с другим каналом проводимости («комплементарные структуры» - КМДП), в статическом режиме практически не потребляющие тока.

На рисунке 5.6 приведены варианты схем ключей на полевых транзисторах.

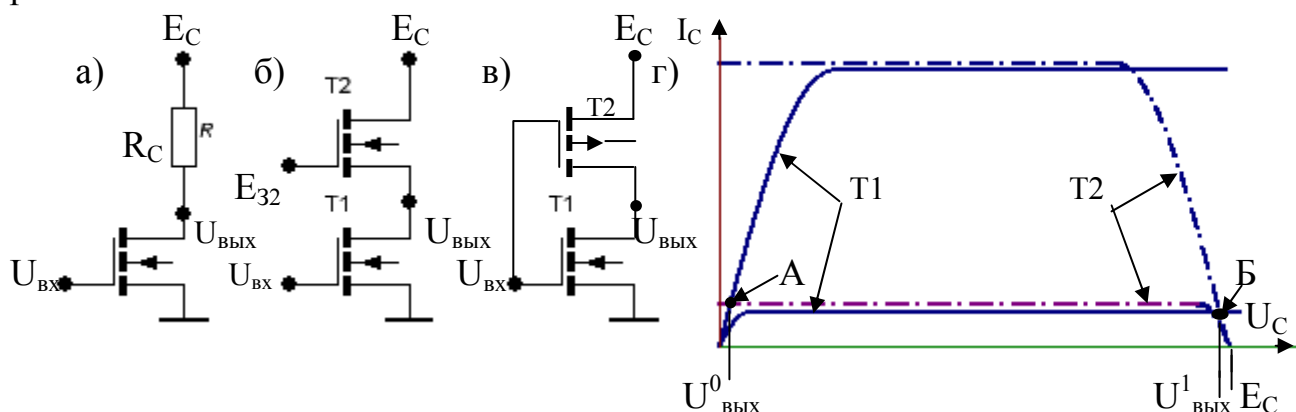


Рисунок - 5.6 Схемы ключей на полевых транзисторах

а) ключ с нагрузкой - линейное сопротивление;

б) ключ с нагрузкой - однотипный транзистор;

в) ключ с нагрузкой - транзистор с другим каналом проводимости. В статическом состоянии всегда один из транзисторов закрыт, ток схемы минимален (практически ноль), что иллюстрируется на выходных характеристиках (рисунок «г»): транзистор Т1 открыт (Т2-закрыт) – рабочая точка А, транзистор Т1 закрыт (Т2 –открыт) – рабочая точка Б

5.4 КЛЮЧИ С ПАМЯТЬЮ

Рассмотренные ключи на диодах, биполярных и полевых транзисторах, сохраняют включенное и выключенное состояния при постоянном присутствии управляющего сигнала. В ряде случаев требуются ключи, работающие по принципу механического выключателя – переключение производится управляющим сигналом, а состояние поддерживается за счет конструкции (внутренней памяти). Ключи со свойствами управляемых «перемычек» выполняются на транзисторах со структурой МНОП (металл Al - нитрид кремния Si_3N_4 – окисел кремния SiO_2 – полупроводник Si) и транзисторах п-МОП с плавающим затвором (ПЗ) с использованием механизма лавинной инжекции заряда ЛИЗМОП.

Транзистор со структурой МНОП представляет собой МДП-транзистор с индуцированным каналом р-типа (рисунок 5.7,а) или n-типа, имеющий двуслойный диалектрик под затвором. Верхний слой формируют из нитрида кремния, нижний- из оксида кремния, причем нижний слой значительно тоньше верхнего.

Если к затвору относительно подложки приложить импульс положитель-

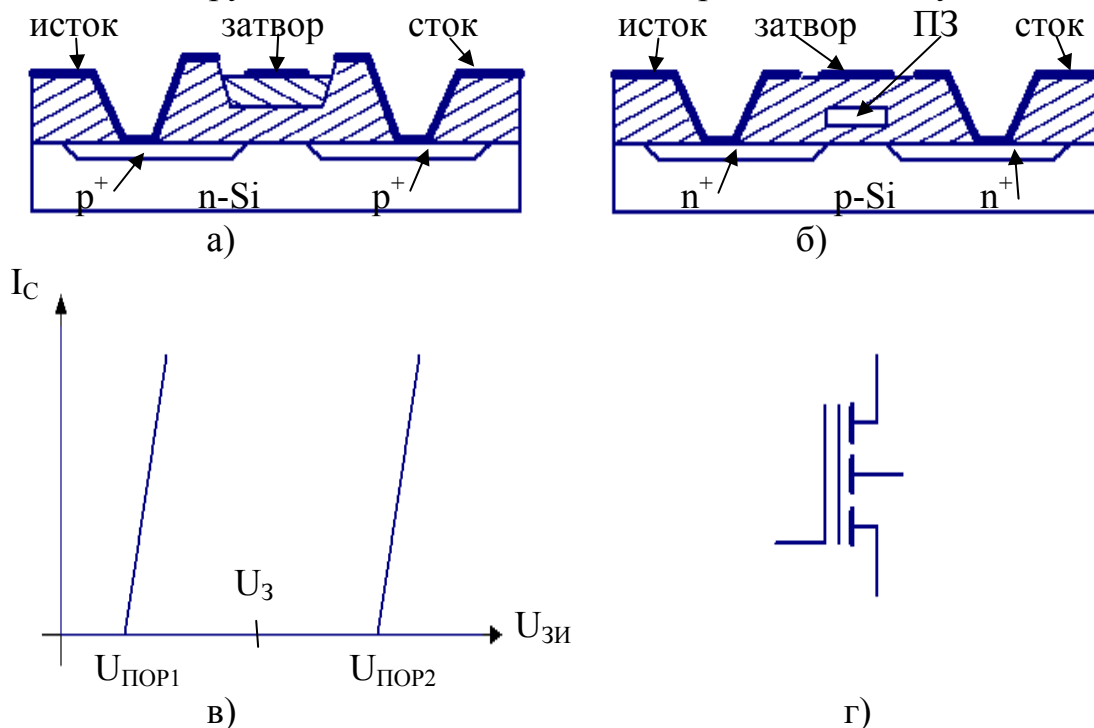


Рисунок - 5.7 Элементы ключей с памятью

ной полярности, то под действием сильного электрического поля между затвором и подложкой электроны приобретают достаточную энергию,

чтобы пройти тонкий диэлектрический слой до границы раздела двух диэлектриков. Верхний слой имеет значительную толщину, так что электроны преодолеть его не могут. Накопленный на границе раздела двух диэлектрических слоев заряд электронов снижает пороговое напряжение и смещает передаточную характеристику влево ($U_{\text{ПОР1}}$, рисунок 5.7,в), что соответствует состоянию «включено». Режим занесения заряда под затвор называют режимом программирования.

При отсутствии заряда электронов под затвором передаточная характеристика смещается в область высоких пороговых напряжений ($U_{\text{ПОР2}}$), что соответствует состоянию «выключено». Чтобы обеспечить это состояние, на затвор подают импульс отрицательной полярности- электроны вытесняются в подложку.

Транзистор со структурой ЛИЗМОП с двойным затвором (рисунок 5.7,б) представляет собой n-МОП транзистор, у которого в подзатворном однородном диэлектрике SiO_2 сформирована изолированная проводящая область из металла или поликристаллического кремния. Этот затвор получил название «плавающего».

При подаче на управляющий затвор, исток и сток импульса напряжения положительной полярности, в обратно смещенных р-п переходах возникает процесс лавинного размножения носителей заряда и часть электронов инжектирует на ПЗ. В результате накопления на ПЗ отрицательного заряда передаточная характеристика транзистора смещается в область высокого порогового напряжения $U_{\text{ПОР2}}$ (вправо), что соответствует состоянию «выключено».

При подаче на управляющий затвор импульса напряжения положительной полярности снимается заряд электронов с ПЗ, восстанавливается низкий уровень порогового напряжения ($U_{\text{ПОР1}}$), что соответствует состоянию «включено».

Чтобы транзистор находился в открытом («включено») или закрытом («выключено») состоянии, необходимо на затвор подать напряжение, значение которого лежит между двумя пороговыми уровнями $U_{\text{ПОР1}} < U_3 < U_{\text{ПОР2}}$.

Приведенные транзисторы нашли применение в перепрограммируемых ПЗУ и ПЛИС.

6 СИНТЕЗ КОМБИНАЦИОННЫХ СХЕМ

6.1 ОСНОВЫ АЛГЕБРЫ ЛОГИКИ

В алгебре логики определено отношение эквивалентности ($=$) и три операции: дизъюнкция (операция ИЛИ, логическое сложение), обозначаемая знаком V ; конъюнкция (операция И, умножение), обозначаемая точкой, которую можно опускать (например, $x \cdot y = xy$) и отрицание (инверсия, операция НЕ), обозначаемая чертой над переменными или элементами 0 и 1 (например $\bar{x}, \bar{0}, \bar{1}$). Отношение эквивалентности удовлетворяет следующим

свойствам: $x = x$ – рефлексивность; если $x = y$, то $y = x$ – симметричность; если $x = y$ и $y = z$, то $x = z$ – транзитивность. Из отношения эквивалентности следует принцип подстановки: если $x = y$, то в любой формуле, содержащей x , вместо x можно подставить y и в результате будет получена эквивалентная формула.

Алгебра логики определяется следующей системой аксиом:

$\left. \begin{array}{l} x = 0, \text{ если } x \neq 1, \\ x = 1, \text{ если } x \neq 0 \end{array} \right\}$ аксиома утверждает, что в алгебре логики рассматривают только двоичные переменные.

$\left. \begin{array}{l} 1 \vee 1 = 1 \\ 0 \vee 0 = 0 \end{array} \right\} \quad \left. \begin{array}{l} 0 \vee 1 = 1 \vee 0 = 1 \\ 1 \cdot 0 = 0 \cdot 1 = 0 \end{array} \right\}$ – аксиомы определяют операции дизъюнкции и конъюнкции.

$\left. \begin{array}{l} \bar{0} = 1 \\ \bar{1} = 0 \end{array} \right\}$ – аксиома определяет операцию отрицания.

Если в аксиомах, заданных парами, произвести взаимную замену операций дизъюнкции и конъюнкции, а также элементов 0 и 1, то из одной аксиомы пары можно получить другую, это свойство называется **принципом двойственности**.

Операции дизъюнкции, конъюнкции и отрицания, заданные аксиомами, легко реализовать довольно простыми контактными цепями и электронными схемами с односторонней проводимостью, имеющими конечное число входов и один выход и называемыми логическими элементами (ЛЭ).

Следует иметь в виду, что цифры 1 и 0 в алгебре логики не являются числами, как в двоичной арифметике, а только характеризуют состояние контактов, контактных цепей или ЛЭ.

Для пояснения основных операций алгебры логики на рисунке 6.1 показана их реализация с помощью контактных цепей и электронных схем.

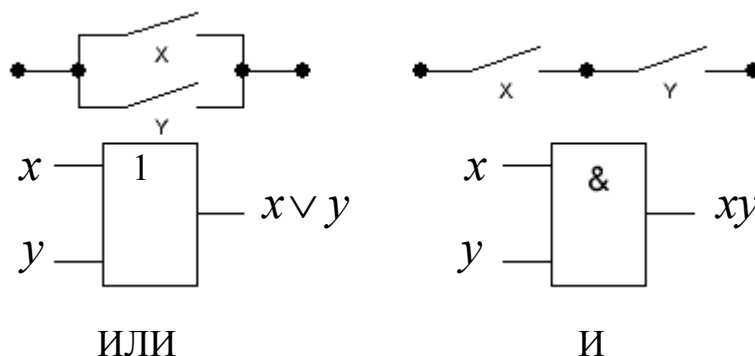


Рисунок- 6.1 Контактные цепи и электронные схемы, реализующие операции ИЛИ и И

Операция дизъюнкции ($x \vee y$) реализуется параллельным соединением контактов x и y – цепь замкнута, если замкнуты контакты «или x », «или y » (хотя бы один), а операция конъюнкции (xy) реализуется

последовательным соединением контактов x и y – цепь замкнута, если замкнуты контакты «и x » «и y » (оба). В дальнейшем будем рассматривать только бесконтактные схемы, называемые логическими элементами (ЛЭ).

С помощью аксиом алгебры логики можно доказать целый ряд теорем. Теоремы доказываются методом перебора всех значений переменных. Если теорема истинна, то с учетом аксиом при подстановке любых значений переменных в обе части выражения, формулирующего утверждение теоремы, должно получиться тождество.

Теоремы алгебры логики:

$$\left. \begin{array}{l} x \vee x = x \\ x \cdot x = x \end{array} \right\} \quad \left. \begin{array}{l} x \vee y = y \vee x \\ x \cdot y = y \cdot x \end{array} \right\} \quad \left. \begin{array}{l} (x \vee y) \vee z = x \vee (y \vee z) = x \vee y \vee z \\ (x \cdot y) \cdot z = x \cdot (y \cdot z) = x \cdot y \cdot z \end{array} \right\}$$

$$\left. \begin{array}{l} x \cdot (y \vee z) = (x \cdot y) \vee (x \cdot z) = xy \vee xz \\ x \vee (y \cdot z) = x \vee yz = (x \vee y) \cdot (x \vee z) \end{array} \right\} \quad \left. \begin{array}{l} x \vee \bar{x} = 1 \\ x \cdot \bar{x} = 0 \end{array} \right\} \quad \left. \begin{array}{l} 0 \vee x = x \\ 1 \cdot x = x \end{array} \right\}$$

$$\left. \begin{array}{l} 1 \vee x = 1 \\ 0 \cdot x = 0 \end{array} \right\} \quad \left. \begin{array}{l} \overline{x \vee y} = \bar{x} \cdot \bar{y} \\ \overline{x \cdot y} = \bar{x} \vee \bar{y} \end{array} \right\} \quad \overline{\overline{x}} = \bar{\bar{x}} = x$$

Теоремы записаны парами, по принципу двойственности, из одной теоремы можно получить другую взаимной заменой операций дизъюнкции и конъюнкции, а также переменных $x \leftrightarrow \bar{x}$ и $y \leftrightarrow \bar{y}$. Теоремы используются для формального доказательства других теорем и тождеств, не прибегая к методу перебора. Следует отметить, что в этих теоремах вместо переменных x, y, z можно использовать логические выражения (функции), составленные из переменных с помощью операций алгебры логики (по принципу замены переменных в обычной алгебре). При преобразовании логических выражений должен соблюдаться определенный порядок выполнения операций (порядок старшинства операций): сначала выполняется отрицание, затем конъюнкция и, наконец, дизъюнкция. В сложных логических выражениях порядок выполнения операций задается с помощью скобок.

Часто используется операция сумма по модулю два (исключающее ИЛИ, логическая неравнозначность) – обозначается символом $\oplus$ и определяется выражением $x \oplus y = x\bar{y} \vee \bar{x}y = (x \vee y)(\bar{x} \vee \bar{y})$. Для операции $\oplus$ справедливы тождества:

$$\begin{aligned} 0 \oplus 0 &= 1 \oplus 1 = 0, & 0 \oplus 1 &= 1 \oplus 0 = 1, & x \oplus 0 &= x, & x \oplus 1 &= \bar{x}, \\ x \oplus x &= 0, & x \oplus \bar{x} &= 1, & x \oplus y &= y \oplus x, \\ (x \oplus y) \oplus z &= x \oplus (y \oplus z) = x \oplus y \oplus z, \\ \overline{x \oplus y} &= \overline{xy \vee \bar{x}\bar{y}} = (\bar{x} \vee \bar{y})(x \vee y) = \bar{x} \oplus \bar{y} = \bar{\bar{x} \oplus \bar{y}}, \end{aligned}$$

Значение суммы по модулю два совпадает со значением младшего разряда суммы двух одноразрядных двоичных чисел (отбрасывается перенос в старший разряд).

6.2 ПЕРЕКЛЮЧАТЕЛЬНЫЕ ФУНКЦИИ

Логическое выражение, составленное из n переменных с помощью конечного числа операций алгебры логики, можно рассматривать как функцию n переменных $f(x_n, x_{n-1}, \dots, x_p, \dots, x_1)$. В соответствие с аксиомами функция может принимать только два значения: 0 и 1. Такие функции удобны для описания, анализа и синтеза переключательных схем (схем с двумя состояниями), поэтому они называются переключательными функциями. В дальнейшем термин «переключательная» опустим, так как другие функции рассматривать не будем.

Аргументы и функция принимают значения 0 и 1. Область значений функции - 0, 1.

Совокупность переменных $(x_n, x_{n-1}, \dots, x_p, \dots, x_1)$ можно рассматривать как n -мерный вектор $\nu = (x_n, x_{n-1}, \dots, x_p, \dots, x_1)$, тогда упростится запись функции $f(x_n, \dots, x_p, \dots, x_1) = f(\nu)$. Совокупность конкретных значений переменных $x_n = e_n, \dots, x_p = e_p, \dots, x_1 = e_1$ ($e_p = 0$ или 1) называется набором, из чего следует, что любой набор представляет собой некоторое значение $\nu_i = (e_n, \dots, e_p, \dots, e_2, e_1)$ n -мерного вектора ν , где $i = e_n \dots e_p \dots e_2 e_1$ (i -десятичный эквивалент двоичного n -разрядного числа $e_n e_{n-1} \dots e_p \dots e_2 e_1$, $i_{10} = (e_n \dots e_p \dots e_2 e_1)_2$). Любому набору n переменных (комбинация из 0 и 1) можно поставить в соответствие n -разрядное двоичное число. Количество различных двоичных n -разрядных чисел равно 2^n , т.е. существует 2^n наборов, на которых определена функция. Областью определения функции является

конечное множество $N_0 = \{\nu_0, \nu_1, \dots, \nu_{2^n-1}\}$. Так как область определения любой функции конечна (2^n наборов), то она может быть задана таблицей значений $f(\nu_i) = a_i = 0$ или 1, которые она принимает на различных наборах ν_i . Такие таблицы называются таблицами истинности.

Число различных функций n переменных равно 2^{2^n} . Функция может принимать только значения $a_i = 0$ или 1 на 2^n наборах, следовательно, каждой функции можно поставить в соответствие 2^n -разрядное число. Количество различных 2^n -разрядных чисел равно 2^{2^n} , поэтому и число различных функций n переменных равно 2^{2^n} .

Представляют интерес следующие невырожденные функции двух переменных ($n = 2$), названия которым даны по используемым для их образования операциям алгебры логики:

$$f(x_2, x_1) = x_2 \vee x_1 - \text{дизъюнкция (ИЛИ)};$$

$$f(x_2, x_1) = x_2 x_1 - \text{конъюнкция (И)};$$

$$f(x_2, x_1) = \overline{x_2 \vee x_1} - \text{ИЛИ - НЕ};$$

$$f(x_2, x_1) = \overline{x_2 x_1} - \text{И - НЕ};$$

$$f(x_2, x_1) = x_2 \oplus x_1 - \text{сумма по модулю два}.$$

Эти функции определены на четырех наборах $\nu_i: \nu_0 = (0, 0), \nu_1 = (0, 1), \nu_2 = (1, 0), \nu_3 = (1, 1)$, так как $2^n = 2^2 = 4$. Таблица, приведенная ниже, составлена в соответствии с аксиомами и представляет собой таблицу истинности, задающую эти функции.

Таблица 6.1

i	x_2	x_1	$x_2 \vee x_1$	$x_2 x_1$	$\overline{x_2 \vee x_1}$	$\overline{x_2 x_1}$	$x_2 \oplus x_1$	$f(\nu)$
0	0	0	0	0	1	1	0	a_0
1	0	1	1	0	0	1	1	a_1
2	1	0	1	0	0	1	1	a_2
3	1	1	1	1	0	0	0	a_3

В крайнем правом столбце помещена функция, заданная в общем виде коэффициентами $a_i = f(\nu_i)$, где $i = 0, 1, 2, 3$. Подставляя различные значения $a_i = 0$ или 1, можно задать все 16 функций двух переменных ($2^{2^n} = 2^4 = 16$).

Функция $f(\nu)$ называется полностью определенной, если ее значения $a_i = f(\nu_i) = 0$ или 1 заданы на всех наборах ν_i . Если же значение функции не задано хотя бы на одном наборе ν_i , то она называется не полностью определенной. Не определенное на наборе ν_i значение функции будем задавать произвольным коэффициентом c_i , т.е. если на наборе ν_i значение функции не задано, то $f(\nu_i) = c_i$. Неполностью определенные функции можно доопределять произвольным способом, полагая $c_i = 0$ или 1.

Обобщенный закон двойственности (ОЗД) устанавливает правило нахождения инверсии любой переключательной функции.

Инверсию любой функции $f(\nu)$ можно получить заменой каждой переменной x_p на ее инверсию $\overline{x_p}$ с одновременной взаимной заменой операций дизъюнкции и конъюнкции. Символически данное правило (закон) записывается в виде: $\overline{f(\nu, \vee, \cdot)} = f(\overline{\nu}, \cdot, \vee)$, где $\overline{\nu} = (\overline{x_n}, \dots, \overline{x_1})$.

ОЗД используется для преобразования функций и соответствующих им ЛС.

Пример: Частный случай ОЗД - теоремы алгебры логики

$$x_2 x_1 = x_2 \vee x_1; \quad x_2 \vee x_1 = \overline{x_2 x_1}.$$

Для формализации изложения последующего материала введем новые понятия. Переменные x_p и их инверсии $\overline{x_p}$ называются **первичными терминами**. Для краткости термин «первичный» будем опускать, а для термов использовать общее символическое обозначение

$$x_p^{e_p} = e_p x_p \vee \overline{e_p x_p} = \overline{e_p} \oplus x_p = \begin{cases} x_p, & \text{если } e_p = 1, \\ \overline{x_p}, & \text{если } e_p = 0. \end{cases}$$

Для пояснения использования термов обратимся к таблице 6.1. Запишем функцию, реализующую операцию «конъюнкция», с учетом введенного понятия «термы», равную единице на первом наборе: $f(v_1) = 1; a_1 = 1;$

$$a_0 = a_2 = a_3 = 0; v_1 = (0,1); e_2 = 0, e_1 = 1; f(v) = x_2^{e_2} x_1^{e_1} = x_2^0 x_1^1 = \overline{x_2} x_1.$$

Подставляя в полученное выражение функции наборы из таблицы убеждаемся, что функция равна единице только на первом наборе. Произведя формальные действия получили нужную функцию.

Минтермом (конституентой единицы) называется функция n переменных $K_i(v) = x_n^{e_n} x_{n-1}^{e_{n-1}} \cdots x_p^{e_p} \cdots x_1^{e_1} = \prod_{p=1}^n x_p^{e_p}$, где $e_p = 0$ или 1 ,

$i = e_n \cdots e_1$. Из данного определения следует, что существует 2^n различных минтермов n переменных, т.к. имеется 2^n различных чисел i .

Свойства минтермов

$$\left. \begin{aligned} K_i(v) &= \begin{cases} 1, & \text{если } v = v_i \\ 0, & \text{если } v \neq v_i \end{cases} \\ K_i(v) K_j(v) &= 0, \text{ если } i \neq j, \\ \bigvee_{i=0}^{2^n-1} K_i(v) &\equiv 1 \end{aligned} \right\}$$

Из свойств следует, что минтермы $K_i(v)$ представляют собой функции, равные единице только на одном наборе v_i , где $i = e_n \cdots e_2 e_1$.

Пример: минтермы двух переменных x_2 и x_1 :

$$\begin{aligned} K_0(x_2, x_1) &= x_2^0 x_1^0 = \overline{x_2} \overline{x_1} & K_1(x_2, x_1) &= x_2^0 x_1^1 = \overline{x_2} x_1 \\ K_2(x_2, x_1) &= x_2^1 x_1^0 = x_2 \overline{x_1} & K_3(x_2, x_1) &= x_2^1 x_1^1 = x_2 x_1 \end{aligned}$$

минтерм при $n=6$ и $i=13$:

$$K_{13}(v) = x_6^0 x_5^0 x_4^1 x_3^1 x_2^0 x_1^1 = \overline{x_6} \overline{x_5} x_4 x_3 \overline{x_2} x_1 \quad (13=001101)$$

Макстермом (конституентой нуля) называется функция n переменных

$$M_i(v) = \overline{x_n^{e_n}} \vee \overline{x_{n-1}^{e_{n-1}}} \vee \cdots \vee \overline{x_p^{e_p}} \vee \cdots \vee \overline{x_1^{e_1}} = \bigvee_{p=1}^n \overline{x_p^{e_p}} = \bigvee_{p=1}^n \overline{x_p^{e_p}} = \overline{K_i(v)} = \prod_{p=1}^n \overline{x_p^{e_p}}$$

Свойства макстермов:

$$M_i(v) = \left\{ \begin{array}{l} 0, \text{ если } v = v_i \\ 1, \text{ если } v = v_j \neq v_i, \\ M_i(v) \vee M_j(v) = 1, \text{ если } i \neq j, \\ \prod_{i=0}^{2^n-1} M_i(v) \equiv 0. \end{array} \right\}$$

Из первого свойства следует, что макстермы $M_i(v)$ представляют собой функции, равные 0 только на одном наборе v_i , где $i = e_n \cdots e_p \cdots e_1$.

Пример: макстермы двух переменных

$$M_0(x_2, x_1) = x_2^{\bar{0}} \vee x_1^{\bar{0}} = x_2 \vee x_1; \quad M_1(x_2, x_1) = x_2^{\bar{0}} \vee x_1^{\bar{1}} = x_2 \vee \bar{x}_1$$

$$M_2(x_2, x_1) = x_2^{\bar{1}} \vee x_1^{\bar{0}} = \bar{x}_2 \vee x_1; \quad M_3(x_2, x_1) = x_2^{\bar{1}} \vee x_1^{\bar{1}} = \bar{x}_2 \vee \bar{x}_1$$

Макстерм при $n = 6$ и $i = 23$:

$$M_{23}(x_6, \dots, x_1) = x_6^{\bar{0}} x_5^{\bar{1}} x_4^{\bar{0}} x_3^{\bar{1}} x_2^{\bar{1}} x_1^{\bar{1}} = x_6 \bar{x}_5 \bar{x}_4 x_3 x_2 x_1$$

В таблице 6.2 (таблице истинности) приведены значения минтермов и макстермов двух переменных.

i	x_2	x_1	K_0	K_1	K_2	K_3	M_0	M_1	M_2	M_3
0	0	0	1	0	0	0	0	1	1	1
1	0	1	0	1	0	0	1	0	1	1
2	1	0	0	0	1	0	1	1	0	1
3	1	1	0	0	0	1	1	1	1	0

Теорема разложения.

Любую функцию $f(v) = f(x_n, \dots, x_p, \dots, x_1)$ можно разложить по переменной x_p в виде $f(x_n, \dots, x_p, \dots, x_1) = \bar{x}_p f(x_n, \dots, 0, \dots, x_1) \vee x_p f(x_n, \dots, 1, \dots, x_1)$.

Теорема доказывается методом перебора.

В качестве примера применим теорему разложения к функции двух переменных $f(x_2, x_1)$, разложив ее вначале по x_2 , а затем по x_1 .

$$\begin{aligned} f(x_2, x_1) &= \bar{x}_2 f(0, x_1) \vee x_2 f(1, x_1) = \bar{x}_2 \bar{x}_1 f(0, 0) \vee \bar{x}_2 x_1 f(0, 1) \vee x_2 \bar{x}_1 f(1, 0) \vee \\ &\vee x_2 x_1 f(1, 1) = (\text{используем символическое обозначение термов}) = \\ &= x_2^0 x_1^0 f(0, 0) \vee x_2^0 x_1^1 f(0, 1) \vee x_2^1 x_1^0 f(1, 0) \vee x_2^1 x_1^1 f(1, 1) = \\ &= K_0(v) f(v_0) \vee K_1(v) f(v_1) \vee K_2(v) f(v_2) \vee K_3(v) f(v_3) = \bigvee_{i=0}^3 f(v_i) K_i(v) = \\ &= \bigvee_{i=0}^3 a_i K_i(v). \end{aligned}$$

Применив теорему разложения к функции n переменных (по аналогии с функцией двух переменных), получим дизъюнкцию всех членов вида

$$x_n^{e_n} \cdots x_p^{e_p} \cdots x_1^{e_1} f(e_n, \cdots, e_p, \cdots, e_1) = f(v_i) \prod_{p=1}^n x_p^{e_p} = a_i K_i(v),$$

где $v_i = (e_n, \cdots, e_p, \cdots, e_1)$; $a_i = f(v_i) = 0$ или 1 .

Таким образом, любую функцию $f(v)$ можно представить в виде

$$f(v) = \bigvee_{i=0}^{2^n-1} a_i K_i(v),$$

где a_i — значение функции $f(v)$, которое она принимает на наборе v_i .

Эта форма представления функции называется совершенной дизъюнктивной нормальной формой (СДНФ).

Второй вариант теоремы разложения, получается из первого по принципу двойственности,

$$f(x_n, \cdots, x_p, \cdots, x_1) = [\overline{x_p} \vee f(x_n, \cdots, 1, \cdots, x_1)][x_p \vee f(x_n, \cdots, 0, \cdots, x_1)].$$

Продолжив разложение по остальным переменным получим конъюнкцию всех членов вида

$$\overline{x_n^{e_n}} \vee \cdots \vee \overline{x_p^{e_p}} \vee \cdots \vee \overline{x_1^{e_1}} \vee f(e_n, \cdots, e_p, \cdots, e_1) = f(v_i) \vee \bigvee_{p=1}^n \overline{x_p^{e_p}} = a_i \vee M_i(v).$$

Любую функцию $f(v)$ можно представить в виде

$$f(v) = \prod_{i=0}^{2^n-1} [a_i \vee M_i(v)].$$

Данная форма представления функций называется совершенной конъюнктивной нормальной формой (СКНФ).

Совокупность элементарных функций, с помощью которых можно записать любую функцию $f(v)$, называется функционально полной системой функций или базисом.

Рассматривая выражения представления функции $f(v)$ в СДНФ и в СКНФ видно, что для получения любой сколь угодно сложной функции $f(v)$ достаточно использовать три функции: И - для получения минтермов и конъюнкции макстермов, ИЛИ - для получения макстермов и дизъюнкции минтермов, НЕ - для получения термов $\overline{x_p}$, т.е. совокупность этих функций является базисом..

Используя закон двойного отрицания и ОЗД, из СДНФ и СКНФ можно получить совершенные нормальные формы (СНФ):

$$f(v) = \overline{\overline{f(v)}} = \overline{\bigvee_{i=0}^{2^n-1} a_i K_i(v)} = \overline{\prod_{i=0}^{2^n-1} a_i K_i(v)}.$$

$$f(v) = \overline{\overline{f(v)}} = \overline{\prod_{i=0}^{2^n-1} [a_i \vee M_i(v)]} = \overline{\bigvee_{i=0}^{2^n-1} a_i \vee M_i(v)}.$$

Из этих выражений следует, что для получения любой функции $f(v)$ достаточно использовать только функции И-НЕ либо ИЛИ-НЕ, которые являются базисом. Форму представления последних функций будем назы-

вать СНФ в базисе И-НЕ, СНФ в базисе ИЛИ-НЕ.

6.3 МИНИМИЗАЦИЯ ПЕРЕКЛЮЧАТЕЛЬНЫХ ФУНКЦИЙ

В общем случае комбинационная схема (КС) представляет собой логическую схему (ЛС), закон функционирования которой задается системой уравнений $y_q = f_q(\nu) = f_q(x_n, \dots, x_p, \dots, x_1)$,

где y_q - выходные сигналы КС; x_p - входные сигналы КС; $f_q(\nu)$ - переключательные функции; $q = 1, 2, \dots, k$; $\nu = (x_n, \dots, x_p, \dots, x_1)$. Выходные сигналы КС в данный момент времени определяются комбинацией входных сигналов в этот же момент времени. Система уравнений, заданная в явном виде, т.е. когда каждая функция $f_q(\nu)$ определена логическим выражением, является математической моделью КС, на основе которой производится ее построение из ЛЭ. Очевидно, что более сложным выражениям функции $f_q(\nu)$, будут соответствовать более сложные КС. Поэтому одна из основных задач синтеза КС – минимизация переключательных функций, отыскание наиболее простых логических выражений. Все методы минимизации основаны на тождественных преобразованиях логических выражений.

Наиболее часто для алгебраического упрощения функций используют тождества, которые можно записать в общем виде:

$$\begin{aligned} x_p f(x_n, \dots, x_p, \dots, x_1) &= x_p f(x_n, \dots, 1, \dots, x_1) \\ \overline{x_p} f(x_n, \dots, x_p, \dots, x_1) &= \overline{x_p} f(x_n, \dots, 0, \dots, x_1), \\ x_p \vee f(x_n, \dots, x_p, \dots, x_1) &= x_p \vee f(x_n, \dots, 0, \dots, x_1), \\ \overline{x_p} \vee f(x_n, \dots, x_p, \dots, x_1) &= \overline{x_p} \vee f(x_n, \dots, 1, \dots, x_1). \end{aligned}$$

Проверяются тождества методом перебора.

$$\begin{aligned} \text{Пример: } f(\nu) &= \overline{x_2} \overline{x_1} (\overline{x_5} \overline{x_2} \oplus \overline{x_4} \overline{x_3}) \overline{x_3} \overline{x_1} \vee x_4 x_2 = \overline{x_2} \overline{x_1} (\overline{x_5} \overline{1} \oplus \overline{x_4} \overline{x_3}) \overline{x_3} \overline{0} \vee x_4 \overline{1} = \\ &= \overline{x_4} \overline{x_3} \overline{x_2} \overline{x_1} \overline{x_3} \vee x_4 = \overline{x_4} \overline{x_3} \overline{x_2} \overline{x_1} \overline{0} \vee 1 = 0. \end{aligned}$$

Синтез КС начинается с задания функций $f_q(\nu)$ с помощью таблиц истинности, на основании словесного описания закона ее функционирования. На основании таблицы истинности получаем СНФ (СДНФ, СКНФ) функций $f_q(\nu)$, которые обычно используются для их первоначального представления.

Задача минимизации, в общем случае, - получение КС минимальной стоимости. В такой постановке задача сложна и не существует общих методов ее решения. Для простоты будем полагать, что КС имеет только один выход $y = f(\nu)$. Имеется хорошее соответствие между сложностью КС и сложностью логического выражения, задающего функцию. Поэтому минимизация заключается в отыскании такого логического выражения, которое

содержит минимальное количество первичных термов $x_p^{e_p}$. Разработаны общие методы получения минимальных нормальных форм (МНФ). Рассмотрим только один метод минимизации с помощью диаграмм Вейча (ДВ). Для изложения метода введем новые понятия.

Контерм (к о н ъ ю н к т и в н ы й т е р м) – конъюнкция любого числа попарно различных термов $x_p^{e_p}$, например $x_4 x_2 x_1$. Невырожденный контерм (содержит все n переменные) является минтермом.

Два минтерма называются с о с е д н и м и, если они различаются только одним термом $x_p^{e_p}$, например $x_3 x_2 x_1$ и $x_3 x_2 \overline{x_1}$ ($n=3$) – соседние минтермы, а $x_3 x_2 x_1$ и $x_3 x_2 \overline{x_1}$ не соседние минтермы.

Каждый минтерм может иметь один, два, три, ..., m соседних минтерма.

Возьмем дизъюнкцию двух соседних минтермов

$$K_7(v) \vee K_6(v) = x_3 x_2 x_1 \vee x_3 x_2 \overline{x_1} = x_3 x_2 (x_1 \vee \overline{x_1}) = x_3 x_2.$$

Из этого следует, что дизъюнкцию двух соседних минтермов можно заменить одним контермом, не зависящим от одной переменной.

$$\left. \begin{array}{l} K_7(v) = x_3 x_2 x_1 \\ K_6(v) = x_3 x_2 \overline{x_1} \\ K_5(v) = x_3 \overline{x_2} x_1 \\ K_4(v) = x_3 \overline{x_2} \overline{x_1} \end{array} \right\} \begin{array}{l} x_3 x_2 \\ x_3 \overline{x_2} \end{array} \left. \right\} x_3$$

Выше приведены четыре минтерма, каждый из которых имеет по два соседних: у $K_7(v)$ соседние $K_6(v)$ и $K_5(v)$.

Дизъюнкцию четырех минтермов, каждый из которых имеет по два соседних, можно заменить одним контермом, не зависящим от двух переменных.

Распространим правило на функции n переменных.

Дизъюнкцию 2^m минтермов, каждый из которых имеет по m соседних ($m < n$), можно заменить одним контермом, не зависящим от m переменных.

Если контерм не зависит от m переменных, то будем говорить, что он покрывает 2^m минтермов. На этом свойстве контермов основана минимизация функций, заданных в СДНФ.

Для облегчения отыскания контермов, покрывающих 2^m минтермов, используются ДВ, представляющие собой один из табличных способов задания функций, удобный для минимизации. ДВ состоит из клеток, каждая из которых соответствует определенному набору v_i (минтерму $K_i(v)$),

который равен произведению термов $x_p^{e_p}$, соответствующих пересекающимся столбцам и строкам. ДВ для функций n переменных содержит 2^n клеток, которые нумеруются с помощью чисел $i = 0, 1, 2, \dots, 2^n - 1$. Для того чтобы с помощью ДВ задать функцию $f(v)$, в каждую клетку необходимо занести значение функции $a_i = f(v_i)$, которое она принимает на наборе v_i , соответствующем данной клетке.

ДВ составляется так, чтобы соседним клеткам соответствовали соседние минтермы, что облегчает отыскание контермов, покрывающих 2^m минтермов.

На рисунке 6.2 приведены диаграммы Вейча для двух, трех и четырех переменных, показан порядок обозначения сторон, столбцов, строк и нумерации клеток таблицы.

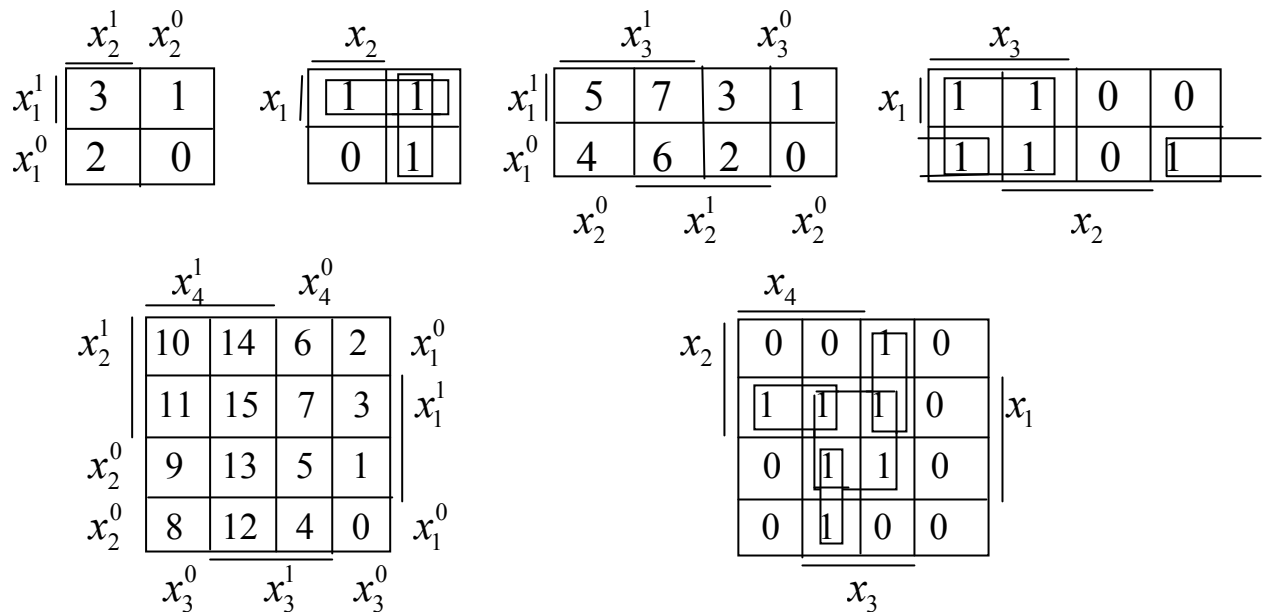


Рисунок - 6.2 Диаграммы Вейча для двух, трех и четырех переменных

Используем один из многих вариантов нумерации клеток, как наиболее удобный с точки зрения запоминания правила их нумерации. Каждой стороне ДВ соответствует своя переменная x_p , причем одной половине стороны соответствует терм $x_p^{e_p} = x_p^1 = x_p$, а другой – терм $x_p^{e_p} = x_p^0 = \overline{x_p}$. Клетки, содержащие единицы, называются p -клетками. Ранее говорилось, что любой контерм, не зависящий от m переменных ($m \leq n$), представляет собой дизъюнкцию 2^m минтермов, каждый из которых имеет m соседних. Поэтому ДВ для таких контермов содержит 2^m p -клеток. Особенность ДВ в том, что p -клетки любого контерма образуют область, являющуюся прямоугольником, причем переменные x_p , от которых контерм не зависит, имеют в этой области различные значения (x_p и $\overline{x_p}$), а осталь-

ные переменные – только одно значение x_p или $\overline{x_p}$. Такие области называются m – кубами ($m = 0, 1, 2, \dots, n$, 0 – кубу соответствует минтерм, а n – кубу – константа единица).

Рисунок 6.2 представляет собой ДВ для функций:

- двух переменных

$$f(v) = K_0(v) \vee K_1(v) \vee K_3(v) = \overline{x_2} \overline{x_1} \vee \overline{x_2} x_1 \vee x_2 \overline{x_1} = \overline{x_2} \vee \overline{x_1} = \overline{\overline{x_2} \vee \overline{x_1}} = \overline{x_2 x_1}$$

- трех переменных

$$f(v) = K_0(v) \vee K_4(v) \vee K_5(v) \vee K_6(v) \vee K_7(v) = x_3 \vee x_2 \overline{x_1} = \overline{\overline{x_3} \cdot x_2 x_1}$$

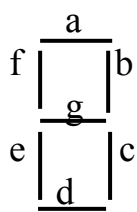
- четырех переменных

$$f(v) = K_5(v) \vee K_6(v) \vee K_7(v) \vee K_{11}(v) \vee K_{12}(v) \vee K_{13}(v) \vee K_{15}(v) = \\ = \overline{x_3 x_1} \vee \overline{x_4 x_3 x_2} \vee \overline{x_4 x_2 x_1} \vee \overline{x_4 x_3 x_2} = \overline{x_3 x_1 \cdot x_4 x_3 x_2 \cdot x_4 x_2 x_1 \cdot x_4 x_3 x_2}.$$

В ДВ для трех переменных клетки $0, 1, 4, 5$ соседние, для отыскания прямоугольника, состоящего из p – клеток, нужно данную ДВ представить свернутой в цилиндр. В ДВ для четырех переменных клетки $0, 2, 8, 10$ соседние, для отыскания прямоугольника, состоящего из p – клеток, нужно представить ДВ свернутой в тор.

Задача минимизации функций с помощью ДВ заключается в отыскании минимального покрытия p – клеток m – кубами, т.е. покрытие p – клеток наименьшим числом m – кубов, имеющих наибольший размер.

Пример 1. Синтезировать дешифратор (преобразователь) двоично-десятичного кода в семиэлементный код индикатора.



Структура семиэлементной матрицы цифрового индикатора. Засвечивая элементы a-b-c-d-e-f – получаем цифру 0, засвечивая элементы a-b-g-e-d – получаем цифру 2, и т. д.

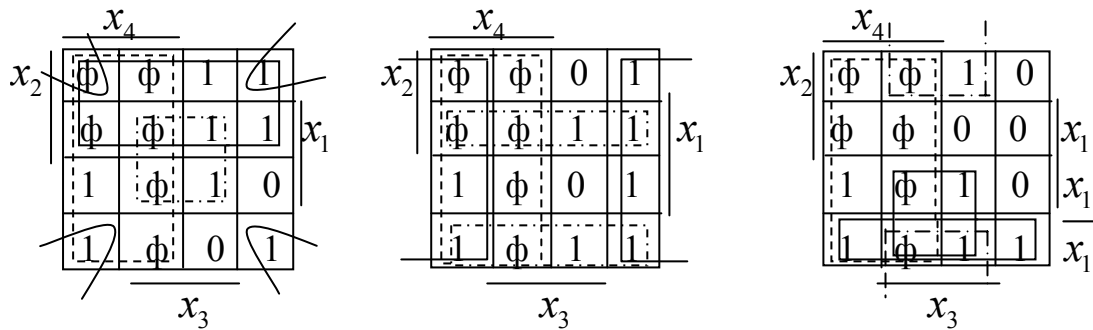
На основании словесного описания работы дешифратора (значений выходных функций на наборах) составляем таблицу истинности и ДВ для каждой из семи функций.

Значения функций на наборах $v_{10}, \dots, v_{15}$ доопределим до единицы. Находим на ДВ минимальное число m – кубов, записываем выражения функ

i	x_4	x_3	x_2	x_1	f_a	f_b	f_c	f_d	f_e	f_f	f_g
0	0	0	0	0	1	1	1	1	1	1	0
1	0	0	0	1	0	1	1	0	0	0	0
2	0	0	1	0	1	1	0	1	1	0	1
3	0	0	1	1	1	1	1	1	0	0	1
4	0	1	0	0	0	1	1	0	0	1	1
5	0	1	0	1	1	0	1	1	0	1	1

6	0	1	1	0	1	0	1	1	1	1	1
7	0	1	1	1	1	1	1	0	0	0	0
8	1	0	0	0	1	1	1	1	1	1	1
9	1	0	0	1	1	1	1	1	0	1	1
10	1	0	1	0	C	C	C	C	C	C	C
11	1	0	1	1	C	C	C	C	C	C	C
12	1	1	0	0	C	C	C	C	C	C	C
13	1	1	0	1	C	C	C	C	C	C	C
14	1	1	1	0	C	C	C	C	C	C	C
15	1	1	1	1	C	C	C	C	C	C	C

f_a f_b f_f



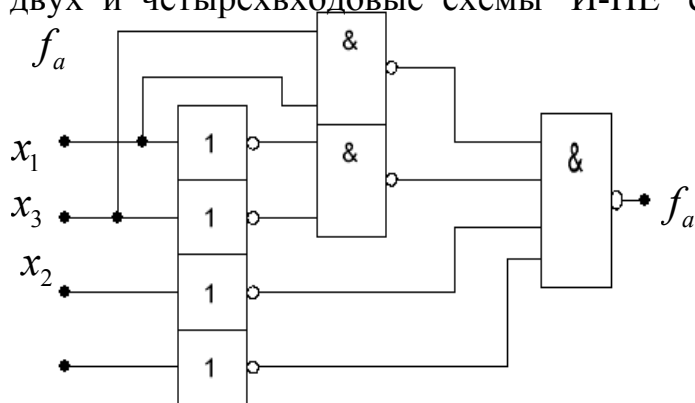
ций в минимальной дизъюнктивной форме и, взяв двойную инверсию, переводим их в базис И-НЕ.

$$f_a = x_4 \vee x_2 \vee x_3 x_1 \vee x_3 x_1 = x_4 \cdot x_2 \cdot x_3 x_1 \cdot x_3 x_1$$

$$f_b = x_4 \vee x_3 \vee x_2 x_1 \vee x_2 x_1 = x_4 \cdot x_3 \cdot x_2 x_1 \cdot x_2 x_1$$

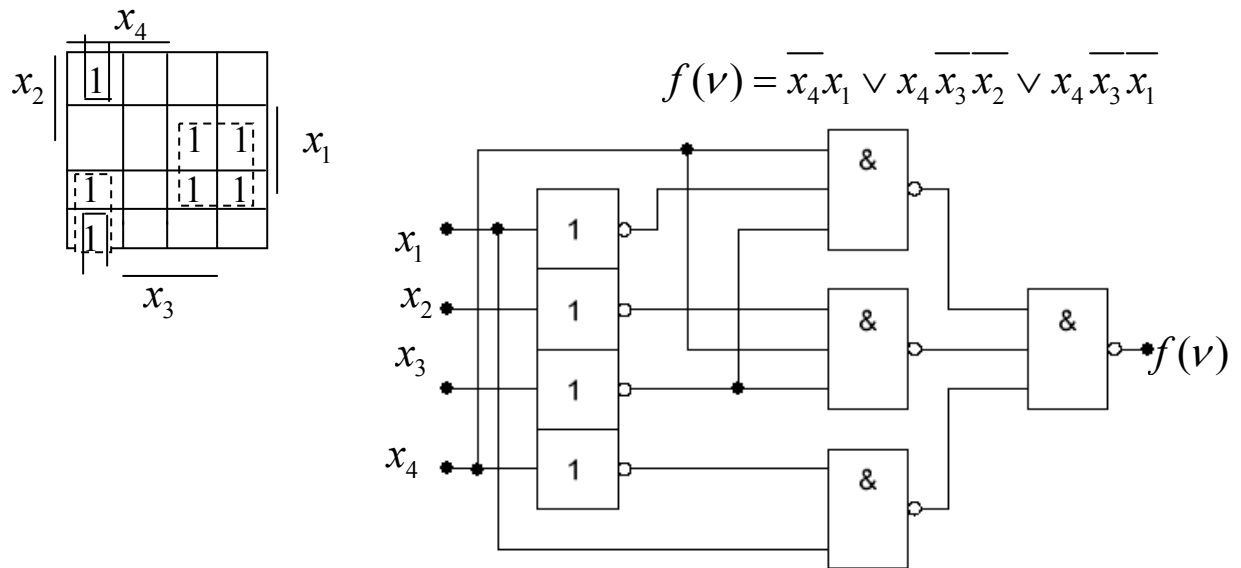
$$f_f = x_4 \vee x_3 x_2 \vee x_3 x_1 \vee x_2 x_1 = x_4 \cdot x_3 x_2 \cdot x_3 x_1 \cdot x_2 x_1$$

Используя инверторы, двух и четырехходовые схемы И-НЕ строим ЛС, реализующую функцию f_a



Пример 2. Синтезировать ЛС, реализующую переключательную функцию, заданную на наборах: $a_0 = a_2 = a_4 = a_6 = a_{11} = a_{12} = a_{13} = a_{14} = a_{15} = 0$, $a_1 = a_3 = a_5 = a_7 = a_8 = a_9 = a_{10} = 1$.

По заданным значениям функции на наборах можно записать переключательную функцию в СДНФ. Чтобы функцию минимизировать составим диаграмму Вейча, запишем функцию в МДФ и составим ЛС.



6.4 ТИПОВЫЕ КОМБИНАЦИОННЫЕ СХЕМЫ

Дешифраторы. Полным дешифратором с прямыми выходами называется КС, имеющая n входов и реализующая 2^n минтермов, т.е. преобразующая двоичный n –разрядный код в унитарный 2^n –разрядный код, все разряды которого, за исключением одного, равны нулю. Таким образом, любой полный дешифратор выполняет функции

$$f_i = K_i(v) = \prod_{p=0}^n x_p^{e_p}.$$

В соответствии со свойствами минтермов, при каждой комбинации значений входных сигналов x_p , только один выход f_i принимает значение равное 1. Такие дешифраторы будем называть дешифраторами $n \times 2^n$.

Неполным дешифратором называется КС, имеющая n входов, но реализующая $N < 2^n$ минтермов n переменных. Такие дешифраторы будем называть дешифраторами $n \times N$. В виде ИС выпускаются только дешифраторы 4×10 .

Дешифраторы, имеющие разрешающий вход E (их называют де-мультиплексорами), выполняют функции

$$f_i = E \cdot K_i(v) = E \prod_{p=1}^n x_p^{e_p}.$$

При $E = 1$ выполняются функции $f_i = K_i(v)$, а при $E = 0$ все выходы принимают значение равное 0.

Наличие разрешающего (стробирующего) сигнала E позволяет использовать его для каскадирования нескольких ИС с целью увеличения числа переменных и выполняемых функций.

На рисунке 6.3 представлена схема дешифратора 4×16 , построенная на двух ИС 555ИД7. ИС 555ИД7 – дешифратор 3×8 с инверсными выходами, выполняющий функции

$$f_i = (\overline{E1 \cdot E2} \cdot E3) \prod_{p=1}^3 (DI)_p^{e_p}.$$

Стробирующие сигналы используются в качестве четвёртой переменной.

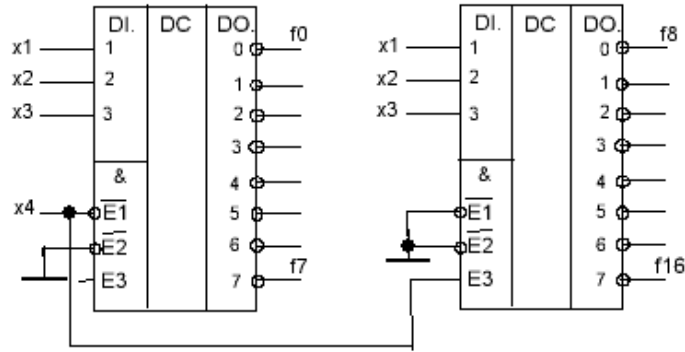


Рисунок 6.3 - Схема дешифратора 4×16 (ИС ИД7)

На рисунке 6.4 представлена схема дешифратора 4×16, построенная на двух ИС 555ИД10.

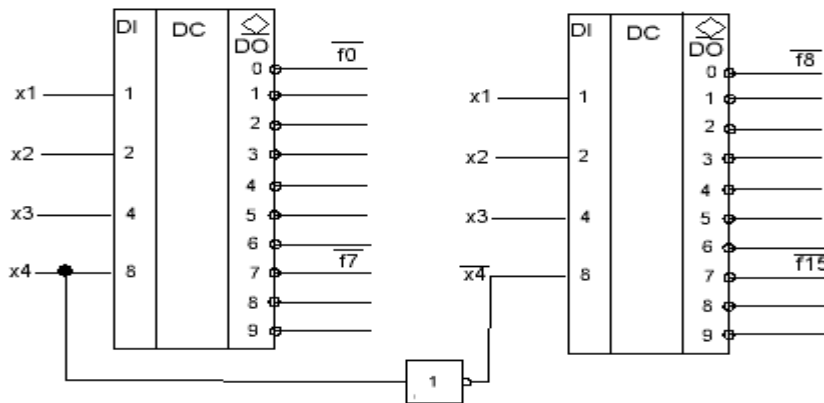


Рисунок 6.4 - Схема дешифратора 4×16 (ИС ИД10)

555ИД10 – дешифратор 4×10 (преобразователь двоично-десятичного кода в десятичный) с открытыми коллекторными инверсными выходами. ИС выполняет функции дешифратора 4×10 с запретом подачи на входы двоичных чисел $i = 10 \dots 15$. Для $i = 0 \dots 7$ функции

$f_i = x_4 x_3^{e_3} x_2^{e_2} x_1^{e_1}$, поэтому, подавая на один дешифратор сигнал x_4 , а на другой - сигнал $\overline{x_4}$, получаем дешифратор 4×16.

К дешифраторам можно отнести преобразователи кодов, использующиеся для шифрации и дешифрации цифровой информации. Это преобразователи двоичного кода в двоично-десятичный, двоично-десятичного кода в двоичный, двоичного кода в код Грея, двоично-десятичного кода в семиэлементный код индикатора десятичных цифр и другие.

Мультиплексоры. Мультиплексором называется КС, выполняющая функцию

$$DO = \bigvee_{i=0}^{2^n-1} DI_i \cdot K_i(v) = \bigvee_{i=0}^{2^n-1} DI_i \prod_{p=1}^n x_p^{e_p}.$$

Мультиплексор является коммутатором 2^n сигналов DI_i на один выход (мультиплексор $2^n \rightarrow 1$). Действительно, если $K_i(v) = 1$, то $K_j(v) = 0$ при $j \neq i$ и $DO = DI_i$.

Мультиплексоры могут иметь дополнительный управляющий (стробирующий) вход E и выполнять функцию

$$DO = E \bigvee_{i=0}^{2^n-1} DI_i \cdot K_i(v).$$

Наличие стробирующего сигнала позволяет каскадировать мультиплексоры, увеличивая число коммутируемых сигналов.

На рисунке 6.5 представлена схема мультиплексора $16 \rightarrow 1$, построенного на двух мультиплексорах $555\text{КП}7(8 \rightarrow 1)$

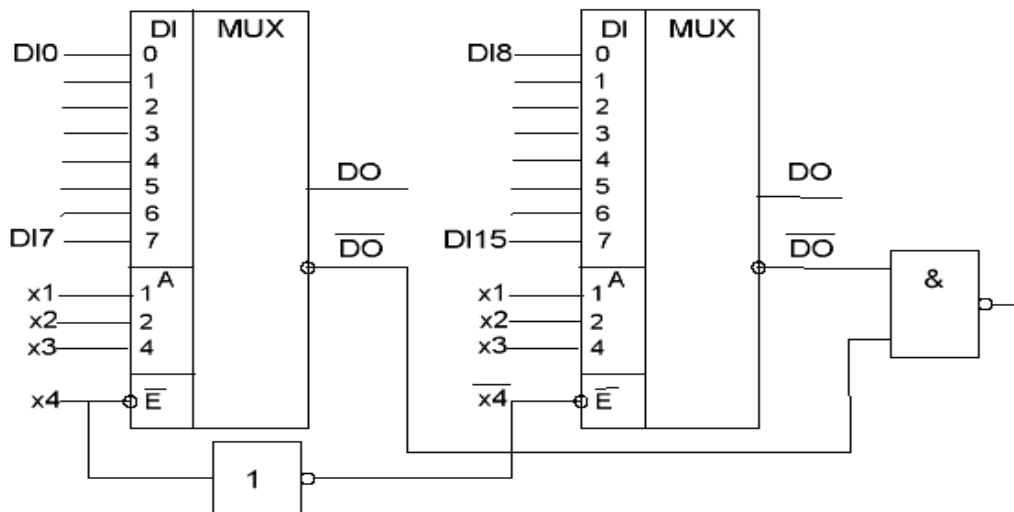


Рисунок 6.5 - Схема мультиплексора 16×1 (КП7)

Синтез комбинационных схем на дешифраторах и мультиплексорах. Любую функцию n переменных можно представить в *СДНФ*, являющейся дизъюнкцией определённого числа минтермов.

Полный дешифратор $n \times 2^n$ формирует на выходах 2^n минтермов n переменных. Следовательно, любую переключательную функцию можно реализовать на дешифраторе, взяв дизъюнкцию входящих в функцию минтермов.

Функция, выполняемая мультиплексором $2^n \rightarrow 1$, по структуре полностью совпадает с *СДНФ* представления функций n переменных. Следовательно, любую переключательную функцию n переменных можно реализовать на мультиплексоре $2^n \rightarrow 1$, подав на входы DI_i константы $a_i = 0$ или 1 .

Сложность возникает при реализации функций с числом переменных большим, чем разрядность имеющихся дешифратора или мультиплексора. Рассмотрим решение этого вопроса на примере.

Необходимо реализовать переключательную функцию 4 переменных

$$f(v) = K_1(v) \vee K_4(v) \vee K_7(v) \vee K_8(v) \vee K_{13}(v)$$

на дешифраторе *555ИД7*, выполняющем функции

$$DO_i = \overline{(E1 \cdot E2 \cdot E3)} \prod_{p=1}^3 x_p^{e_p} = \overline{(E1 \cdot E2 \cdot E3)} \cdot K_i(v),$$

и мультиплексоре *555КП7*, выполняющем функцию $DO = \bigvee_{i=0}^7 \overline{E} a_i K_i(v)$.

Дешифратор и мультиплексор трёхразрядные.

Преобразуем заданную функцию так, чтобы она по структуре совпала с функциями, выполняемыми дешифратором и мультиплексором.

Для реализации заданной функции на мультиплексорах запишем её в развернутом виде, разделим на две функции, вынесем за скобки переменные $\overline{x_4}$ и $\overline{x_4}$, в скобках получим функции от трёх переменных.

$$\begin{aligned} f(v) &= \overline{x_4} x_3 x_2 x_1 \vee x_4 \overline{x_3} x_2 x_1 \vee x_4 x_3 \overline{x_2} x_1 \vee x_4 x_3 x_2 \overline{x_1} \vee x_4 x_3 x_2 x_1 = \\ &= \overline{x_4} (\overline{x_3} x_2 x_1 \vee x_3 \overline{x_2} x_1 \vee x_3 x_2 \overline{x_1}) \vee x_4 (\overline{x_3} x_2 x_1 \vee x_3 \overline{x_2} x_1) = \\ &= \overline{x_4} [K_1(v) \vee K_4(v) \vee K_7(v)] \vee x_4 [K_0(v) \vee K_5(v)]. \end{aligned}$$

Воспользовавшись ОЗД, заменим дизъюнкцию между квадратными скобками на конъюнкцию.

$f(v) = \overline{x_4} [K_1(v) \vee K_4(v) \vee K_7(v)] \cdot x_4 [K_0(v) \vee K_5(v)]$. Функция реализуется на двух заданных мультиплексорах, схеме *И – НЕ* и схеме *НЕ*. Поскольку стробирующий вход мультиплексора инверсный ($\overline{E}$), то на стробирующий вход первого мультиплексора подаём инверсию от $\overline{x_4}$, т.е. x_4 , а на вход второго - инверсию от x_4 , т.е. $\overline{x_4}$.

При реализации заданной функции на дешифраторах, переменные $\overline{x_4}$ и x_4 будем рассматривать в качестве стробирующих сигналов. Получили функцию трёх переменных

$$f(v) = \overline{x_4} K_1(v) \vee x_4 K_4(v) \vee x_4 K_7(v) \vee x_4 K_0(v) \vee x_4 K_5(v).$$

Воспользовавшись ОЗД, приведём функцию в соответствие с функциями, выполняемыми дешифратором (у дешифратора инверсные входы).

$$f(v) = \overline{x_4} K_1(v) \cdot x_4 K_4(v) \cdot x_4 K_7(v) \cdot x_4 K_0(v) \cdot x_4 K_5(v).$$

В первой части выражения, реализуемой первым дешифратором, в качестве стробирующего сигнала используется переменная $\overline{x_4}$, поэтому в схеме на стробирующие входы первого дешифратора подаём сигналы $\overline{E1} = x_4, \overline{E2} = 0, \overline{E3} = 1$. В схеме второго дешифратора на стробирующие входы подаём сигналы $\overline{E1} = 0, \overline{E2} = 0, \overline{E3} = x_4$. Для реализации заданной переключательной функции потребуется два дешифратора и одна пятиходовая схема *И – НЕ*.

На рисунке 6.6 приведены КС, реализующие заданную переключа-
тельную функцию $f(v)$.

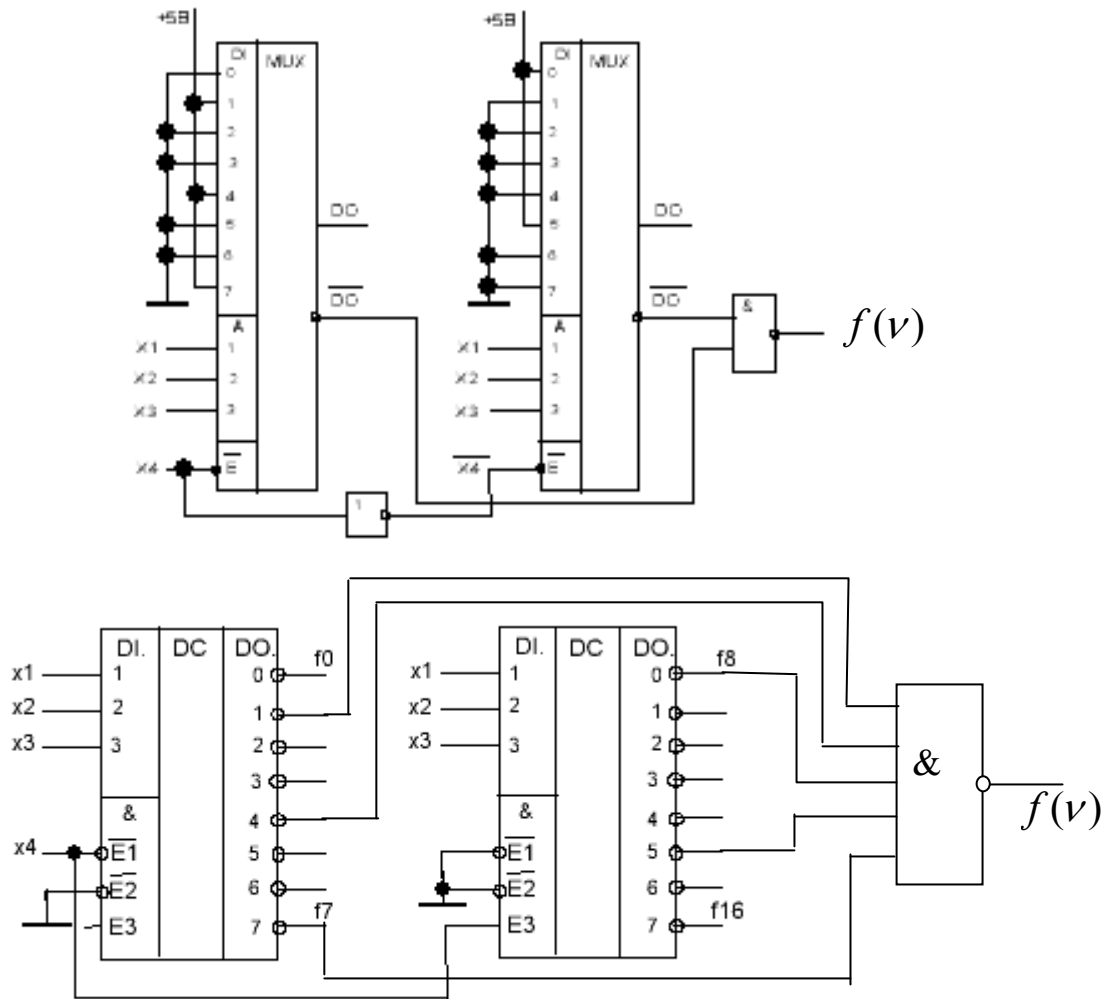


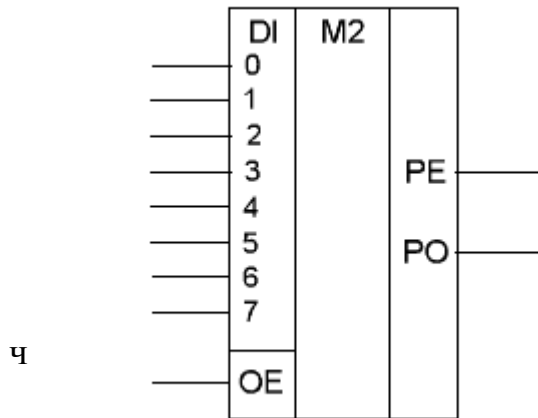
Рисунок 6.6 - КС реализующие функцию $f(v)$

Схемы контроля чётности. Они используются для обнаружения однократных ошибок при передаче данных по линиям связи. В передатчике к n -разрядному слову перед его посылкой в линию связи добавляется контрольный разряд с таким значением (0 или 1), чтобы сумма единиц в $n+1$ -разрядном слове была бы чётной. В приёмнике производится контроль принимаемого $n+1$ -разрядного слова на чётность. Если число единиц в принятом слове будет нечётным, то фиксируется ошибка при передаче данных. Функция

$$\varphi_0 = \sum_{p=0}^{n-1} I_p = \overline{I_{n-1} \oplus I_{n-2} \oplus \dots \oplus I_0} \text{ называется функцией чётности, так}$$

как $\varphi_0 = 1$ только при чётном числе аргументов I_p , равных единице.

На рисунке 6.7 приведена восьмиразрядная схема контроля чётности 555ИП5.



DI - информационный вход;
 PE - выход чётного паритета;
 PO - выход нечётного паритета;
 OE=0 - осуществляется контроль чётности, при этом PE=1, PO=0;
 OE=1 - осуществляется контроль нечётности, при этом PE=1, PO=0.

Рисунок 6.7 - Схема контроля чётности 555ИП5

Схемы сравнения двоичных чисел. Пусть заданы два n -разрядных числа $X_n = (x_n, \dots, x_1)$ и $Y_n = (y_n, \dots, y_1)$. Соотношения между числами X_n и Y_n описываются функциями

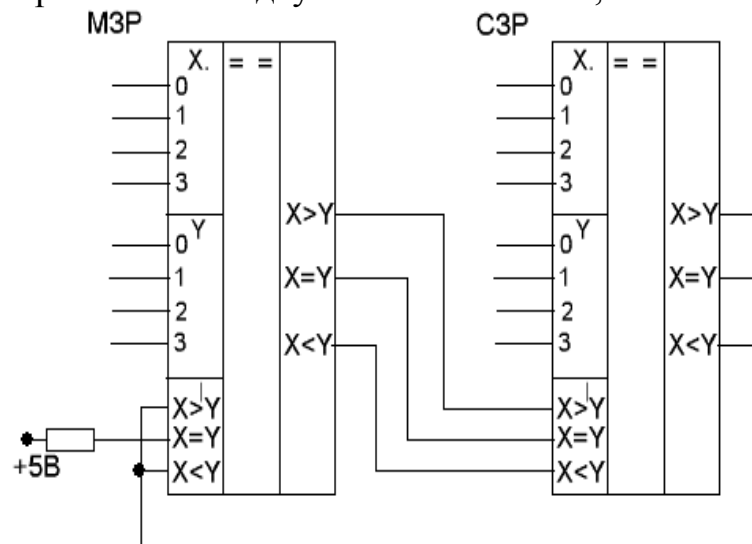
$$F(X_n = Y_n) = \begin{cases} 0, & \text{если } X_n \neq Y_n, \\ 1, & \text{если } X_n = Y_n; \end{cases}$$

$$F(X_n < Y_n) = \begin{cases} 0, & \text{если } X_n \geq Y_n, \\ 1, & \text{если } X_n < Y_n; \end{cases}$$

$$F(X_n > Y_n) = \begin{cases} 0, & \text{если } X_n \leq Y_n, \\ 1, & \text{если } X_n > Y_n. \end{cases}$$

Эти соотношения между числами в позиционных системах счисления, в которых вес любого старшего разряда больше веса любого младшего разряда, довольно просто могут быть установлены на основании последовательного сравнения их одноимённых разрядов.

На рисунке 6.8 приведена восьмиразрядная схема сравнения двоичных чисел, построенная на двух ИС 555СП1, и таблица истинности СП1.



X,Y				I(X>Y)	I(X=Y)	I(X<Y)	X>Y	X=Y	X<Y
X3>Y3	x	x	x	x	x	x	1	0	0
X3<Y3	x	x	x	x	x	x	0	0	1
X3=Y3	X2>Y2	x	x	x	x	x	1	0	0
X3=Y3	X2<Y2	x	x	x	x	x	0	0	1
X3=Y3	X2=Y2	X1>Y1	x	x	x	x	1	0	0
X3=Y3	X2=Y2	X1<Y1	x	x	x	x	0	0	1
X3=Y3	X2=Y2	X1=Y1	X0>Y0	x	x	x	1	0	0
X3=Y3	X2=Y2	X1=Y1	X0<Y0	x	x	x	0	0	1
X3=Y3	X2=Y2	X1=Y1	X0=Y0	1	0	0	1	0	0
X3=Y3	X2=Y2	X1=Y1	X0=Y0	0	0	1	0	0	1
X3=Y3	X2=Y2	X1=Y1	X0=Y0	x	1	x	0	1	0
X3=Y3	X2=Y2	X1=Y1	X0=Y0	1	0	1	0	0	0
X3=Y3	X2=Y2	X1=Y1	X0=Y0	0	0	0	1	0	1

Рисунок 6.8 - Восьмиразрядная схема сравнения двоичных чисел и таблица истинности ИС 555СП1.

Двоичные сумматоры. Двоичным сумматором называется КС, производящая вычисление суммы двух двоичных n –разрядных чисел $X = (x_n, \dots, x_1)$ и $Y = (y_n, \dots, y_1)$.

Операция сложения положительных двоичных чисел определяется правилами двоичной арифметики:

значение переноса c_{i+1} в $i+1$ разряд равно 1, если не менее двух величин из x_i, y_i и c_i равны 1, где x_i и y_i –разряды чисел X и Y , а c_i –перенос из $i-1$ -го разряда;

значение разряда суммы s_i чисел X и Y равно 1, если нечётное число величин x_i, y_i и c_i равно 1.

Пример:

$$\begin{array}{r}
 \begin{array}{ccccc}
 5 & 4 & 3 & 2 & 1 \\
 16 & 8 & 4 & 2 & 1 \\
 \hline
 0 & 1 & 1 & 0 & 1 \\
 + & 0 & 1 & 0 & 1 & 1 \\
 \hline
 1 & 1 & 1 & 1 & 0 \\
 \hline
 1 & 1 & 0 & 0 & 0
 \end{array}
 \end{array}$$

– номер разряда,
– вес разряда,
: $X = 13$,
: $Y = 11$,
: C – перенос,
– $S = 24$ – сумма.

На рисунке 6.9 приведена схема восьмиразрядного сумматора, построенная на двух ИС 555ИМ6.

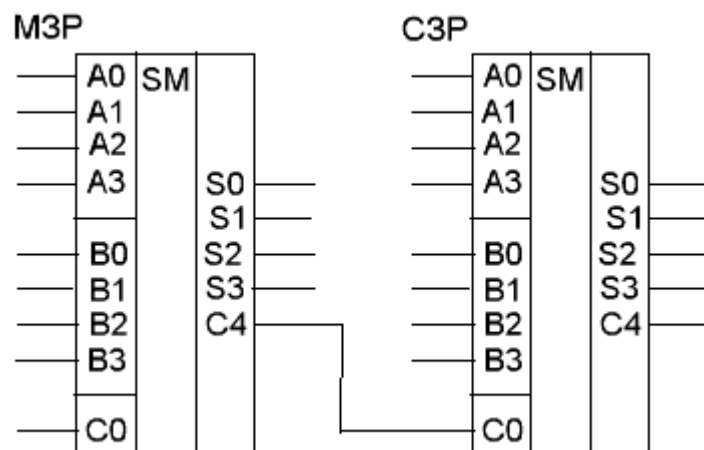


Рисунок 6.9 – Схема восьмиразрядного сумматора на ИС 555ИМ6

6.5 ИНТЕГРАЛЬНЫЕ МИКРОСХЕМЫ

Выше говорилось, что для представления любой функции $f(v)$ достаточно использовать элементарные функции: И, ИЛИ, НЕ, И-НЕ, ИЛИ-НЕ. Для реализации функции в виде физической модели - логической схемы (ЛС), потребуются логические элементы (ЛЭ), реализующие элементарные функции, т.е. логические схемы И, ИЛИ, НЕ, И-НЕ, ИЛИ-НЕ. Выполняются они по интегральной технологии и называются интегральными микросхемами (ИС).

В зависимости от технологии изготовления ИС подразделяются на серии, различающиеся схмотехническим, конструктивным и технологическим решениями, физическими параметрами базовых элементов, а также числом и функциональным назначением входящих в их состав ИС.

Наиболее широкое применение находят ИС, изготовленные по ТТЛ-, КМОП - и n-МОП - технологиям.

ТТЛ ИС. Классической структурой ТТЛ (транзисторно-транзисторной логики) является схема базового вентиля И-НЕ серии 155. Схема (рисунок 6.10) содержит входной каскад (VT1), реализующий функцию И, фазоинверсный каскад с источником тока (VT2-VT3) и выходной каскад с активной нагрузкой (VT4-VT5). Эмиттеры транзистора VT1 служат входами ЛЭ и соединены с шиной нулевого потенциала через

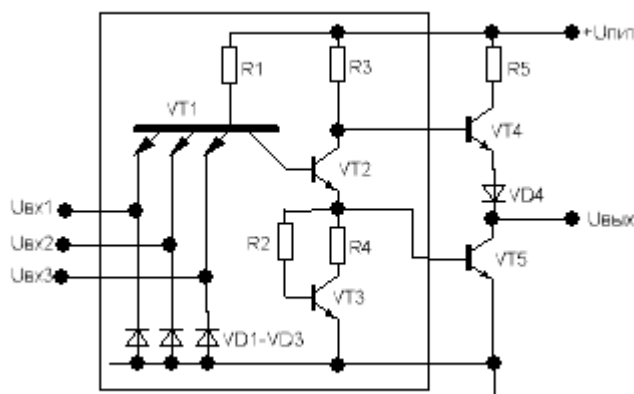


Рисунок 6.10 - Схема базового вентиля И-НЕ серии 155

обратно-смещенные диоды $VD1-V D3$, защищающие транзистор $VT1$ от отрицательного входного напряжения. При поступлении хотя бы на один из эмиттеров потенциала U_{ex}^0 , близкого к "0", через эмиттер начинает вытекать почти весь базовый ток $VT1$, создавая на входе ток логического "0" I_{ex}^0 . Значение этого тока ограничивается резистором $R1$. При этом ток коллектора $VT1$ пренебрежимо мал и, следовательно, транзистор $VT2$ закрыт. При таком распределении токов транзистор $VT5$ закрыт, а $VT4$ открыт, обеспечивая на выходе напряжение $U_{вых}^1$.

Если на все эмиттеры транзистора $VT1$ подать напряжение U_{ex}^1 , то эмиттерные переходы закроются, и базовый ток уйдет в коллектор, отпирая транзистор $VT2$. Транзистор $VT4$ закрывается, т. к. напряжение $U_{бэVT4} = U_{кэVT2} - U_{бкVT5} - U_{VD4}$ меньше напряжения отпирания $VT4$, а транзистор $VT5$ открывается и насыщается, формируя на выходе напряжение $U_{вых}^0 \leq 0.4B$. Реализуется операция $I - HE$.

Выходной каскад с активной нагрузкой ($VT4 - VT5$) обеспечивает низкое выходное сопротивление схемы при высоком и низком выходном напряжении, так как всегда один транзистор открыт, а другой закрыт. Повышается нагрузочная способность схемы, уменьшается время заряда и разряда емкости нагрузки (паразитных емкостей), улучшается быстродействие схемы.

Следует отметить, что переключение ЛЭ из одного состояния в другое сопровождается переходом одного из транзисторов $VT4, VT5$ в открытое состояние, а другого - в закрытое. При этом переход происходит синхронно и, следовательно, в некоторый момент времени оба транзистора оказываются открытыми. В этот момент времени через открытые транзисторы протекает ток, по величине значительно превышающий ток потребления в статическом режиме, что приводит к кратковременным всплескам потребляемого тока, кратковременным падениям напряжения на сопротивлениях цепей питания и распространению помех по цепям питания. Всплески токов несколько ограничиваются сопротивлением резистора $R5$.

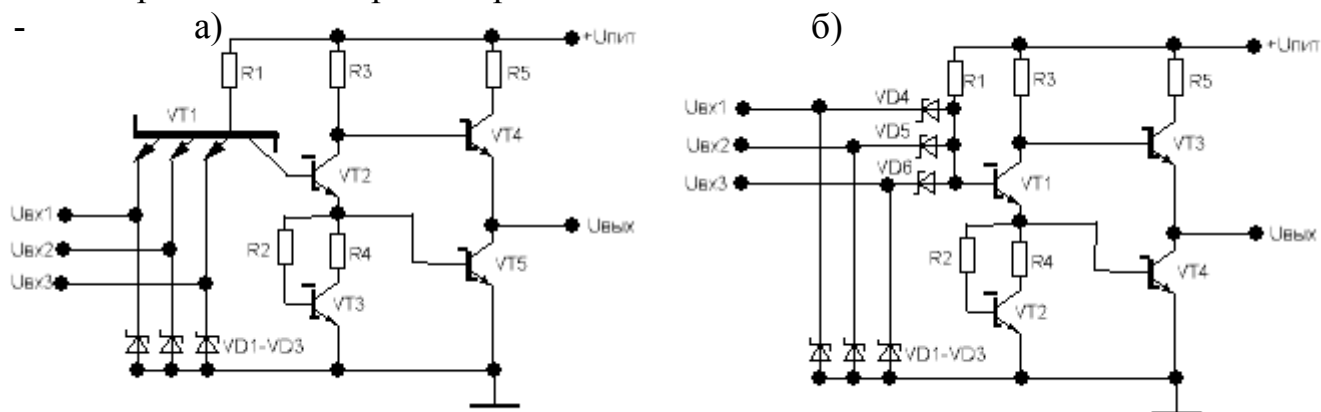


Рисунок 6.11 – Схемы базовых вентилей $I - HE$ а) серии 531, б) серии 555

На рисунке 6.11 а) приведена схема базового вентиля *И – НЕ* серии 531 с повышенным быстродействием, достигнутого за счет применения транзисторов Шотки, а на рисунке 6.11 б) – серии 555 с повышенной экономичностью, достигнутой за счёт применения диодов и транзисторов Шотки и увеличения сопротивления резисторов схемы.

Физические параметры и функциональные возможности ЛЭ зависят от выполнения выходного каскада. Наиболее часто используются четыре типа схем выходных каскадов.

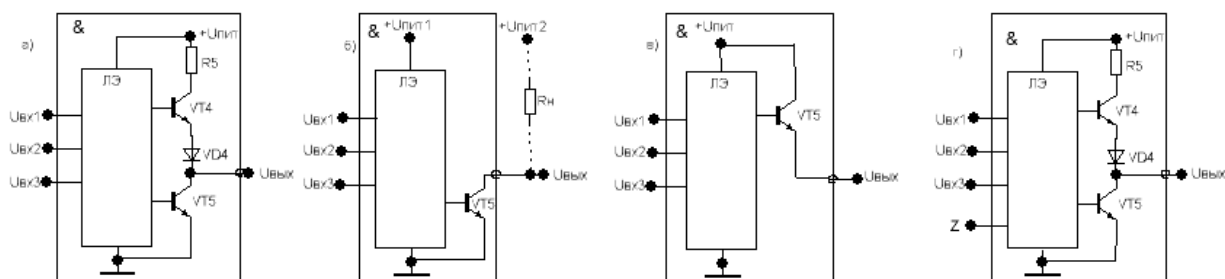


Рисунок 6.12 – Схемы выходных каскадов ЛЭ

1. На рисунке 6.12,а показан ЛЭ со стандартным выходом. Такой выходной каскад обеспечивает большой выходной ток $I_{вых}^0$ (открыт транзистор *VT5*) и значительно меньший выходной ток $I_{вых}^1$ (открыт транзистор *VT4*), что обусловлено наличием ограничивающего резистора *R5*. Этот выходной каскад в различных сериях может иметь различные модификации: различные значения *R5*, вместо транзистора *VT4* и диода *VD4* может использоваться составной транзистор.

2. На рисунке 6.12,б показан ЛЭ с открытым коллектором (ОК), в качестве выходного каскада используется транзистор *VT5*, коллектор которого не подключён к нагрузке. Транзисторы изготавливаются на различное допустимое напряжение питания: (+5, +15, +30, +35) В и др. Выходы таких ЛЭ должны быть подключены с помощью внешнего резистора *Rн* к соответствующему источнику питания $+U_{пит2}$, что позволит повысить уровень логической единицы выходного сигнала.

Если вместо резистора *Rн* поставить светодиод - получим схему индикации состояния ЛЭ.

Важным свойством ЛЭ с ОК является возможность реализации логических функций, называемых «монтажное ИЛИ» и «монтажное И».

На рисунке 6.13 показана схема, состоящая из трёх ЛЭ, каждый из которых, с учётом инвертирования сигнала в выходном каскаде, выполняет функцию $\overline{f_i(v)}$. Из рисунка видно, что выходной сигнал схемы принимает значение логического нуля в тех случаях, когда выходной сигнал хотя бы одного ЛЭ равен нулю. Выходное напряжение может принять уровень логической единицы только в том случае, если все выходные транзисторы закрыты. Таким образом, простое подсоединение коллекторов выходных транзисторов нескольких ЛЭ к

общей нагрузке R_H реализует функцию «монтажное ИЛИ» для нулевых выходных уровней ЛЭ и функцию «монтажное И» для единичных выходных уровней.

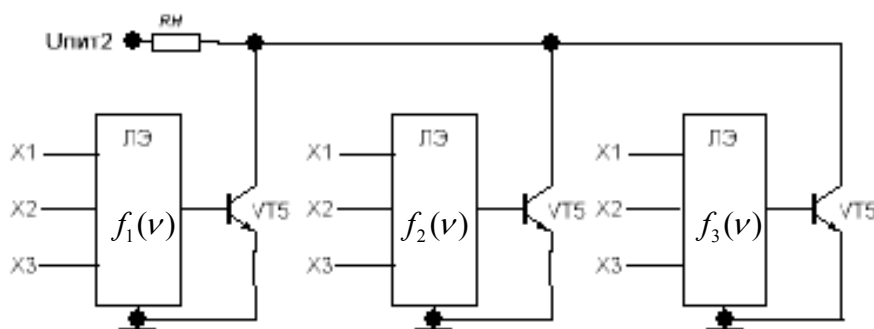


Рисунок 6.13 – Схема «монтажное ИЛИ» («монтажное И»)

3. На рисунке 6.12,в показан ЛЭ с открытым эмиттером (ОЭ), в качестве выходного каскада используется транзистор $VT5$, эмиттер которого не подключён внутри ИС к общему выводу, а коллектор подключён к напряжению питания. Использование схемы с ОЭ сходно с использованием схемы с ОК, только нагрузка подключается между эмиттером и корпусом. Выходной каскад представляет собой эмиттерный повторитель, обеспечивающий большой выходной ток $I_{вых}^1$.

4. На рисунках 6.12,г и 6.14 показан ЛЭ с тремя состояниями выхода: ЛЭ имеет управляющий вход Z , одно из значений сигнала на котором переводит оба выходных транзистора $VT4, VT5$ в закрытое состояние. При $Z = 0$ транзистор $VT6$ закрыт и ЛЭ работает так

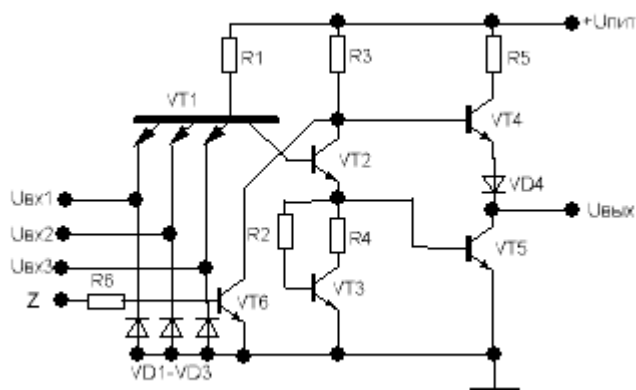


Рисунок 6.14 – Схема ЛЭ с тремя состояниями

же, как и ЛЭ со стандартным выходом. При $Z = 1$ транзистор $VT6$ открыт, напряжение на базах транзисторов $VT4, VT5$ принимает низкий (закрывающий) уровень, транзисторы закрыты, выходное сопротивление ЛЭ большое (Z -состояние). ЛЭ с тремя состояниями выхода используются для реализации функции «монтажное ИЛИ», однако, в отличие от реализации этой функции на ЛЭ с ОК следует учитывать, что в любой момент времени может быть включён только один ЛЭ, а выходы всех остальных ЛЭ должны находиться в Z -состоянии.

На условных графических обозначениях тип схем выходных каскадов обозначается символами: $\diamond$ – с ОК, ∇ – с ОЭ, $\diamond$ – с Z – состоянием

$KMOП$ ИС. На рисунке 6.15 показаны схемы базовых вентилях $И-НЕ$, $ИЛИ-НЕ$ изготовленных по $KMOП$ – технологии.

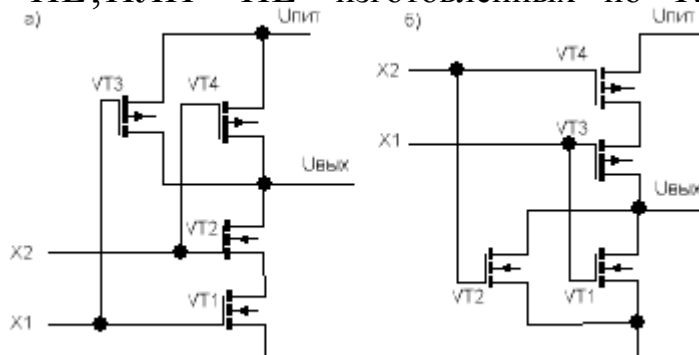


Рисунок 6.15 – Схемы базовых КМОП вентилях: а) $И-НЕ$, б) $ИЛИ-НЕ$.

Полевые транзисторы обладают очень большим входным сопротивлением, управляются напряжением (в отличие от биполярных транзисторов), поэтому логическая операция $И$ реализуется последовательным включением транзисторов, а операция $ИЛИ$ – параллельным. Схемы имеют два яруса относительно выхода. Транзисторы нижнего яруса выполняют логическую операцию. Транзисторы верхнего яруса – нагрузочные. Выходное напряжение низкого уровня $U_{вых}^0$ схемы $И-НЕ$ обеспечивается сигналами высокого уровня $U_{вх}^1$ на обоих входах. При этом транзисторы $VT1, VT2$ открыты, а транзисторы $VT3, VT4$ закрыты. Если хотя бы на одном входе будет сигнал низкого уровня $U_{вх}^0$, соответствующий ему транзистор нижнего яруса закроется, а спаренный с ним транзистор верхнего яруса откроется и на выходе образуется высокий уровень напряжения $U_{вых}^1$. Схема $ИЛИ-НЕ$ работает аналогично.

ПЕРВИЧНЫЕ ПАРАМЕТРЫ ИС. Параметры принято делить на статические, измеряемые в статическом режиме, и

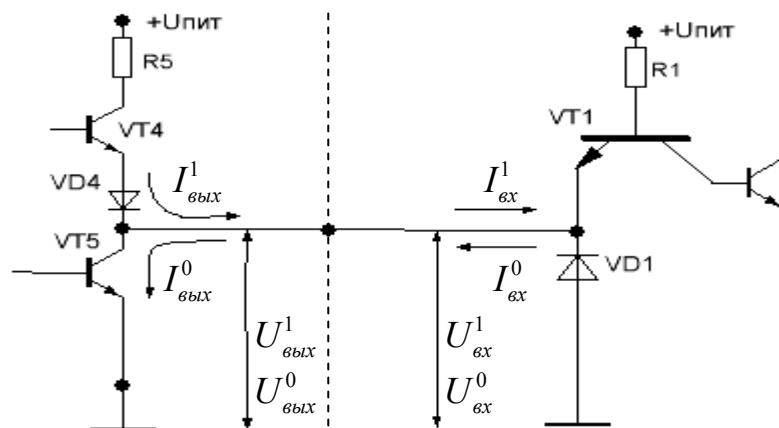


Рисунок 6.16 – Статические параметры ИС

динамические, которые определяют реактивные свойства ИС и изменяются во время переходных процессов.

На рисунке 6.16 показаны направления токов для ИС с активным выходом и двумя выходными состояниями, причём, принято считать токи, втекающие в ИС положительными, а вытекающие – отрицательными

Основные первичные параметры ИС, которые учитываются в первую очередь при выборе нужного элемента:

$P_{ПОТ}$ – мощность, потребляемая ИС, работающей в заданном режиме, от соответствующего источника питания;

$U_{ПИТ}$ – напряжение питания, значение напряжения на выводах питания ИС;

$I_{ПОТ}$ – ток, потребляемый ИС от источника питания в заданном режиме;

$I_{ВХ}^0$ – входной ток при входном напряжении низкого уровня ИС;

$I_{ВХ}^1$ – входной ток при входном напряжении высокого уровня ИС;

$U_{ВХ}^0$ – входное напряжение низкого уровня ИС;

$U_{ВХ}^1$ – входное напряжение высокого уровня ИС;

$I_{ВЫХ}^0$ – выходной ток при выходном напряжении низкого уровня ИС;

$I_{ВЫХ}^1$ – выходной ток при выходном напряжении высокого уровня ИС;

$U_{ВЫХ}^0$ – выходное напряжение низкого уровня ИС;

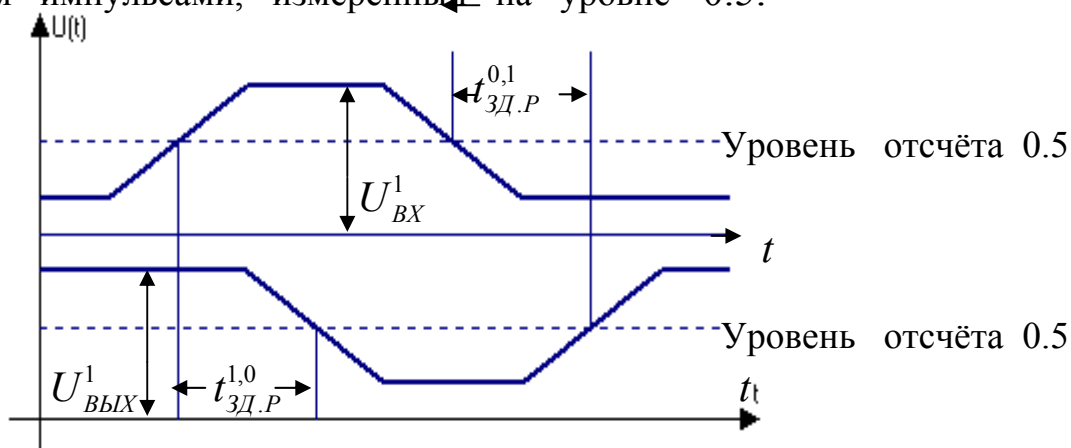
$U_{ВЫХ}^1$ – выходное напряжение высокого уровня ИС;

$K_{РАЗ}$ – коэффициент разветвления по выходу, нагрузочная способность, число входов типового ЛЭ данной серии, которое можно одновременно подключить к выходу ИС;

$t_{ЗД.Р}^{1,0}$ – время задержки распространения при включении;

$t_{ЗД.Р}^{0,1}$ – время задержки распространения при выключении.

Время задержки распространения – интервал времени между входным и выходным импульсами, измеренный на уровне 0.5.



7 ПОСЛЕДОВАТЕЛЬНОСТНЫЕ СХЕМЫ

Последовательностной схемой (ПС) называется устройство, значения выходных сигналов которого в стационарном режиме на K -ом такте определяется значениями входных сигналов на K -ом такте и внутренним состоянием схемы на предыдущем $K-1$ -ом такте. Для того чтобы значения выходных сигналов зависели от предыдущего состояния схемы, ПС должна обладать памятью.

7.1 ТРИГГЕРЫ

Простейшими представителями ПС являются триггеры.

Триггером называется устройство, которое может находиться в одном из двух устойчивых состояний и переходить из одного устойчивого состояния в другое под воздействием входного сигнала. Состояние триггера определяется по выходному сигналу. В нём может храниться один бит информации – либо 0, либо 1.

Входы триггера делятся на информационные и вспомогательные (управляющие). Сигналы, поступающие на информационные входы, управляют состоянием триггера. Сигналы на вспомогательных входах используются для предварительной установки триггера в требуемое состояние и синхронизации.

По способу приёма информации триггеры делятся на асинхронные, воспринимающие информационные сигналы и реагирующие на них в момент появления на входах триггера, и синхронные, реагирующие на информационные сигналы при наличии разрешающего сигнала на специальном разрешающем входе C , называемом входом синхронизации.

По характеру реакции на поступающий сигнал триггеры делятся на триггеры со статическим управлением (потенциальные), воспринимающие информационные сигналы при подаче на вход уровня 1 или 0, и триггеры с динамическим управлением (импульсные), воспринимающие информационные сигналы при изменении сигнала на входе от 0 к 1 или от 1 к 0 (на перепад).

По функциональным возможностям триггеры различаются:

- триггеры с отдельной установкой состояний 0 и 1 – RS –триггер;
- триггеры с приемом информации по одному входу – D –триггер;
- триггеры со счетным входом T – T –триггер;
- универсальные триггеры с информационными входами J и K – JK –триггер.

АСИНХРОННЫЙ RS –ТРИГГЕР. Триггер имеет два информационных входа: S –установка 1 и R –установка 0, а также два выхода: прямой Q и инверсный $\bar{Q}$. Синтезируем триггер, для чего

составим таблицу истинности, диаграмму Вейча, запишем переключательную функцию, преобразуем её в базисы *И – НЕ* и *ИЛИ – НЕ*, по последним составим схему триггера.

i	R^k	S^k	Q^{k-1}	Q^k
0	0	0	0	0
1	0	0	1	1
2	0	1	0	1
3	0	1	1	1
4	1	0	0	0
5	1	0	1	0
6	1	1	0	Φ
7	1	1	1	Φ

	R^k			
Q^{k-1}	0	Φ	1	1
	0	Φ	1	0
	S^k			

$RS = 0$

$$Q^k = S^k \vee \overline{R^k} \cdot Q^{k-1} = \overline{\overline{S^k} \cdot \overline{R^k} \cdot \overline{Q^{k-1}}} \text{ – И-НЕ}$$

$$Q^k = S^k \vee \overline{R^k} \cdot Q^{k-1} = S^k \vee R^k \vee \overline{Q^{k-1}}$$

$$\overline{Q^k} = \overline{S^k \vee R^k \vee \overline{Q^{k-1}}} \text{ – ИЛИ-НЕ}$$

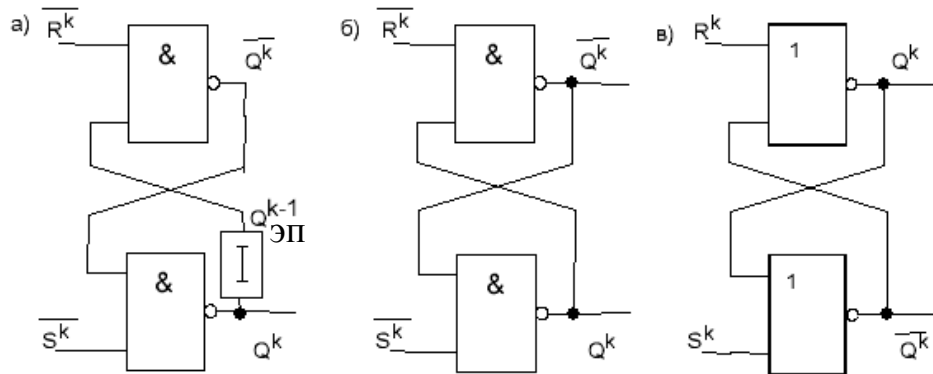


Рисунок 7.1 – Схемы асинхронных триггеров *RS*

Соотношение $RS = 0$ указывает, что запрещается одновременно подавать значения $R = S = 1, \overline{R} = \overline{S} = 0$, т.к. при этом триггеры находятся в неопределённом состоянии: $Q = \overline{Q} = 0$ в триггере на элементах *ИЛИ – НЕ* и $Q = \overline{Q} = 1$ в триггерах на элементах *И – НЕ*.

На рисунке 7.1 а) показана схема триггера на идеальных ЛЭ (без задержек), как предписывает формула. Элемент памяти (линия задержки) сохраняет на время переключения триггера значение сигнала о внутреннем состоянии схемы в предыдущем такте. Реальные ЛЭ обладают задержками распространения сигнала $t_{зд.р}^{0,1}, t_{зд.р}^{1,0}$, которые можно использовать вместо внешнего элемента памяти. На рисунках 7.1 б) и 7.1 в) показаны схемы триггеров на реальных элементах *И – НЕ* и *ИЛИ – НЕ*.

На рисунке 7.2 представлены временные диаграммы, поясняющие работу триггера на элементах: а) *И – НЕ* и б) *ИЛИ – НЕ*.

Два устойчивых состояния триггера обеспечиваются за счёт обратных связей, что подтверждается соотношениями:

- на элементах *И – НЕ*. $Q = \overline{\overline{Q} \cdot \overline{S}}, \overline{Q} = \overline{\overline{R} \cdot Q}$. При $\overline{S} = \overline{R} = 1$ и $Q = 0$

получаем $\overline{Q} = \overline{1 \cdot 0} = 1$, в то же время $Q = \overline{1 \cdot 1} = 0$.

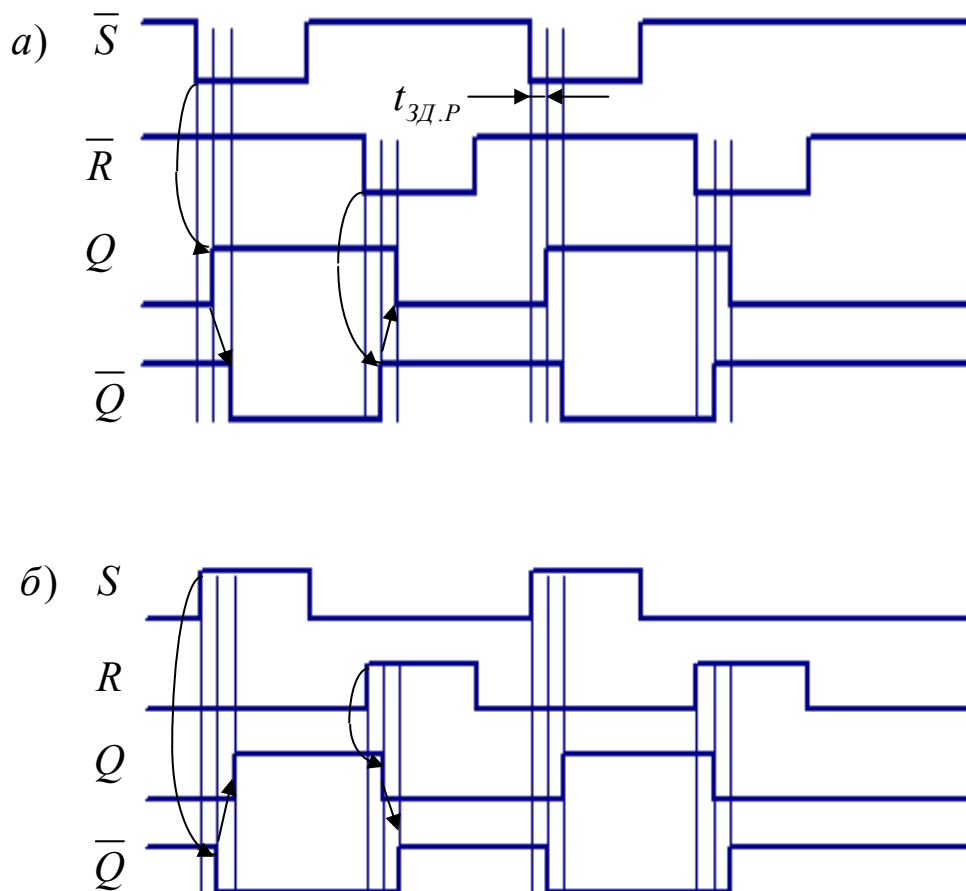


Рисунок 7.2 – Временные диаграммы работы RS –триггеров

- на элементах *ИЛИ – НЕ*. $Q = \overline{R \vee \overline{Q}}$, $\overline{Q} = \overline{S \vee \overline{Q}}$. При $R = S = 0, Q = 1$ получаем $\overline{Q} = \overline{0 \vee 1} = 0$, в то же время $Q = \overline{0 \vee 0} = 1$.

Из временных диаграмм следует, что время переключения триггера из одного состояния в другое $t_{\text{ПЕР}} = 2t_{\text{3АД.Р}}$. Для надёжного срабатывания схемы длительность управляющего сигнала должна быть больше времени переключения, т. е. t_R и $t_S \geq 2t_{\text{3АД.Р}}$.

Помимо самостоятельного применения, этот триггер входит в качестве составного узла в структуры триггеров других типов.

СИНХРОННЫЙ RS –ТРИГГЕР. Синхронный RS –триггер отличается от асинхронного наличием C –входа и получается из асинхронного путём подключения к его входу схемы управления, состоящей из *ЛЭ*. На рисунке 7.3 показано: схема синхронного триггера со статическим управлением, выполненного на элементах *И – НЕ*, условное графическое обозначение (УГО) и временные диаграммы, поясняющие процесс переключения.

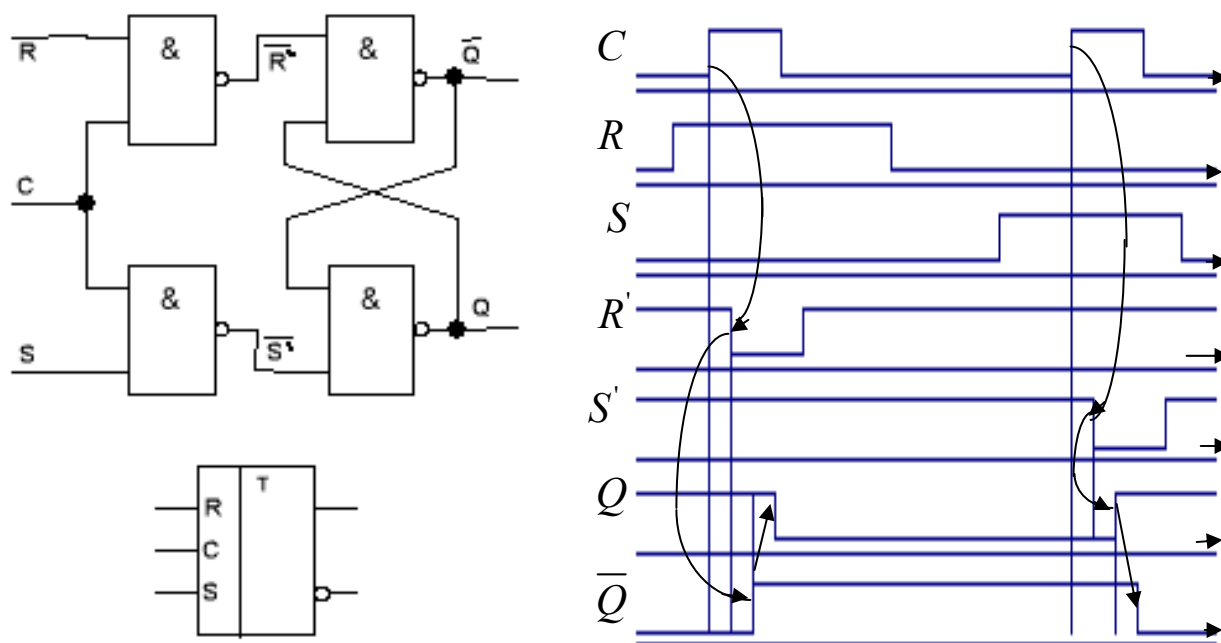


Рисунок 7.3 – Схема и временные диаграммы синхронного RS – триггера

C^K	R^K	S^K	Q^K
0	0	0	Q^{K-1}
0	0	1	Q^{K-1}
0	1	0	Q^{K-1}
0	1	1	Q^{K-1}
1	0	0	Q^{K-1}
1	0	1	1
1	1	0	0
1	1	1	Φ

Правила работы триггера представлены в таблице истинности. При $C = 0$ триггер сохраняет своё состояние – режим хранения. При $C = 1$ входные ЛЭ схемы открыты для передачи информационных сигналов R и S на входы асинхронного RS – триггера, триггер работает по правилам асинхронного триггера.

Значения входных сигналов $R = S = C = 1$ недопустимы. Условие работоспособности схемы $RSC = 0$.

Из временных диаграмм видно, что задержка установления выходного сигнала относительно момента поступления тактового импульса не более $3t_{зд.р}$. Поэтому минимальная длительность входного импульса

$$t_{и.вх.мин} = 3t_{зд.р}$$

Аналогичную схему имеет синхронный триггер на элементах *ИЛИ* – *НЕ*, управляемый по инверсным входам уровнями, соответствующими логическому 0.

D – ТРИГГЕР. В отличие от синхронного RS – триггера, D – триггер имеет один информационный вход (D – вход) и реализует логическую функцию $Q^K = D^{K-1}$, информационное значение сигнала на выходе Q на n -м такте равно информационному значению сигнала на

входе D на предыдущем $(k-1)$ -м такте. D -триггер синхронный и его легко получить из синхронного RS -триггера, если на вход S подать информационный сигнал D , а на вход R — инвертированный сигнал $\overline{S}(\overline{D})$

На рисунке 7.4 показано: схема D -триггера со статическим управлением, УГО и временные диаграммы, поясняющие процесс переключения.

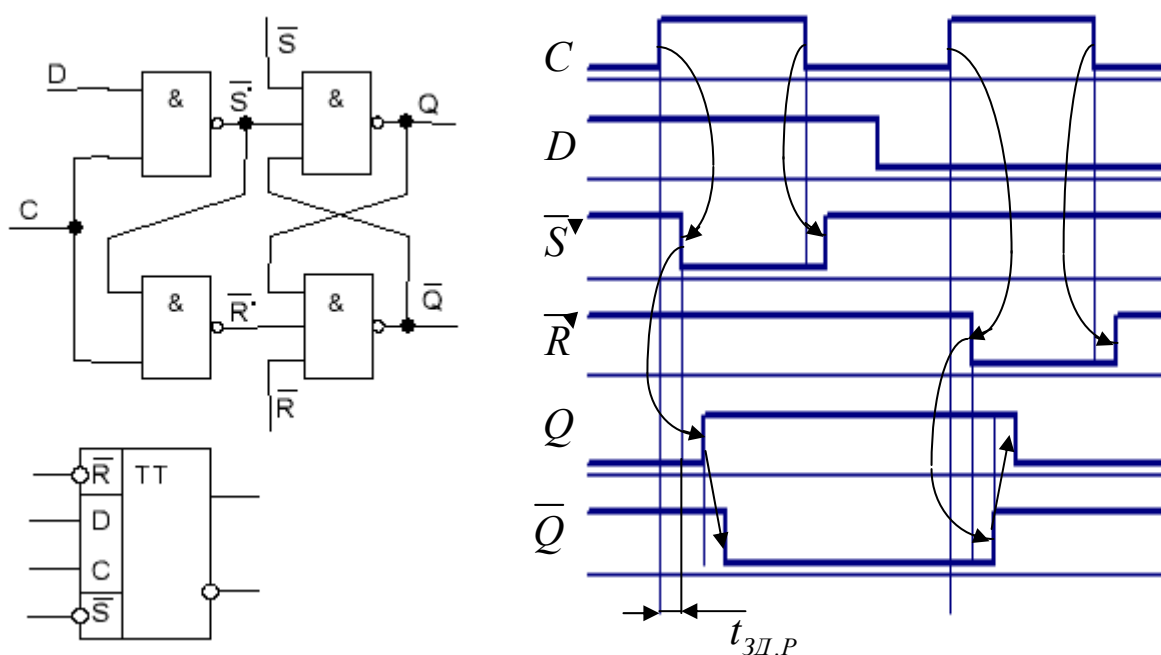


Рисунок 7.4 —Схема D -триггера, УГО, временные диаграммы

В триггере предусмотрены два дополнительных входа $\overline{R}$ и $\overline{S}$, для предварительной установки.

Из временных диаграмм видно, что задержка установления выходного сигнала относительно момента поступления тактового импульса не превышает $3t_{зд.Р}$, что и определяет минимальную длительность тактового импульса.

T -ТРИГГЕР. T -триггер, или счётный триггер, имеет один информационный T -вход. Асинхронный T -триггер переключается каждый раз, когда на вход T поступает управляющий сигнал (например, 1). При $T^K = 0$ $Q^K = Q^{K-1}$, а при $T^K = 1$ $Q^K = \overline{Q^{K-1}}$.

Практически T -триггер легко можно реализовать на базе синхронного RS -триггера, для этого достаточно принять $S = \overline{Q}$, $R = Q$ и $C = T$. На рисунке 7.5 приведена схема асинхронного T -триггера со статическим управлением и временные диаграммы, поясняющие процесс переключения.

Для пояснения порядка работы данного T -триггера можно выбрать два варианта:

- входные ЛЭ $I-HE$ можно рассматривать как вентили, коммутирующие (в зависимости от состояния триггера) прохождение управляющего сигнала по входу R или S , каждый раз изменяя состояние триггера на противоположное. Триггер работает как счетный;

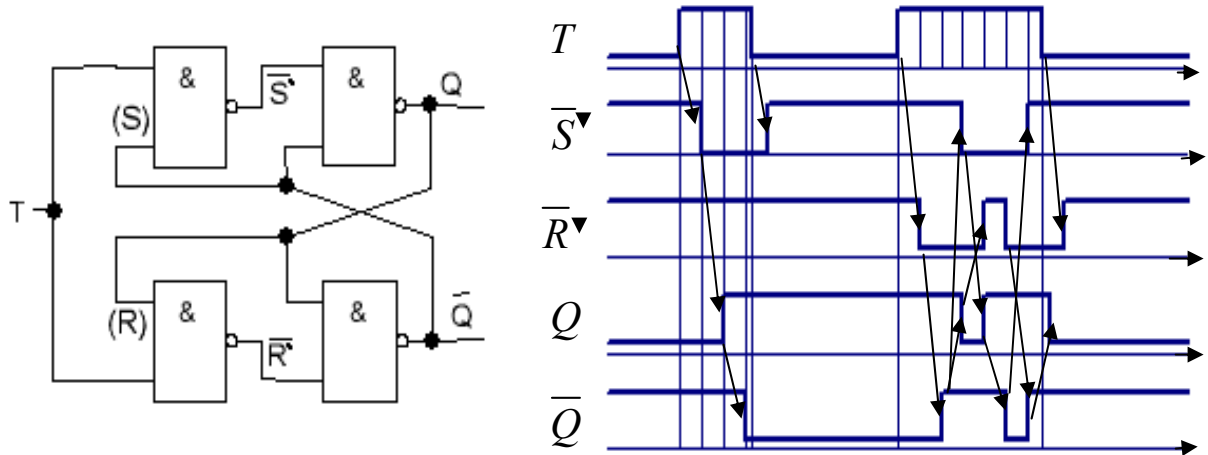


Рисунок 7.5 – T – триггер со статическим управлением

- на информационные входы синхронного RS – триггера подаются сигналы с выходов триггера: $R = Q, S = \overline{Q}$, пусть на $k-1$ -м такте $Q^{k-1} = 1, \overline{Q}^{k-1} = 0$, а $R^{k-1} = Q^{k-1} = 1, S^{k-1} = \overline{Q}^{k-1} = 0$. После поступления тактового сигнала $T^k = 1$ триггер перейдет в состояние $Q^k = 0, \overline{Q}^k = 1$. Триггер поменял состояние на противоположное, при этом поменялись на противоположные и сигналы на входах R и S . Триггер работает как счетный.

Из временных диаграмм следует, что время переключения триггера $t_{ПЕР} = 3t_{ЗД.Р}$, это время ограничивает минимальную и максимальную длительность управляющего сигнала. Синхронный RS – триггер со статическим управлением при $T = 1$ работает как асинхронный RS – триггер, т.е. меняет своё состояние при каждой смене информационных сигналов R и S . Если значение сигнала $T = 1$ сохраняется дольше $t_{ПЕР}$, после опрокидывания триггера изменяются значения сигналов на входах R, S и происходит повторное опрокидывание триггера. В схеме возникает генерация, что иллюстрируется временной диаграммой (второй тактовый импульс). От генерации свободны триггеры с динамическим управлением.

Для получения триггера с динамическим входом достаточно на входах R и S поставить схемы, формирующие из положительного перепада напряжения короткий отрицательный импульс, длительностью не более $t_{ПЕР}$. Такая схема, называемая разностный элемент, вместе с временными диаграммами приведена на рисунке 7.6.

На схеме $y = \overline{x \cdot a}$, $a = \overline{x \cdot \bar{b}}$, $\bar{b} = \overline{a \cdot y}$. Длительность выходного импульса $t_H = 3t_{3Д.Р}$, обеспечивается задержками в ЛЭ. Для увеличения длительности импульса необходимо увеличить время задержки в цепи обратной связи (цепь y), добавив в неё четное число инверторов.

На рисунке 7.7 приведена схема T -триггера с динамическим управлением и временные диаграммы, поясняющие процесс переключения триггера.

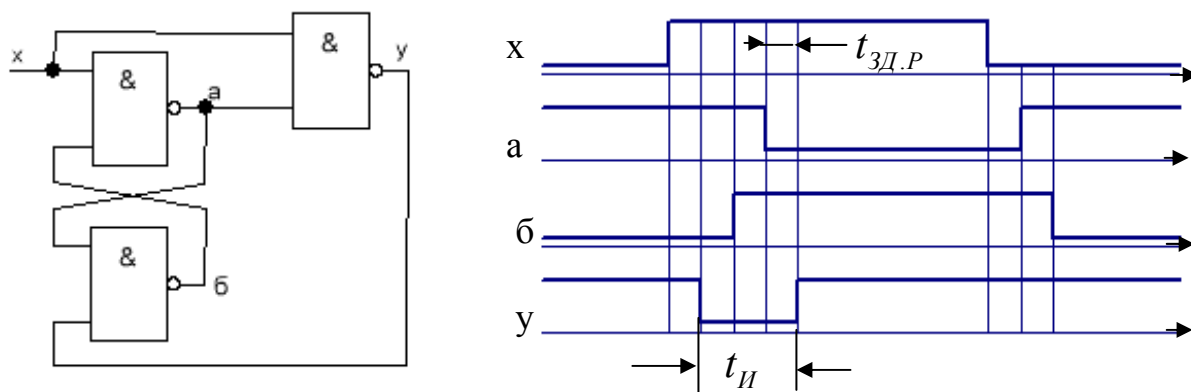


Рисунок 7.6 — Разностный элемент

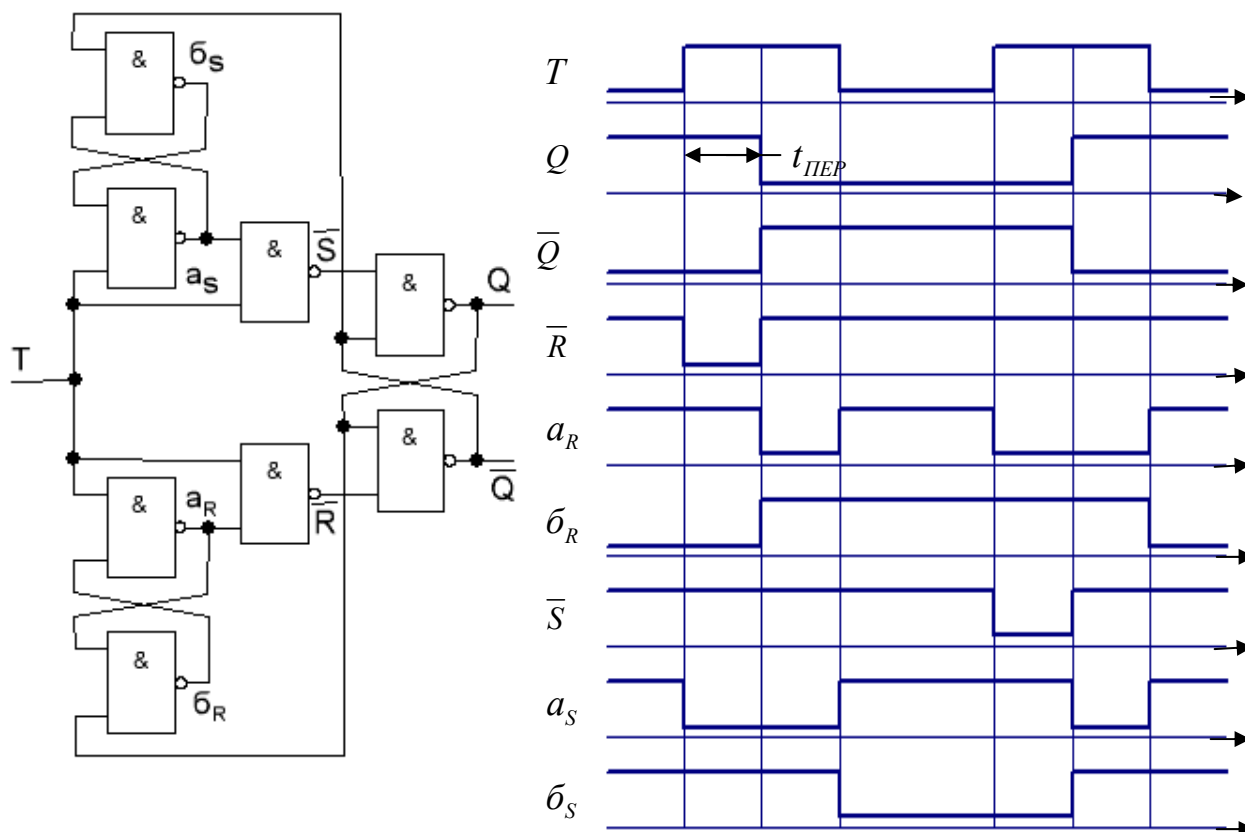


Рисунок 7.7 — T -триггер с динамическим управлением

Чтобы не загромождать рисунок, на временных диаграммах показано лишь время переключения триггера $t_{ПЕР} = 5t_{3Д.Р}$ (в цепь обратной связи входят ЛЭ выходного триггера), задержки в отдельных ЛЭ не

учитывались. Значения сигналов в различных точках схемы определяются выражениями: $Q = \overline{\overline{S}} \cdot \overline{\overline{Q}}$, $\overline{Q} = \overline{\overline{R}} \cdot \overline{\overline{Q}}$, $\overline{R} = \overline{\overline{T}} \cdot \overline{\overline{a_R}}$, $a_R = \overline{\overline{T}} \cdot \overline{\overline{b_R}}$, $b_R = \overline{\overline{a_R}} \cdot \overline{\overline{Q}}$, $\overline{S} = \overline{\overline{T}} \cdot \overline{\overline{a_S}}$, $a_S = \overline{\overline{T}} \cdot \overline{\overline{b_S}}$, $b_S = \overline{\overline{a_S}} \cdot \overline{\overline{Q}}$.

T -триггер можно реализовать на D -триггере с динамическим управлением, подключив вход D к выходу $\overline{Q}$. Пусть на $(k-1)$ -ом такте $Q^{k-1} = 1$, $\overline{Q}^{k-1} = D^{k-1} = 0$, тогда на k -ом такте $Q^k = D^{k-1} = 0$, т.е. триггер поменял своё состояние на противоположное. D -триггер при такой схеме включения работает как счётный.

На рисунке 7.8 приведена схема T -триггера, построенного на базе типового D -триггера $TM-2$ с динамическим управлением.

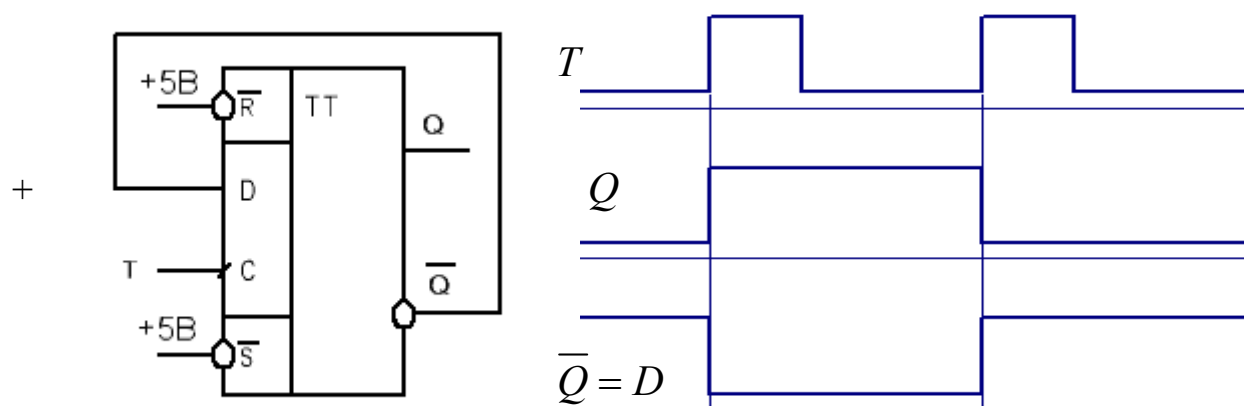


Рисунок 7.8 T -триггер на базе D -триггера $TM-2$

УНИВЕРСАЛЬНЫЙ JK -ТРИГГЕР, в отличие от синхронного RS -триггера, имеет два информационных входа J и K , причем вход J играет роль входа S , а вход K — входа R . УГО и таблица состояний JK -триггера приведена на рисунке 7.9.

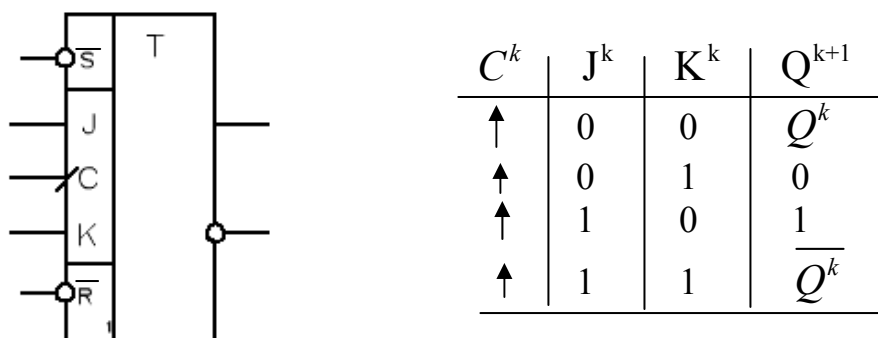


Рисунок 7.9 — JK -триггер

Входы $\overline{R}$ и $\overline{S}$ асинхронные, входы J и K — синхронные, при значениях $J = K = 1$ триггер работает как счетный. В некоторых триггерах может быть по несколько входов J и K , объединенных операцией $И$.

7.2 СЧЕТЧИКИ И ДЕЛИТЕЛИ ЧАСТОТЫ

Счетчиком называется устройство, сигналы на выходе которого в определенном коде отображают число импульсов, поступивших на счетный вход. T –триггер может служить примером простейшего счетчика. Такой счетчик считает до двух. Счетчик, образованный цепочкой из n триггеров, сможет подсчитать в двоичном коде 2^n импульсов. Каждый триггер цепочки называется разрядом счетчика. Число n определяет количество разрядов двоичного числа, которое может быть записано в счетчик. Число $K_{CЧ} = 2^n$ называется коэффициентом (модулем) счета.

Информация снимается с прямых и (или) инверсных выходов всех триггеров. В паузах между входными импульсами триггеры сохраняют свои состояния, т. е. счетчик запоминает число сосчитанных импульсов.

Нулевое состояние всех триггеров принимается за нулевое состояние счетчика в целом.

Когда число входных импульсов $N_{ВХ} \geq K_{CЧ}$, происходит переполнение, после чего счетчик возвращается в нулевое состояние и повторяет цикл работы.

После каждого цикла счета на выходах последнего триггера возникают перепады напряжения. Это свойство определяет второе назначение счетчиков- деление частоты входных импульсов. Если входные сигналы следуют с частотой $f_{ВХ}$, то частота выходных сигналов будет $f_{ВЫХ} = f_{ВХ} / K_{CЧ}$. В этом случае коэффициент счета определяет коэффициент деления $K_{ДЕЛ}$. Любой счетчик может использоваться как делитель частоты.

Цифровые счетчики можно классифицировать:

- по коэффициенту (модулю) счета: двоичные, двоично-десятичные, с произвольным модулем;

- по направлению счета: суммирующие, вычитающие, реверсивные;

- по способу организации переноса: с последовательным, параллельным и последовательно-параллельным переносом.

Двоичные счетчики имеют коэффициент счета $K_{CЧ} = 2^n$ и естественное последовательное включение n счетных триггеров. Пример схемы приведен на рисунке 7.10.

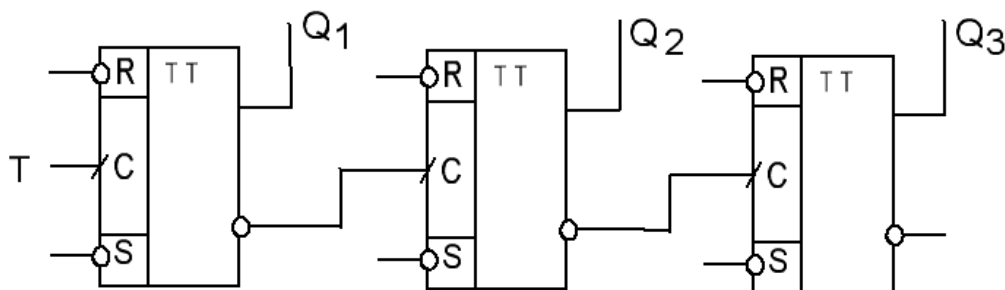


Рисунок 7.10 – Схема двоичного счетчика

триггера, а в вычитающих счетчиках к прямому выходу предыдущего триггера.

На рисунке 7.12 приведены примеры схем: а) суммирующего и б) вычитающего счетчиков.

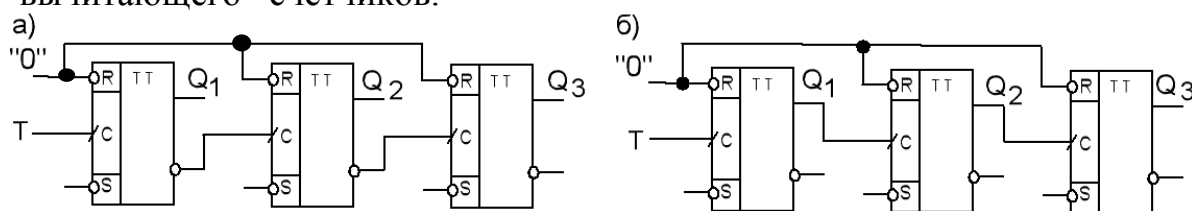


Рисунок 7.12 — Схемы а) суммирующего и б) вычитающего счетчиков

Реверсивный счетчик может работать в качестве суммирующего и вычитающего. Он имеет дополнительный вход для задания направления счета. Направление счета меняется путем коммутации выходов (прямого и инверсного) предшествующих триггеров.

На рисунке 7.13 приведен пример схемы реверсивного счетчика.

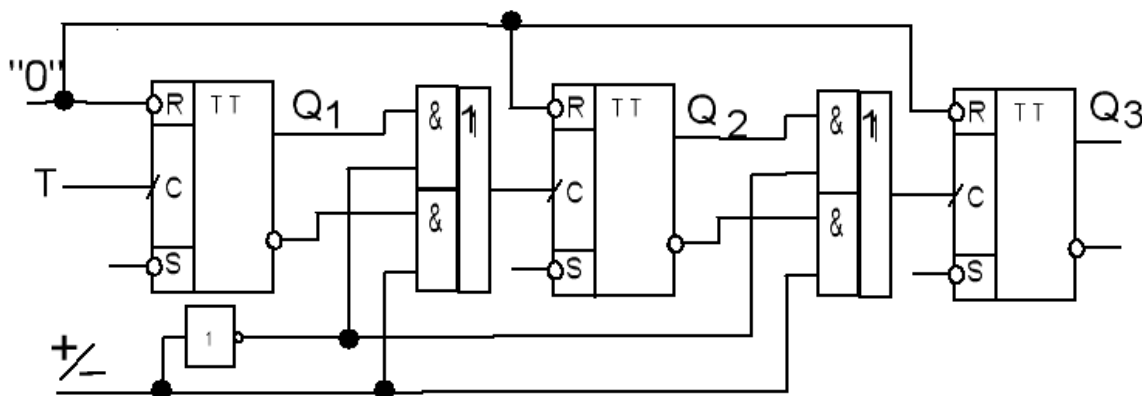


Рисунок 7.13 - Схема реверсивного счетчика

При $\frac{+}{-} = 1$ счетчик работает на сложение, а при $\frac{+}{-} = 0$ — на вычитание.

В счетчиках с последовательным переносом (асинхронных), рассмотренных выше суммирующих и вычитающих счетчиках, волна изменений состояния распространяется по всей цепочке триггеров. Время установления нового состояния n –разрядного счетчика, в наихудшем случае, равно nt_{Π} , где t_{Π} — время переключения триггера. Это основной недостаток данных счетчиков — низкое быстродействие.

В счетчиках с параллельным переносом (синхронных) состояние триггеров изменяется одновременно под воздействием сигнала синхронизации на входах всех триггеров. На рисунке 7.14 приведена схема синхронного счетчика с параллельным переносом, реализованная на JK -триггерах, и таблица изменения состояний (закон функционирования) счетчика

равно времени переключения одного триггера. Однако, выигрыш в быстродействии достигается ценой усложнения схемы, поскольку используются элементы *И* с большим числом входов.

В приведенных схемах счетчиков счет начинался с нуля (предварительная установка счетчиков в нулевое состояние) и завершался после достижения заданной величины модуля счета. Возможен вариант построения счетчика, когда счет начинается с некоторого предварительно установленного числа. Счетчики должны иметь дополнительные входы управления этим режимом.

На рисунке 7.15 приведены УГО и таблица режимов типового четырехразрядного синхронного счетчика 555IE10. E1 и E2 – входы разрешения счета и распространения сигнала переноса при каскадировании, $\bar{L}$ – вход разрешения параллельной загрузки, Р-выход сигнала переноса.

Режим	Вход						Выход	
	$\bar{R}$	C	E1	E2	$\bar{L}$	D _к	Q _к	Р
Сброс	0	×	×	×	×	×	0	0
Параллельная загрузка	1	↑	×	×	0	0	0	0
Счет	1	↑	1	1	1	×	счет	1(Q=1111)
Хранение	1	×	0	×	1	×	q _к	0
	1	×	×	0	1	×	q _к	0

Рисунок 7.15 - Счетчик 555IE10

Загружая в счетчик в начале каждого цикла число M , можем получить делитель частоты с коэффициентом деления $2^n - M$.

Все рассмотренные счетчики могут использоваться как делители частоты, независимо от направления счета. В тех случаях, когда требуется получить низкочастотное колебание синфазное с тактовой частотой, следует применять синхронные счетчики с параллельным переносом.

7.3 РЕГИСТРЫ

Регистром называется последовательностное цифровое устройство, используемое для хранения и выполнения логических преобразований над n –разрядным двоичным словом. Регистр представляет собой упорядоченную последовательность триггеров, число которых соответствует

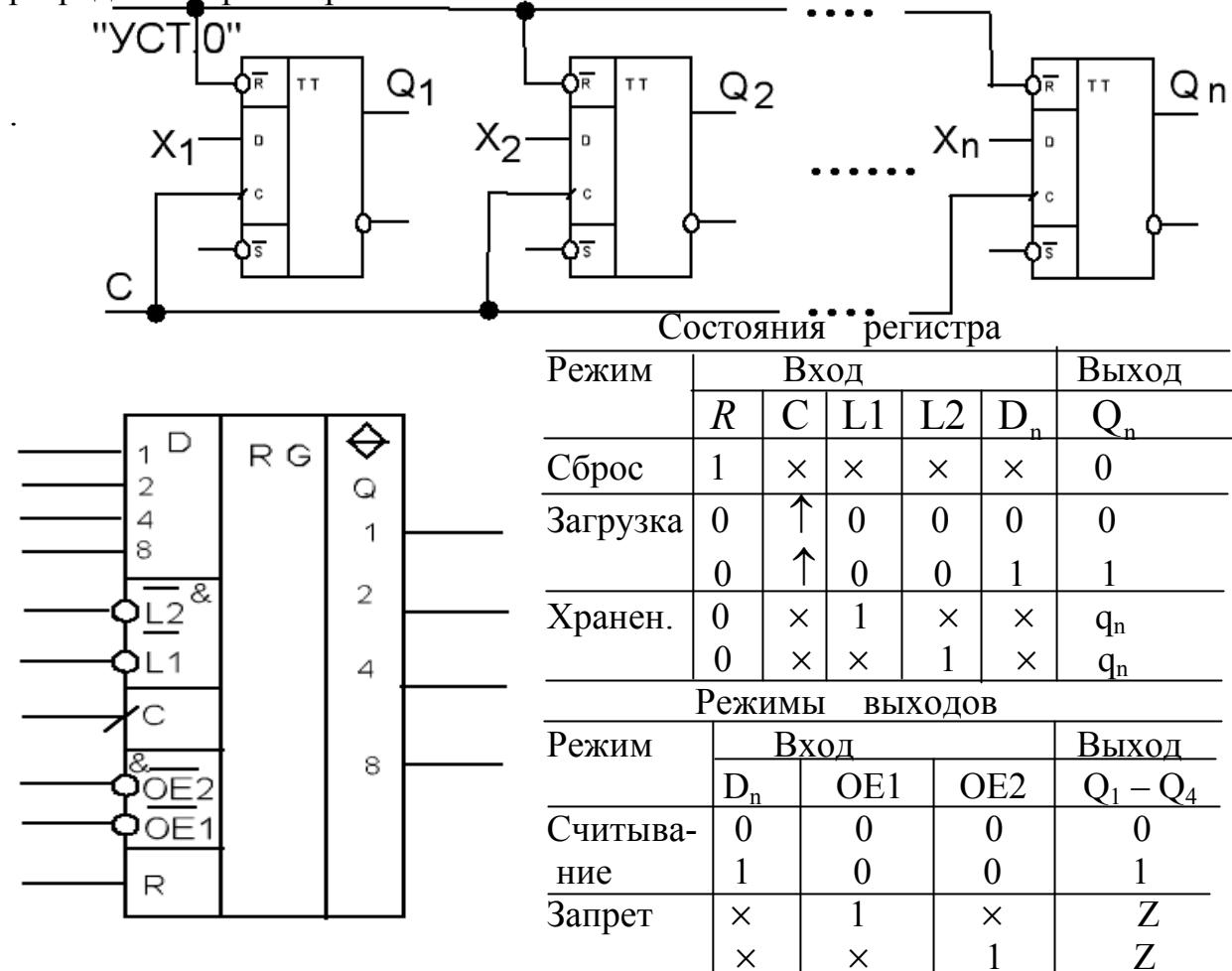
числу разрядов в слове. Понятие «вес разряда» к разрядам регистра в отличие от счетчика неприемлемо, поскольку весовая зависимость между отдельными разрядами целиком определяется записанной в регистр информацией. Поэтому на УГО нумерация меток информационных входов и выходов идет подряд.

Регистры можно классифицировать:

- в зависимости от функциональных свойств на регистры памяти и регистры сдвига;
- в зависимости от типа выполняемых в регистре операций: регистры с параллельным приемом и выдачей информации (регистры памяти); регистры с последовательным приемом и параллельной выдачей информации, с параллельным приемом и последовательной выдачей информации (регистры сдвига);
- в зависимости от направления передачи (сдвига) информации: на односторонние и реверсивные.

РЕГИСТРЫ ПАМЯТИ - это регистры с параллельным приемом и выдачей информации. Их назначение – хранить двоичную информацию небольшого объема в течение короткого промежутка времени.

Например, хранение измерительных данных на время индикации. В качестве элементов используются синхронные D –триггеры или RS –триггеры. На рисунке 7.16 приведены примеры схем: регистра памяти на D –триггерах, УГО и таблица режимов типового четырехразрядного регистра памяти 555ИР15



L1, L2-разрешение загрузки, OE1, OE2- разрешение выхода (считывания).

Рисунок 7.16 - Схемы регистров памяти

РЕГИСТРЫ СДВИГА — это регистры с последовательным приемом или выдачей информации (последовательно-параллельные, параллельно-последовательные). Своим названием они обязаны характерной для этих устройств операции сдвига. Сущность сдвига состоит в том, что с приходом каждого тактового импульса происходит перезапись (сдвиг) содержимого триггера каждого разряда в соседний разряд без изменения порядка следования единиц и нулей.

На рисунке 7.17 приведена схема регистра сдвига вправо, реализованная на D -триггерах. При записи первый разряд вводимого числа x_1 подается на вход D_4 крайнего слева разряда регистра Q_4 и вво-

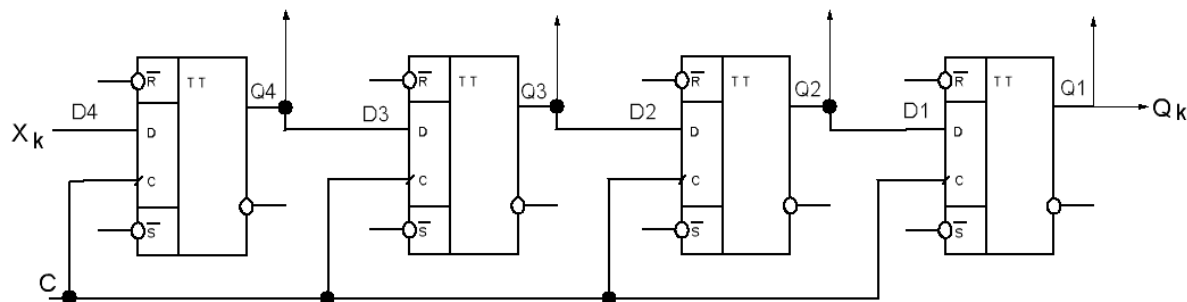


Рисунок 7.17 — Схема регистра сдвига вправо на D -триггерах

дится в него при поступлении первого сигнала синхронизации. Разряды вводимого числа x_k поступают на вход регистра синхронно с сигналами синхронизации. Если на нулевом такте $Q_4^0 = 0$, то на первом такте $Q_4^1 = x_1$. Причем, значение $Q_4^1 = x_1$ на первом такте в триггер Q_3 не вводится, т.к. значение x_1 на входе D_3 устанавливается после прохождения положительного фронта первого сигнала синхронизации. С приходом следующего сигнала синхронизации значение x_1 с выхода разряда Q_4 вводится в разряд Q_3 , а в разряд Q_4 вводится x_2 . В каждом такте производится сдвиг поступающей информации на один разряд вправо. После 4-х сигналов синхронизации весь регистр окажется заполненным разрядами числа x_k : $Q_4^4 = x_4$, $Q_3^4 = x_3$, $Q_2^4 = x_2$, $Q_1^4 = x_1$. Выдача информации производится параллельно (одновременно) со всех выходов триггеров регистра. Произвели преобразование последовательного двоичного кода в параллельный код.

На рисунке 7.18 приведена схема регистра сдвига влево на D -триггерах.

Основное отличие от предыдущей схемы, в последовательности соединения триггеров и ввода последовательного кода со старшего разряда.

Вводимое двоичное число $x_4x_3x_2x_1$, начиная со старшего разряда, вводится в триггер Q_1 и последовательно сдвигается в триггеры $Q_2 - Q_3 - Q_4$.

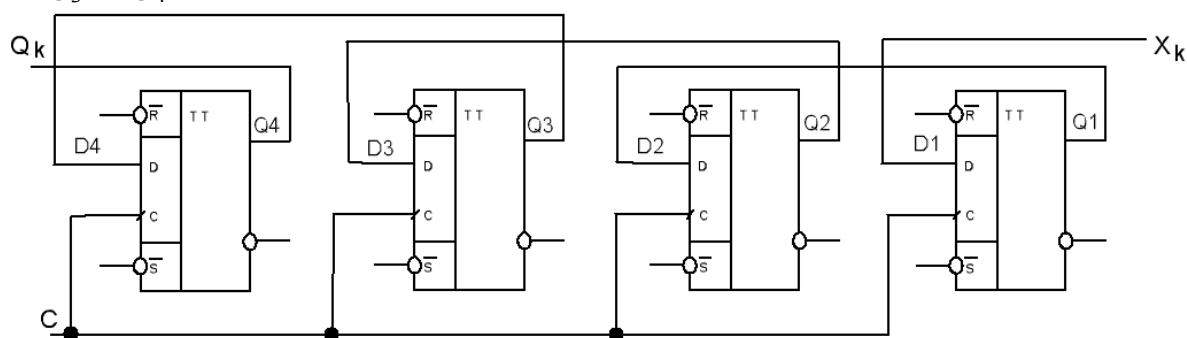


Рисунок 7.18 – Схема регистра сдвига влево на D -триггерах

Комбинируя схемы сдвига влево и вправо и используя управляющие сигналы, можно построить регистр сдвига в обоих направлениях – реверсивный. Коммутация последовательности включения триггеров и изменение режима работы регистра осуществляется аналогично реверсивным счетчикам.

Регистр сдвига с параллельным приемом и последовательной выдачей информации может быть реализован на синхронном D -триггере с двумя информационными входами. Схема такого триггера приведена на рисунке 7.19. DI и DR – информационные входы, $\bar{L}$ – управление информационными входами. При $\bar{L} = 0$ запись данных по входу DI (вход DR блокируется «0» на входах нижних левых схем $I - HE$), а при $\bar{L} = 1$ – по входу DR .

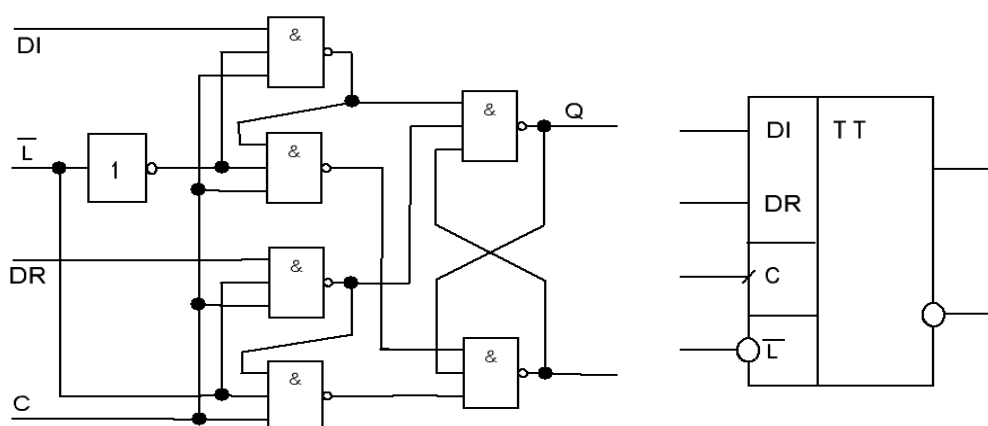


Рисунок 7.19 – Схема и УГО синхронного D -триггера с двумя информационными входами

На рисунке 7.20 приведена схема параллельно-последовательного регистра сдвига. При $\bar{L} = 0$ параллельный двоичный код $x_4x_3x_2x_1$ синхронизирующим сигналом C записывается в триггеры регистра, а

при $\overline{L}=1$ происходит сдвиг вправо. На выходе DO получаем последовательный двоичный код. Произошло преобразование параллельного кода в последовательный код.

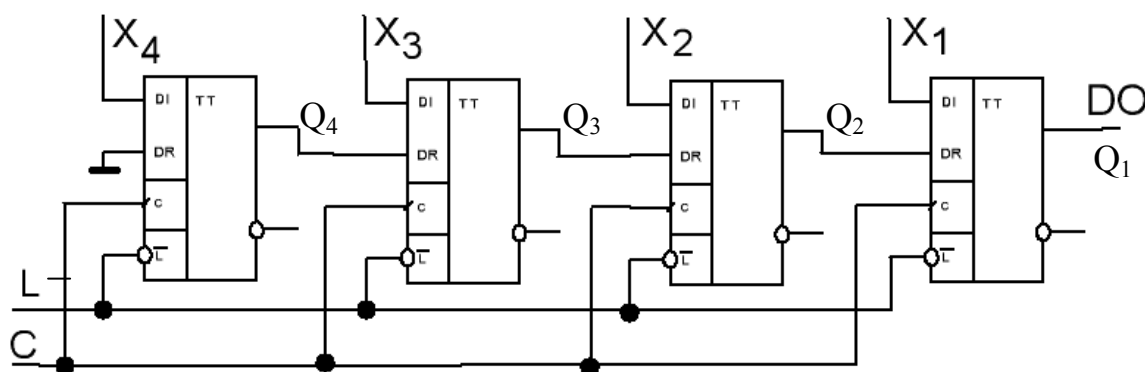
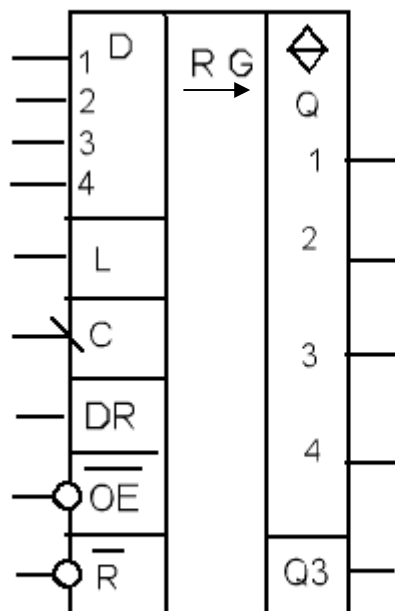


Рисунок 7.20 – Схема параллельно-последовательного регистра сдвига

Регистр сдвига рисунка 7.20, принципиально, можно использовать и как последовательно-параллельный регистр. Последовательный код подаем на вход DR первого триггера, а параллельный код снимаем с выходов триггеров регистра.

На рисунке 7.21 приведены УГО и таблицы состояний регистра сдвига 533ИР25.



Режим	Вход					Выход			
	$\overline{R}$	$\overline{C}$	L	DR	D	Q1	Q2	Q3	Q4
Сброс	0	×	×	×	×	0	0	0	0
Сдвиг вправо	1	↓	0	1	×	1	q ₁	q ₂	q ₃
	1	↓	0	0	×	0	q ₁	q ₂	q ₃
Параллельн. загрузка	1	↓	1	×	0	0	0	0	0
	1	↓	1	×	1	1	1	1	1

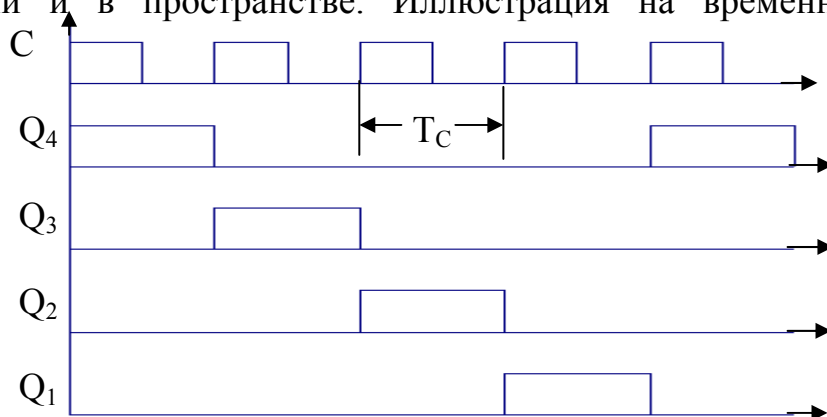
Режимы выходов

Режим	Вход		Выход	
	$\overline{OE}$	Qn	Q1-Q4	Q ₃ '
Считывание	0	0	0	0
	0	1	1	1
Z-состояние	1	0	z	0
	1	1	z	1

Рисунок 7.21 –Регистр сдвига 533ИР25

Применение регистров сдвига. Регистры сдвига находят применение при выполнении различных временных преобразований информации:

- в схемах умножения и деления - сдвиг числа на один разряд вправо или влево соответствует делению или умножению на два;
- в схемах преобразования последовательного кода в параллельный код и параллельного кода в последовательный;
- в схемах задержки передаваемой информации на n тактов;
- в схемах распределителей импульсов. Если в регистре, изображенном на рисунке 7.10, выход DO соединить с входом DR первого триггера и записать в регистр число 1000, то при сдвиге вправо с каждым тактом 1 будет сдвигаться в соседний разряд. На выходах $Q_4Q_3Q_2Q_1$ получим положительные импульсы $t_H = T_C$, разнесенные во времени и в пространстве. Иллюстрация на временных диаграммах.



8. ГЕНЕРАТОРЫ ПРЯМОУГОЛЬНЫХ ИМПУЛЬСОВ

Для получения импульсов прямоугольной формы с крутыми фронтами широко применяются устройства, принцип работы которых основан на использовании электронных усилителей с положительной обратной связью. К этим устройствам относятся так называемые релаксационные генераторы – мультивибраторы. Мультивибратор содержит, по крайней мере, один реактивный элемент, например конденсатор, емкость которого совместно с активным сопротивлением определяет длительность генерируемых импульсов.

Мультивибратор может работать в одном из двух режимов: ждущем и автоколебательном.

В ждущем (заторможенном) режиме мультивибратор работает как спусковое устройство с одним устойчивым состоянием равновесия. Внешний запускающий импульс вызывает скачкообразный переход мультивибратора в новое состояние, которое не является устойчивым. В этом состоянии, называемом временно устойчивым, в схеме происходят относительно медленные изменения, которые в итоге приводят к обратному скачку, после чего восстанавливается исходное устойчивое состояние. Длительность временно устойчивого состояния определяет длительность генерируемого прямоугольного импульса и зависит от параметров элементов схемы. Таким образом, ждущий мультивибратор генерирует только один импульс определенной длительности при воздействии на него внешнего запускающего импульса.

Основные требования к ждущему мультивибратору: стабильность длительности формируемого импульса и устойчивость его исходного состояния.

В автоколебательном режиме мультивибратор имеет два временно устойчивых состояния и не имеет ни одного устойчивого. Мультивибратор в этом режиме без какого-либо внешнего воздействия последовательно переходит скачком из одного состояния в другое. При этом генерируются импульсы, амплитуда, длительность и частота повторения которых определяется в основном только параметрами элементов схемы. Основное требование к автоколебательному мультивибратору: стабильность частоты колебаний.

В результате изменений питающих напряжений, смены и старения элементов, воздействия внешних условий (температура, влажность) стабильность частоты и длительности импульсов мультивибраторов обычно невелика.

8.1 ЖДУЩИЙ МУЛЬТИВИБРАТОР (ЖМ) на ЛЭ

В разделе 4 рассматривались линейные формирующие RC –цепи: укорачивающие и расширяющие. С помощью этих цепей можно сформировать импульсы требуемой длительности. Основной недостаток

RC –цепей в том, что форма выходных импульсов далека от прямоугольной.

Форма импульсов улучшится, если на выходе RC –цепи поставить ключ, например, ЛЭ. На рисунке 8.1 показана возможная схема такого формирователя и иллюстрирующие ее работу идеализированные временные диаграммы (без учета задержек в ЛЭ, длительностей фронтов).

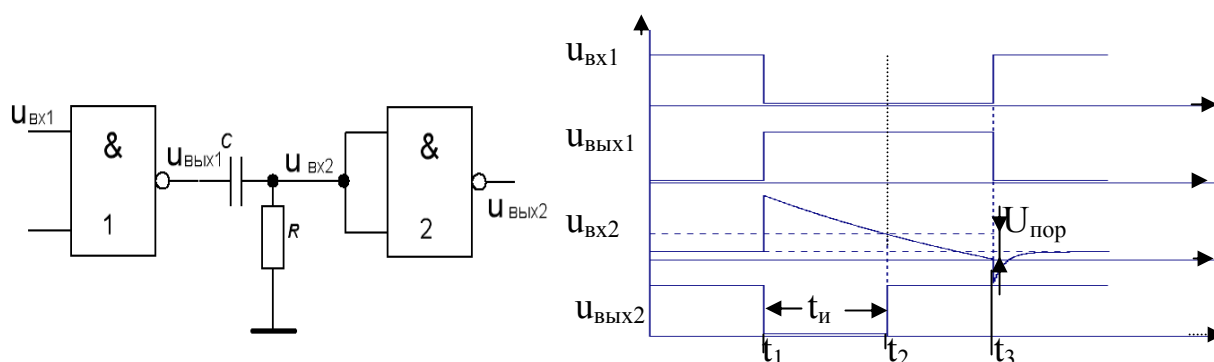


Рисунок 8.1 Схема формирователя прямоугольных импульсов

В момент времени t_1 на вход схемы поступает отрицательный импульс $u_{вх1}$, а на вход RC –цепи – положительный импульс $u_{вх1}$. На выходе RC –цепи образуется положительный скачок напряжения $u_{вх2}$, которое в дальнейшем понижается по экспоненциальному закону с постоянной времени RC . На выходе второго ЛЭ сформировалось начало выходного отрицательного импульса $u_{вых2}$ (переход из 1 в 0). Как

только напряжение u_{ex2} станет меньше $U_{пор}$, второй ЛЭ переключится в состояние 1. На выходе схемы сформировался отрицательный прямоугольный импульс $u_{вых2}$. Импульсы u_{ex1} и $u_{вых1}$ могут закончиться в момент времени t_2 , т.к. дальнейшее их присутствие в схеме на формирование импульса не влияет. В данной схеме длительность управляющего импульса $t_{u.ex1}$ должна быть не менее длительности формируемого импульса t_u , а нам необходимо, чтобы схема нормально работала при $t_{u.ex1} = t_u$. Из временных диаграмм следует, что выходной импульс $u_{вых2}$ имеет ту же полярность, что и u_{ex1} , и достаточную для нормальной работы схемы длительность. Заменяем u_{ex1} на $u_{вых2}$.

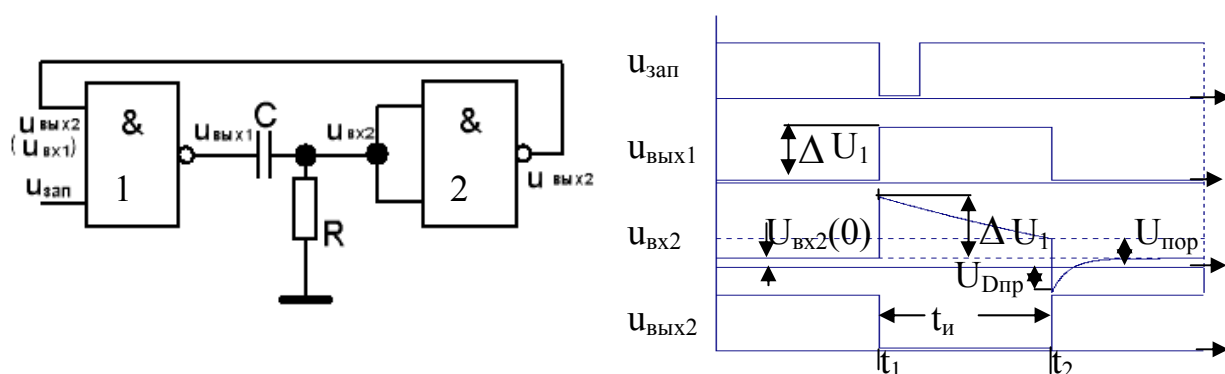


Рисунок 8.2 - Схема ЖМ с падающим хранимым напряжением

Запуск схемы (начало формирования импульса) произведем подачей коротких отрицательных импульсов на свободный вход первого ЛЭ.

В результате получили схему ЖМ с падающим хранимым напряжением (рисунок 8.2).

Исходное состояние схемы: $u_{вых1}(0) = U^0$, $u_{вых2}(0) = U^1$, $u_{ex2}(0) < U_{пор}$.
 $u_{ex2}(0) = (E_{II} - e_{эб})R / (R + R_1) \approx I_{ex}^0 R < U_{пор}$ ($I_{ex}^0 R_1$ – рисунок 6.16), выполнение условия обеспечивается выбором сопротивления резистора R .
 При поступлении запускающего импульса $u_{зан}$ (момент времени t_1) на выходе первого ЛЭ образуется скачок напряжения ΔU_1 , который через конденсатор C передается на вход второго ЛЭ. Напряжение $u_{вых2}$ устанавливается равным U^0 , обеспечивая $u_{вых1} = U^1$. Схема перешла во временное устойчивое состояние. В этом состоянии происходит заряд конденсатора C через выходное сопротивление первого ЛЭ ($R_{вых1}$) и резистор R . По мере заряда конденсатора убывает напряжение на резисторе R и напряжение u_{ex2} от $u_{ex2}(t_1) = u_{ex2}(0) + \Delta U_1 \approx 3.6B$ до 0. При достижении напряжением u_{ex2} (момент t_2) порогового уровня $U_{пор}$ второй ЛЭ начинает закрываться, напряжение $u_{вых2}$ возрастает

и при достижении им значения $U_{пор}$ открывается первый ЛЭ. Таким образом, после момента t_2 оба ЛЭ оказываются в открытом состоянии. В схеме устанавливается положительная обратная связь (в контуре: первый ЛЭ - конденсатор C - второй ЛЭ - первый ЛЭ, фазовый сдвиг = 360^0 (0^0)) с коэффициентом усиления >1 , возникает лавинообразный (регенеративный) процесс, приводящий к весьма быстрому полному отпиранию первого ЛЭ и запиранию второго ЛЭ. Теперь, после обратного опрокидывания, происходит процесс восстановления исходного состояния, связанный с разрядом конденсатора C через выходное сопротивление открытого первого ЛЭ и диод VD (демпфирующий диод на входе второго ЛЭ). Отрицательный выброс напряжения u_{ex2} (в момент t_2) ограничивается открытым диодом VD и примерно равен $U_{D\text{ пр}} = 0.7 \text{ В}$.

Длительность сформированного импульса может быть оценена выражением: $t_u = RC \ln \frac{u_{bx2}(\infty) - u_{ex2}(t_1)}{u_{bx2}(\infty) - u_{ex2}(t_2)} = RC \ln \frac{0-3.6}{0-U_{пор}} = RC \ln \frac{3.6}{U_{пор}}$.

Рассмотрим другой вариант ЖМ (с нарастающим хранирующим напряжением), в котором, в отличие от предыдущей схемы, первый ЛЭ в исходном состоянии закрыт, а второй ЛЭ – открыт напряжением $+E_{см}$.

Схема и временные диаграммы приведены на рисунке 8.3.

Исходное состояние схе-

мы: $u_{ex2} \approx +E_{см}$, $u_{бых2} = u_{ex1} = U^0$, $u_{бых1} = U^1$, $u_{зан} = U^1$.

При поступлении запускающего импульса $u_{зан}$ (момент t_1) второй ЛЭ закрывается, а первый ЛЭ открывается. Отрицательный перепад напряжения $u_{бых1}$, равный ΔU_1 , через конденсатор C передается на вход второго ЛЭ, в результате чего $u_{ex2} = E_{см} - \Delta U_1$ становится ≈ 0 , удерживая

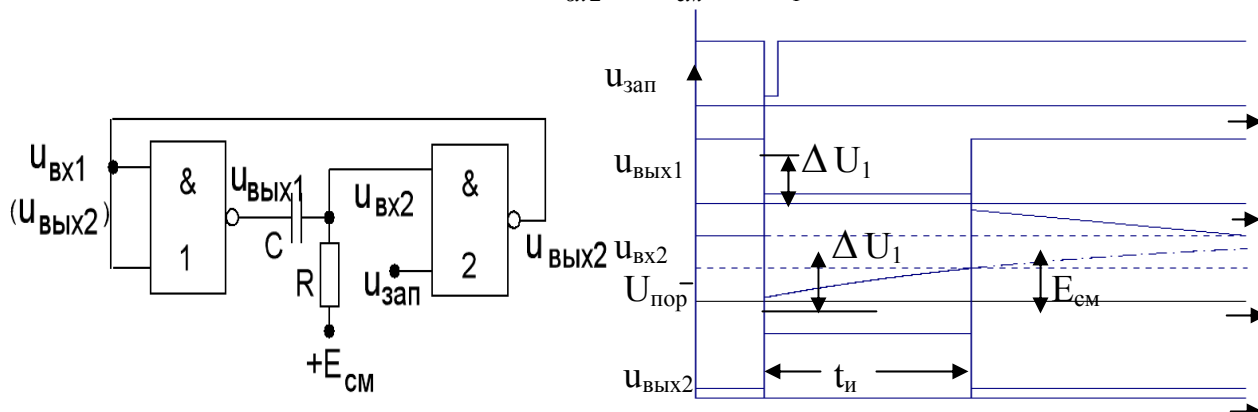


Рисунок 8.3 - Схема ЖМ с нарастающим хранирующим напряжением

второй ЛЭ в закрытом состоянии. Запускающий импульс заканчивается. Схема перешла во временно устойчивое состояние. Начинается заряд конденсатора C по цепи: $+E_{см} - R - C - R_{бых1}$ с постоянной времени $(R + R_{бых1})C$. По мере заряда конденсатора растет напряжение u_{ex2} . По

достижении этим напряжением уровня U_{nor} (момент t_2) начинает отпираться второй ЛЭ, уменьшается напряжение на его выходе и вскоре оно достигает значения U_{nor} , при котором начинает запирается первый ЛЭ. С этого момента (оба ЛЭ открыты) в схеме действует положительная обратная связь, развивается регенеративный процесс, завершающийся полным запираением первого ЛЭ и отпиранием второго ЛЭ. В схеме начинается процесс восстановления исходного состояния, связанный с разрядом конденсатора по цепи: $E_{cm} - R - C$ – выходное сопротивление закрытого первого ЛЭ.

Для нормальной работы схемы необходимо выполнить условие:

$$E_{cm} \geq U_{min}^1 = 2.4B \text{ (паспортное значение для ЛЭ ТТЛ), } E_{cm} \leq U_{nor} + \Delta U_1,$$

т.к. в противном случае на входе второго ЛЭ (u_{ex2}) не сформируется уровень, меньший U_{nor} , и второй ЛЭ не сможет закрыться.

Длительность сформированного импульса может быть оценена выражением:

$$t_u \approx RC \ln \frac{E_{cm} - (E_{cm} - \Delta U_1)}{E_{cm} - U_{nor}} = RC \ln \frac{\Delta U_1}{E_{cm} - U_{nor}}$$

Схемы ЖМ можно рассматривать как схему RS – триггера, в которой одна непосредственная связь заменена емкостной, в результате чего у схемы сохранилось только одно устойчивое состояние.

А можно рассматривать как двухкаскадный неинвертирующий усилитель (работа ЛЭ на спадах передаточных характеристик) с коэффициентом усиления >1 , выход которого замкнут на вход. При этом условии в схеме возникает регенеративный процесс, приводящий к быстрому переключению схемы.

8.2 АВТОКОЛЕБАТЕЛЬНЫЙ МУЛЬТИВИБРАТОР (АМ) НА ЛЭ

Автоколебательный мультивибратор может быть реализован как комбинация схем ЖМ с падающим и нарастающим хронизирующими напряжениями. Рассматривая временные диаграммы на рисунках 8.2 и 8.3 видим, что в схеме рисунка 8.2 конденсатор заряжается по цепи: выход закрытого первого ЛЭ - C - R - земля, а в схеме рисунка 8.3 - по цепи: $+E_{cm}$ - R - C - выход открытого первого ЛЭ. Если в моменты окончания формирования импульсов в схемах, производить переключение резистора R : «земля» - $+E_{cm}$ - «земля» и т.д. получим автоколебательный режим работы схемы. Автоматическое переключение резистора будет происходить при его подключении к выходу второго ЛЭ. Однако, подключение резистора R к выходу второго ЛЭ создает на него дополнительную нагрузку, что снижает его коэффициент усиления и затягивает процесс отпирания ЛЭ при достижении напряжением u_{ex2} уровня U_{nor} . Для исключения этого недостатка, к выходу первого ЛЭ подключают дополнительный третий ЛЭ, к которому и

подключают резистор. Схема АМ и временные диаграммы, поясняющие ее работу, приведены на рисунке 8.4.

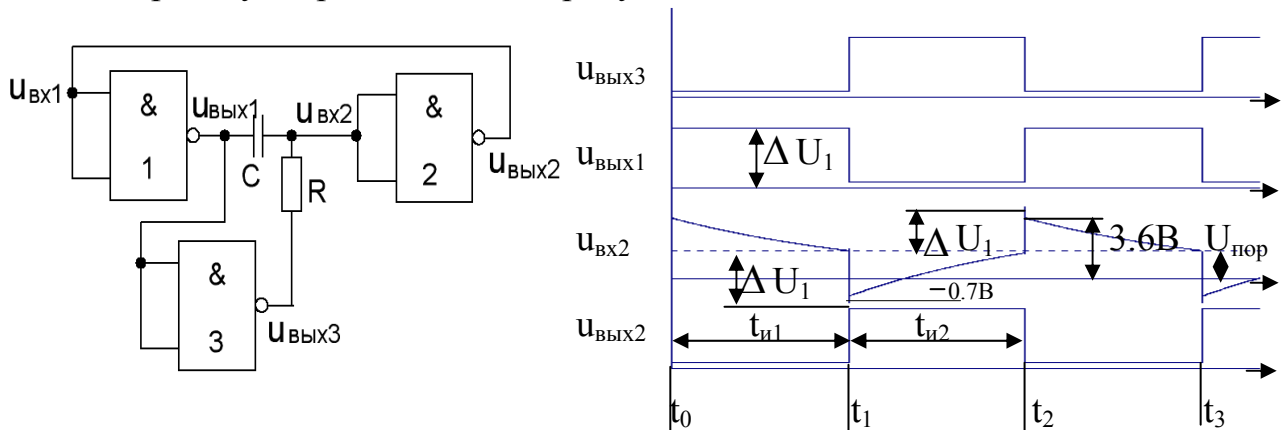


Рисунок 8.4 - Схема автоколебательного мультивибратора на ЛЭ

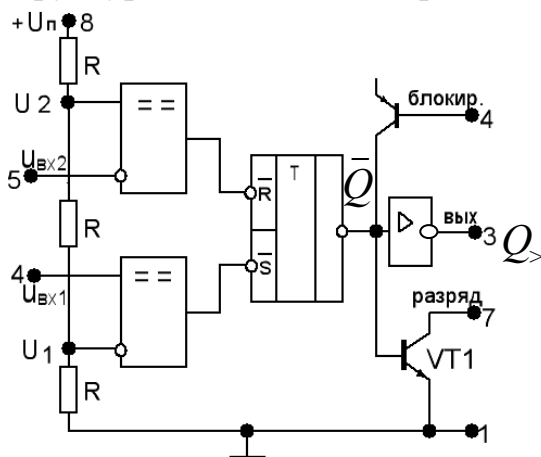
Временные диаграммы достаточно хорошо иллюстрируют работу АМ. Оба состояния временно устойчивые, т.к. при $u_{вых3} = U^0 \approx 0$ схема эквивалентна схеме с падающим хранимым напряжением, а при $u_{вых3} = U^1 > U_{пор}$ - схеме с нарастающим хранимым напряжением.

Для расчетов длительностей импульсов можно воспользоваться соотношениями: $t_{u1} \approx RC \ln \frac{3.6}{U_{пор}}$, $t_{u2} \approx RC \ln \frac{3.6 - (-0.7)}{3.6 - U_{пор}} = RC \ln \frac{4.3}{3.6 - U_{пор}}$.

После формирования отрицательного перепада (момент t_1) напряжение $u_{ex2}(t_1) = U_{пор} - \Delta U_1$ отрицательное, входной демпфирующий диод открывается и фиксирует его на уровне $-0.7В$. С этого напряжения начинается экспонента нарастания напряжения u_{ex2} . $T = t_{u1} + t_{u2}$.

8.3 МУЛЬТИВИБРАТОРЫ НА ТАЙМЕРЕ (1006ВИ1)

Таймер 1006ВИ1 - двухпороговое устройство, предназначенное для формирования стабильных временных интервалов, длительностью 10мкс...1ч. Структурная схема таймера и таблица состояний показана на рисунке 8.5.



u_{ex1}	u_{ex2}	вых.	VT1	режим
$< U_1$	$\times$	1	закрит	запуск
$> U_1$	$> U_2$	0	открыт	сброс
$> U_1$	$< U_2$	0 или 1 преды- дущее состоя- ние	открыт или закрит	формиро- вание импульса

Рисунок 8.5 - Структурная схема таймера 1006ВИ1

Таймер состоит из двух аналоговых компараторов, асинхронного потенциального RS –триггера, мощного выходного каскада, каскада с открытым коллектором и делителя напряжения, задающего опорные напряжения компараторов с высокой точностью

$$U_1 = \frac{1}{3}U_n, \quad U_2 = \frac{2}{3}U_n.$$

При построении мультивибраторов на двухпороговых устройствах, временной интервал задается интегрирующей RC –цепью.

Ждущий мультивибратор. На рисунке 8.6 приведена схема ЖМ на таймере и временные диаграммы его работы.

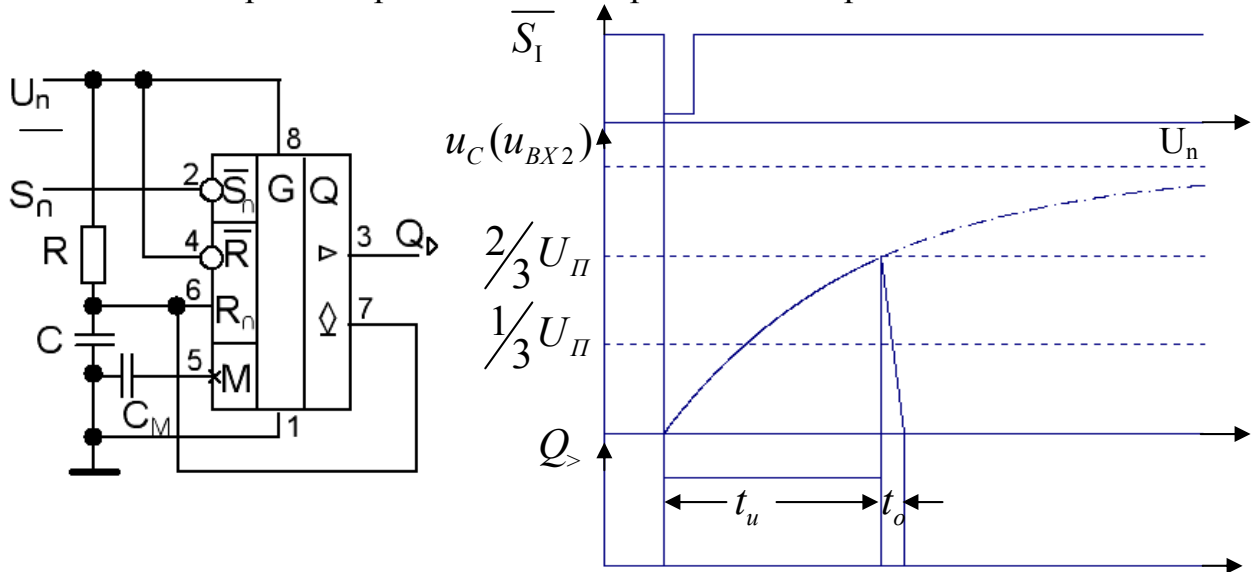


Рисунок 8.6 – Схема ЖМ на таймере 1006ВИ1

$\overline{S}_1$ и $\overline{R}_1$ – входы, на которые можно подавать как аналоговые так и цифровые сигналы.

Исходное состояние схемы: $u_{ex1}(\overline{S}_1) > U_1$, $Q = 0$ и выходной каскад с открытым коллектором удерживает конденсатор C в разряженном состоянии. При подаче сигнала $\overline{S}_1 = 0$ триггер устанавливается в состояние $\overline{Q} = 0$, транзистор каскада ОК закрывается, конденсатор C начинает заряжаться через резистор R от источника питания по закону $u_c = U_n \left[1 - \exp(-t/RC) \right]$. Как только напряжение u_c достигнет значения

$U_2 = \frac{2}{3}U_n$, сработает компаратор и триггер установится в состояние $\overline{Q} = 1$, что вызывает быстрый разряд конденсатора через низкоомный выход каскада с ОК. Длительность импульса t_u ($Q = 1$)

определяется выражением: $t_u = RC \ln \frac{U_n - 0}{U_n - \frac{2}{3}U_n} = RC \ln 3$, т. е. не за-

висит от напряжения. Этим и объясняется повышенная стабильность формируемых импульсов.

Автоколебательный мультивибратор. На рисунке 8.7 приведена схема АМ на таймере и временные диаграммы его работы.

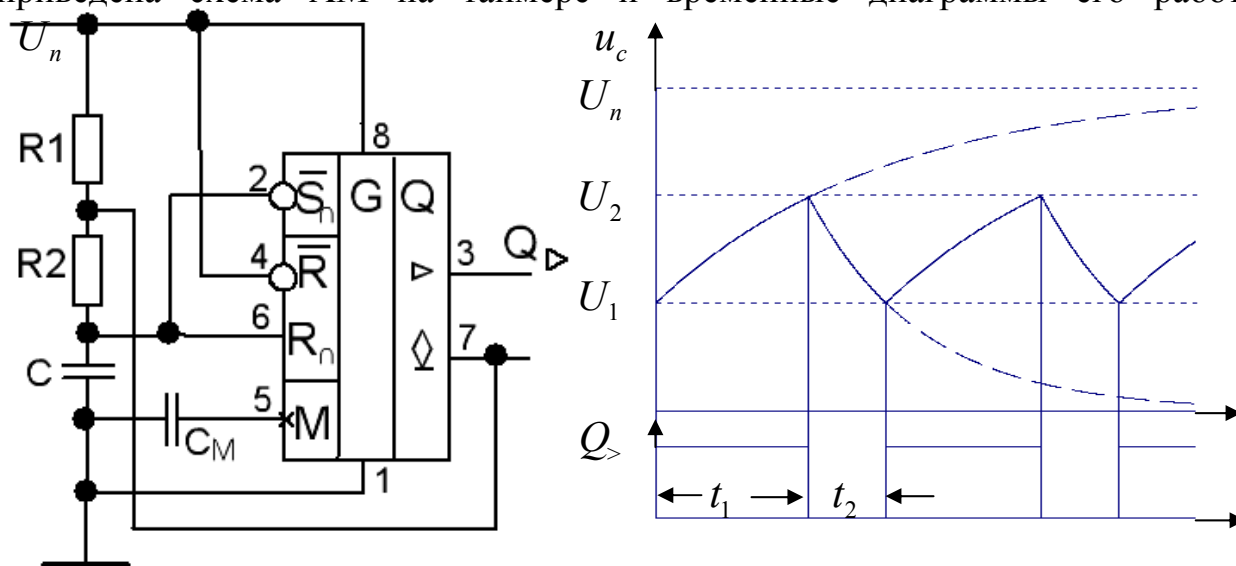


Рисунок 8.7 – Схема АМ на таймере 1006ВИ1

Конденсатор C заряжается от источника питания U_n через последовательно включенные резисторы $R1$ и $R2$ с постоянной времени $(R1 + R2)C$, а разряжается через резистор $R2$ и выходное сопротивление каскада с ОК, которым можно пренебречь. Постоянная времени разряда $R2C$. Напряжение с конденсатора C подается на входы таймера $\overline{S}_1$ и R_1 . Заряд конденсатора C происходит при выходном сигнале $Q = 1$ и закрытом транзисторе выходного каскада с ОК, интервал t_1 . Как только напряжение $u_c = u_{ex1} = u_{ex2}$ превысит U_2 (смотри таблицу состояний таймера), срабатывает верхний компаратор, триггер устанавливается в состояние $\overline{Q} = 1$ и конденсатор разряжается (t_2). Как только напряжение $u_c = u_{ex1} = u_{ex2}$ достигнет уровня U_1 , срабатывает нижний компаратор, триггер устанавливается в состояние $\overline{Q} = 0$ и конденсатор начинает снова заряжаться. Схема работает в автоколебательном режиме. Длительности временных интервалов определяются

выражениями: $t_1 = (R1 + R2)C \ln \frac{U_n - \frac{2}{3}U_n}{U_n - \frac{1}{3}U_n} = (R1 + R2)C \ln 2$, $t_2 = R2C \ln 2$.

Амплитуда выходных импульсов определяется напряжением источника питания.

8.4 ТИПОВЫЕ СХЕМЫ МУЛЬТИВИБРАТОРОВ

Мультивибраторы выпускаются в виде самостоятельных микросхем: ждущие мультивибраторы (иногда называют - одновибраторы) АГ1, АГ2, АГ3, АГ4, АГ5 и автоколебательные мультивибраторы ГГ1, ГГ2. На рисунке 8.8 приведены УГО и таблицы управления мультивибратора 555АГ3.

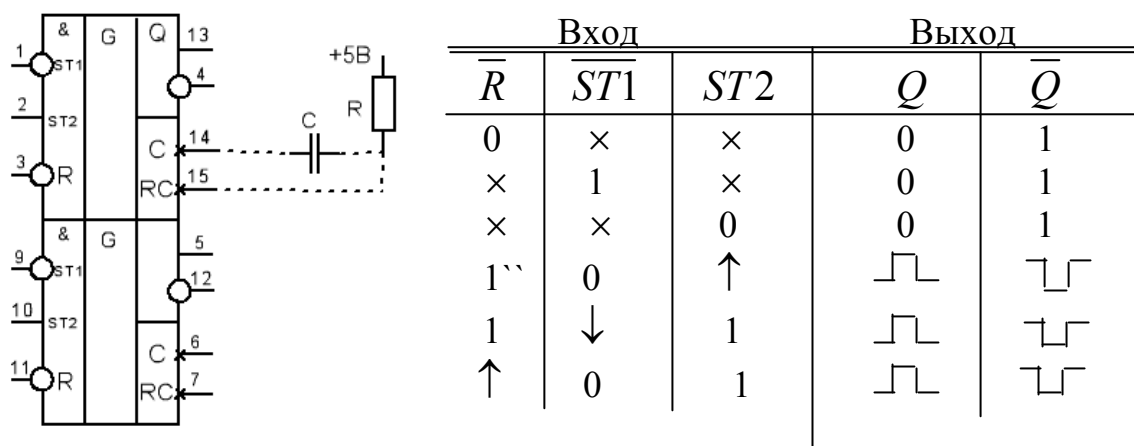


Рисунок 8.8 – УГО мультивибратора 555АГЗ

Длительность импульса можно подсчитать по формуле: для К555АГЗ $t_u = 0.45RC$, для К155АГЗ $t_u = 0.28RC(1 + 0.7/R)$ при условии $C > 1000n\Phi$, $R = 5k\Omega \div 50k\Omega$.

На рисунке 8.9 приведены УГО и графики управления частотой автоколебательного мультивибратора К531ГГ1.

Микросхема 531ГГ1 – два генератора прямоугольных импульсов со скважностью 2 (меандр), частота которых управляется напряжением. Генераторы имеют входы:

- $FC1$ – вход управления частотой, подается напряжение $U_{FC1} = 0 \div 5V$;
- $FC2$ – вход управления диапазоном частоты, подается напряжение $U_{FC2} = 0 \div 5V$;
- $C1, C2$ – входы подключения конденсатора $C = 9n\Phi \div 500мк\Phi$ или пьезоэлектрического резонатора;
- $\overline{E}$ – вход разрешения генерации, при $\overline{E} = 1$ генерация отсутствует.

При $U_{FC2} = 0$, для расчета частоты генерации можно использовать формулу $f = 500/C$ МГц при емкости C , заданной в пФ.

Можно воспользоваться приведенным на рисунке 8.9 графиком.

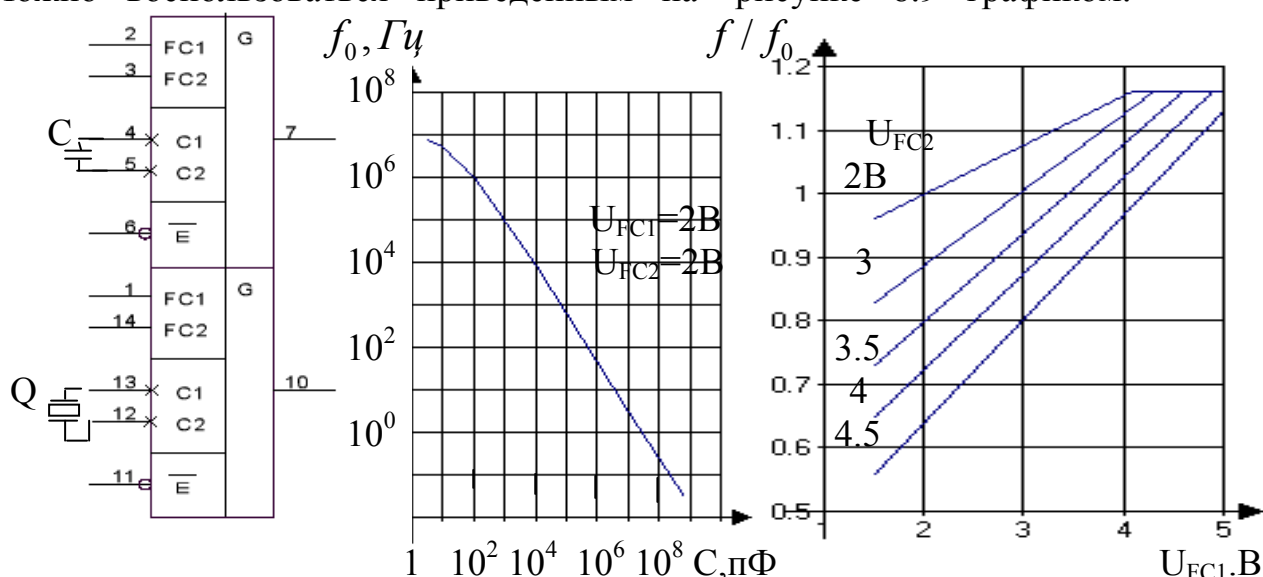


Рисунок 8.9 – Мультивибратор – автогенератор 531ГГ1

9. ГЕНЕРАТОРЫ ЛИНЕЙНО ИЗМЕНЯЮЩЕГОСЯ НАПРЯЖЕНИИ (ГЛИН)

Линейно изменяющиеся напряжения используются для развертки луча в различных электронно-лучевых трубках, при широтно-импульсной модуляции и демодуляции сигналов, в аналого-цифровых преобразователях и в других устройствах.

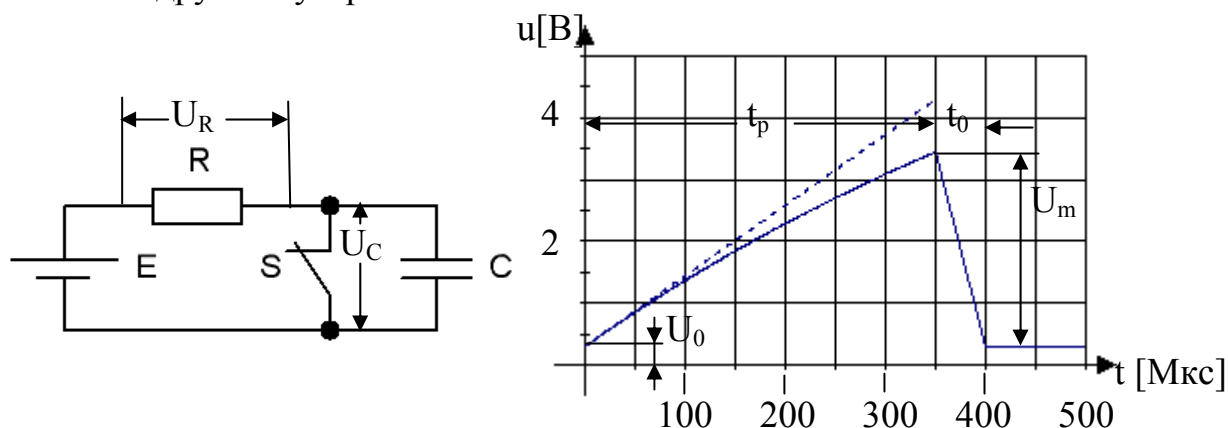


Рисунок 9.1 – Принцип формирования и основные параметры ЛИН

Для получения ЛИН обычно используется заряд или разряд конденсатора во время рабочего хода с последующим восстановлением исходного состояния во время обратного хода. На рисунке 9.1 приведена схема, поясняющая принцип формирования ЛИН, используя заряд конденсатора. При замкнутом ключе S конденсатор C разряжен, на нем сохраняется остаточное напряжение U_0 . После размыкания ключа, в течение времени t_p , конденсатор заряжается по экспоненте с постоянной времени RC , а после замыкания ключа, конденсатор достаточно быстро разряжается через ключ (интервал t_o). Схема вернулась в исходное состояние.

ЛИН характеризуется следующими основными параметрами: начальным уровнем U_0 , амплитудой U_m , длительностью рабочего t_p и обратного t_o ходов, периодом повторения T , коэффициентом нелинейности ε .

Коэффициент нелинейности оценивает степень линейности рабочего участка напряжения и определяется как относительное изменение скорости в начале и в конце рабочего хода.

$$\varepsilon = \frac{\frac{du}{dt} \Big|_{t=0} - \frac{du}{dt} \Big|_{t=t_p}}{\frac{du}{dt} \Big|_{t=0}} = \left| \frac{K_n - K_k}{K_n} \right| = \left| \frac{\Delta K}{K_n} \right| \quad \text{где } K_n, K_k \text{ — скорость}$$

изменения напряжения в начале и в конце рабочего хода. При заряде конденсатора, напряжение на нем определяется выражением

$u_c(t) = \frac{1}{C} \int i_c dt$, откуда $\frac{du_c(t)}{dt} = \frac{i_c}{C}$. Подставляя значение производной в выражение для коэффициента нелинейности, получим

$\varepsilon = \frac{i_{c,n} - i_{c,k}}{i_{c,n}} = \frac{\Delta i_c}{i_{c,n}}$. Таким образом, при использовании при формировании ЛИН заряда (разряда) конденсатора, коэффициент нелинейности определяется как относительное изменение зарядного (разрядного) тока в начале и в конце t_p .

Из последнего выражения для ε следует, что для улучшения качества ЛИН, необходимо обеспечить постоянство зарядного (разрядного) тока на интервале t_p . Какими способами это сделать?

В схеме рисунка 9.1 зарядный ток конденсатора $i_c = \frac{E - u_c}{R} = \frac{u_R}{R}$.

По мере заряда конденсатора напряжение u_c увеличивается и числитель, падение напряжения на резисторе u_R , уменьшается – уменьшается и ток i_c .

Чтобы обеспечить постоянство тока i_c , необходимо с уменьшением u_R уменьшать, пропорционально, сопротивление резистора R . В цепи заряда конденсатора линейное сопротивление следует заменить на нелинейное, сопротивление которого зависит от приложенного к нему напряжения. Таким сопротивлением может быть транзистор. Его коллекторный ток слабо зависит от напряжения на коллекторе $i_k = f(u_k)$, (рисунок 5.1).

Другой способ стабилизации зарядного тока – включение в цепь заряда конденсатора источника напряжения, которое (компенсирующая ЭДС) изменяется по тому же закону, что и напряжение на конденсаторе C , но имеет обратную полярность. Зарядный ток будет определяться выражением:

$i_c = \frac{E - u_c + u(t)}{R}$, и если $u(t) = u_c(t)$, то $i_c = E/R = \text{пост.}$

Напряжения $u(t)$ формируются с помощью усилителей. В зависимости от способа включения усилителя различают схемы с положительной и отрицательной обратной связью.

9.1 ПРОСТЕЙШИЙ ГЛИН (заряд конденсатора через резистор R)

В случае, когда не требуется высокая линейность рабочего участка напряжения, применяют заряд (рисунок 9.2) конденсатора через линейное сопротивление R .

В схеме в качестве ключа используется ЛЭ с ОК. Резистор R_0 ограничивает разрядный ток конденсатора допустимым значением $I_{\text{вых}}^0$ ЛЭ.

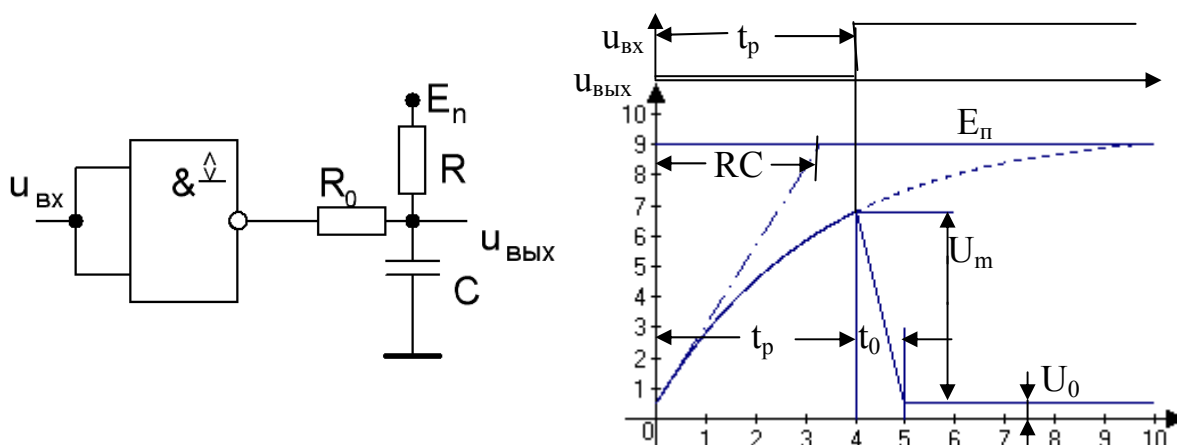


Рисунок 9.2 – Простейший ГЛИН

Когда $u_{\text{вх}} = U^0$, выходной транзистор ЛЭ с ОК закрыт, конденсатор заряжается по закону $u_{\text{вых}} = u_c = (E_n - U_0)(1 - e^{-t/RC}) \approx E_n(1 - e^{-t/RC})$.

Амплитуда выходного напряжения $U_m = E_n(1 - e^{-t_p/RC})$.

Когда $u_{\text{вх}} = U^1$, выходной транзистор ЛЭ с ОК открыт, конденсатор разряжается через $R_0 - r_{\text{вых,ЛЭ}}$. Время обратного хода $t_0 \approx 3R_0C$ ($R_0 \gg r_{\text{вых,ЛЭ}}$).

Скорость нарастания выходного напряжения $\frac{du_{\text{вых}}}{dt} = \frac{E_n}{RC} e^{-t/RC}$, подставив в выражение коэффициента нелинейности, получим:

$\varepsilon = 1 - e^{-t_p/RC} \approx t_p / RC$, при $t_p = RC$. Коэффициент нелинейности можно определить через зарядный ток конденсатора:

$$i_{c,n} = \frac{E_n - u_{c,\min}}{R}, \quad i_{c,k} = \frac{E_n - u_{c,\max}}{R} \quad \text{тогда} \quad \varepsilon = \frac{-u_{c,\min} + u_{c,\max}}{E_n - u_{c,\min}} \approx \frac{U_m}{E_n} = \xi, \quad \text{где}$$

ξ - коэффициент использования напряжения источника питания. Параметр, характеризующий качество схемы. Для получения малых значений ε , приходится выбирать значение E_n во много раз превышающее амплитуду U_m . Схема пригодна к применению при сравнительно невысокой линейности (примерно 0.1).

9.2 ГЛИН С ПОЛОЖИТЕЛЬНОЙ ОБРАТНОЙ СВЯЗЬЮ

На рисунке 9.3 приведено: схема ГЛИН с положительной обратной связью, эквивалентная схема заряда конденсатора во время формирования напряжения рабочего хода, временные диаграммы работы схемы. Роль источника компенсирующей ЭДС выполняет усилитель с коэффициентом передачи $K_n = K / (1 + K) \approx 1$, выполненный на охваченном отрицательной обратной связью по постоянному току операционном

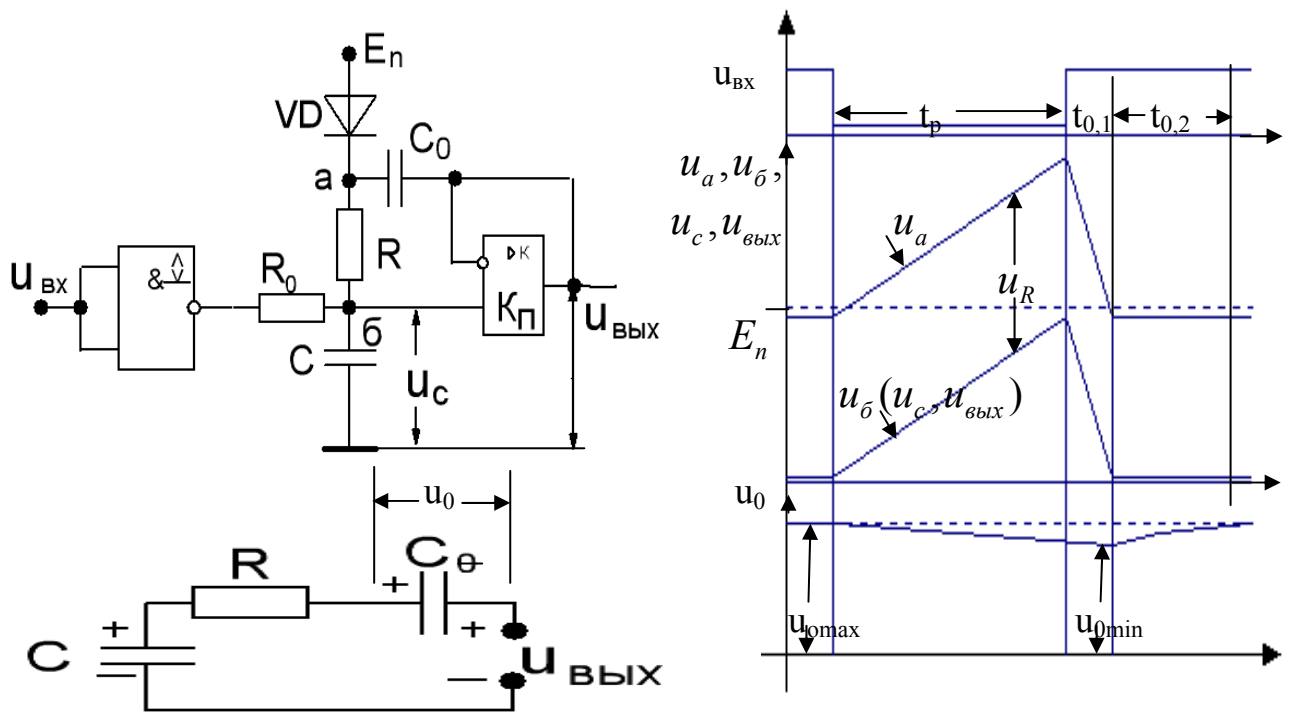


Рисунок 9.3 – Схема ГЛИН с положительной обратной связью

усилителе (выход усилителя соединен с инвертирующим входом, K – коэффициент усиления без обратной связи). $C_0 \gg C$.

Исходное состояние схемы: $u_{\text{вх}} = U^1$, выходной транзистор ЛЭ с ОК открыт, конденсатор C разряжен до $u_{c,\text{min}}$, конденсатор C_0 заряжен (по цепи $E_n \rightarrow VD \rightarrow C_0 \rightarrow u_{\text{вблх}}$) до напряжения

$$u_{0,\text{max}} = E_n - U_{VD,np} - u_{\text{вблх},\text{min}} \approx E_n.$$

Потенциал точки “а”: $u_a = E_n - u_{VD,np} = u_0 + u_{\text{вблх}}$

Формирование рабочего участка ЛИН (интервал t_p):

- при $u_{\text{вх}} = U^0$, выходной транзистор ЛЭ с ОК закрывается и начинается заряд конденсатора C по цепи $E_n \rightarrow VD \rightarrow R \rightarrow C$;

- напряжение u_c повышается, повышается и потенциал точки “а” $u_a = u_0 + u_{\text{вблх}} = u_0 + K_n u_c$. Как только разность потенциалов $u_a - E_n$ превысит порог запирающего диода VD , диод закроется;

- эквивалентная схема дальнейшего заряда конденсатора C приведена на рисунке 9.3. Конденсатор C заряжается от конденсатора C_0 по цепи $C_0 \rightarrow R \rightarrow C \rightarrow u_{\text{вблх}} \rightarrow C_0$ ($C_0 \gg C$ - исполняет роль источника энергии, а $u_{\text{вблх}}$ - компенсирующая ЭДС).

Определим параметры ЛИН. Запишем выражение для зарядного тока

$$i_c = \frac{u_0 - u_c + u_{\text{вблх}}}{R} = \frac{u_0 - u_c + K_n u_c}{R} = \frac{u_0 - (1 - K_n) u_c}{R},$$

$i_{c,n}$ получим при $u_{0,\text{max}}$ и $u_{c,\text{min}}$, а $i_{c,k}$ - при $u_{0,\text{min}}$ и $u_{c,\text{max}}$.

Коэффициент нелинейности

$$\varepsilon = \frac{i_{c,n} - i_{c,k}}{i_{c,n}} = \frac{u_{0,\max} - u_{0,\min} + (u_{c,\max} - u_{c,\min})(1 - K_n)}{u_{0,\max} - u_{c,\min}(1 - K_n)} = \frac{\Delta u_0 + \Delta u_c(1 - K_n)}{u_{0,\max}} =$$

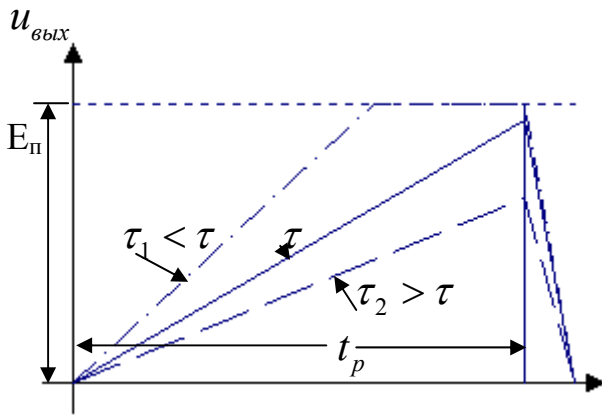
$$= \frac{\Delta u_c}{u_{0,\max}} \left[\frac{\Delta u_0}{\Delta u_c} + (1 - K_n) \right] = \frac{U_m}{u_{0,\max}} \left(\frac{C}{C_0} + 1 - K_n \right). \quad \text{Выражением}$$

$u_{c,\min}(1 - K_n) = u_{0,\max}$ пренебрегаем. При заряде конденсатор C получает заряд $\Delta q = \Delta u_c C$, а конденсатор C_0 теряет такой же заряд

$$\Delta q = \Delta u_0 C_0, \quad \text{откуда} \quad \Delta u_0 / \Delta u_c = C / C_0.$$

Для улучшения линейности ЛИН необходимо, чтобы лучше выполнялись условия $C_0 \gg C$, $K_n \rightarrow 1$.

Запишем выражение, связывающее величины $\tau = RC$, U_m , t_p .



Неудачный выбор соотношения τ и t_p приводит или к уменьшению амплитуды ($\tau_2 > \tau$) или к увеличению коэффициента нелинейности ($\tau_1 < \tau$, $\varepsilon = 1$).

Сказанное иллюстрируется рисунком, где τ - оптимальное значение постоянной времени.

Полагаем, что конденсатор C заряжается током $i_{c,n} = u_{0,\max} / R$, тогда $U_m = \Delta u_c = (i_{c,n} / C) \Delta t = (u_{0,\max} t_p) / (RC)$. Задаваясь, например, значениями U_m и t_p , находим величину RC .

Восстановление исходного состояния схемы начинается с момента окончания интервала t_p и установления $u_{ex} = U^1$. Выходной транзистор ЛЭ с ОК открывается, начинается разряд конденсатора C через R_0 и выход ЛЭ. В конце разряда конденсатора C потенциал точки "а" понижается ниже уровня E_n , диод VD открывается и начинается заряд конденсатора C_0 . Время восстановления складывается из двух этапов: времени разряда конденсатора C $t_{0,1} \approx 3R_0C$ и времени заряда конденсатора C_0 $t_{0,2} \approx 3(R_{VD,np.} + R_{вых,нов.})C_0$. Схема вернулась в исходное состояние.

9.3 ГЛИН С ОТРИЦАТЕЛЬНОЙ ОБРАТНОЙ СВЯЗЬЮ

На рисунке 9.4 приведено: схема ГЛИН с отрицательной обратной связью и временные диаграммы, поясняющие ее работу.

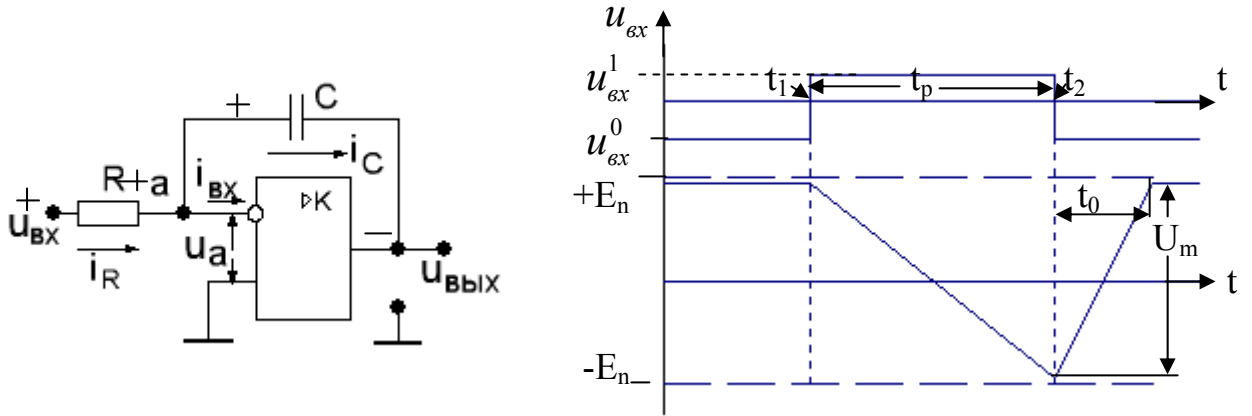


Рисунок 9.4 - ГЛИН с отрицательной обратной связью

Роль источника компенсирующей ЭДС выполняет операционный усилитель (ОУ) с отрицательной обратной связью через емкость C формирующей цепи (обратная связь по переменному току). Современные ОУ имеют коэффициенты усиления $K=10^4 \dots 10^6$ и высокие входные сопротивления $R_{вх} > 10^5 \dots 10^8$ Ом. На входе ОУ устанавливается дифференциальный каскад, поэтому входное напряжение усилителя определяется как разность потенциалов между прямым и инверсным входами усилителя. $u_{вых} = (u_{вх}^+ - u_{вх}^-)K$. Максимальное значение $u_{вых}$ ограничено напряжением питания E_n . Пусть $E_n = 10V$, $K = 10^4$, тогда максимальное значение $(u_{вх}^+ - u_{вх}^-) = 10^{-3}V = 1mV$. Прямой и инверсный входы можно считать равнопотенциальными точками.

Исходное состояние схемы: $u_{вх} = -u_{вх}^0$, $u_{вых} \approx +E_n$, $u_a \approx 0$, конденсатор C заряжен до напряжения E_n ($u_a + u_c - u_{вых} = 0$).

Формирование рабочего участка ЛИН начинается в момент времени t_1 с установления $u_{вх} = u_{вх}^1$. Происходит перезаряд конденсатора по цепи $u_{вх} \rightarrow R \rightarrow C \rightarrow u_{вых}$. Определим выражение для зарядного тока конденсатора C . Для точки "а" $i_c = i_R - i_{вх}$.

$$i_c = \frac{u_{вх}^1 - u_a}{R} - \frac{u_a}{R_{вх}} = \frac{u_{вх}^1}{R} - u_a \left(\frac{1}{R} + \frac{1}{R_{вх}} \right).$$

Если пренебречь вторым слагаемым малой величины (смотри выше), то $i_c = \frac{u_{вх}^1}{R}$. Для контура

$u_a \rightarrow C \rightarrow u_{вых}$ $u_a + u_c - u_{вых} = 0$. Пренебрегая $u_a \approx 0$, получим

$$u_{вых} = u_c = \frac{1}{C} \int i_c dt = \frac{1}{RC} \int u_{вх}^1 dt.$$

Напряжение на выходе схемы пропорционально интегралу от входного напряжения. Второе название схемы - интегратор. Определим выражение для коэффициента нелинейности:

$i_{c,н}$ получим при $u_{a,н}$, а $i_{c,к}$ - при $u_{a,к}$. $\varepsilon = \frac{(u_{a,к} - u_{a,н})(1/R + 1/R_{ex})}{u_{ex}^1/R - u_{a,н}(1/R + 1/R_{ex})}$.

Пренебрегая вторым слагаемым в знаменателе и принимая во внимание, что

$$u_{a,к} - u_{a,н} = \Delta u_a = \Delta u_{вых} / K = U_m / K, \text{ получим } \varepsilon = \frac{U_m}{Ku_{ex}^1} \left(1 + \frac{R}{R_{ex}} \right). \text{ Чем}$$

больше K и R_{ex} , тем лучше линейность ЛИН.

Выражение для определения постоянной времени цепи $RC = \frac{u_{ex}^1}{U_m} t_p$.

Стабилизация зарядного тока i_c ; i_R происходит следующим образом:

$$- i_c = \frac{u_{ex}^1 - u_c + u_{вых}}{R}, \quad u_a = u_{ex}^1 - i_c R \quad (i_R = i_c);$$

- при перезаряде конденсатора происходит изменение напряжения u_c , должен изменяться и ток i_c . Изменение i_c приводит к изменению падения напряжения на R , т.е. к изменению напряжения на входе усилителя u_a , изменяется напряжение $u_{вых}$, которое компенсирует изменение u_c , стабилизируя ток i_c .

Восстановление схемы начинается в момент времени t_2 , с изменения u_{ex}^1 на u_{ex}^0 . Происходит перезаряд конденсатора, причем, постоянным током. Время восстановления схемы $t_0 = \frac{U_m}{u_{ex}^0} RC$. Схема вернулась в исходное состояние.

10. ЦИФРО-АНАЛОГОВЫЕ ПРЕОБРАЗОВАТЕЛИ (ЦАП)

Цифро-аналоговыми преобразователями (ЦАП) называются устройства, генерирующие выходную аналоговую величину, соответствующую цифровому коду, поступающему на вход преобразователя.

Область применения ЦАП достаточно обширна:

- составная часть быстродействующих АЦП;
- связь и передача данных;
- испытательная и измерительная техника;
- вычислительная техника;
- дисплеи.

Цифро-аналоговое преобразование, как правило, состоит в суммировании эталонных величин, соответствующих разрядам входного кода. При использовании двоичного позиционного кода, значения всех разрядов кода поступают на входы ЦАП одновременно, параллельно. Работа таких ЦАП описывается уравнением:

$$Y = P(a_n 2^{-1} + a_{n-1} 2^{-2} + \dots + a_2 2^{-(n-1)} + a_1 2^{-n}), \text{ где}$$

- Y – выходная величина;
- P – опорный сигнал;
- a_i – значения соответствующих двоичных разрядов, которые = 0 или 1;
- n – число разрядов.

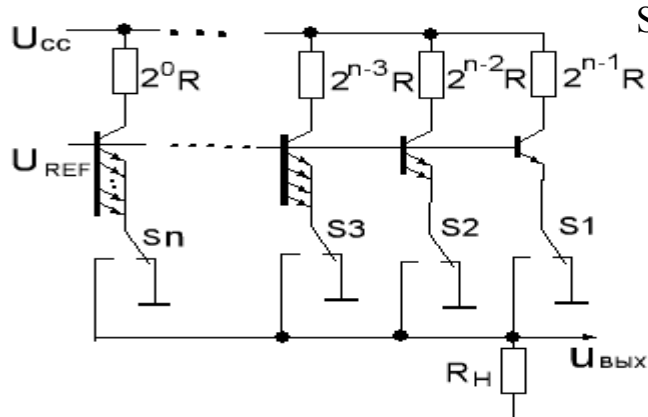
В преобразователе из опорного сигнала формируются эталонные величины, соответствующие весам разрядов входного кода, которые суммируются и образуют дискретные значения выходной аналоговой величины. Эталонными величинами могут быть напряжения, токи, сопротивления.

ЦАП можно классифицировать по признакам:

- способу формирования выходного сигнала: суммированием напряжений, делением напряжений, суммированием токов;
- роду выходного сигнала: с токовым выходом, с выходом по напряжению;
- полярности выходного сигнала: униполярные, биполярные;
- конструктивно-технологическому исполнению: модульные, гибридные, интегральные.

Основные структуры, используемые в ЦАП:

- матрица с взвешенными резисторами, с суммированием токов.



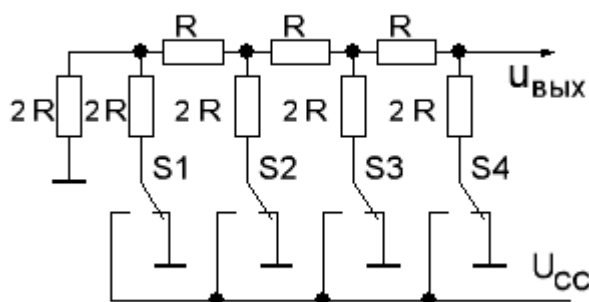
$S_n \dots S_1$ – аналоговые ключи, управляемые двоичным кодом $a_n \dots a_2 a_1$.
 $R, 2R, 4R, \dots, 2^{n-1}R$ – матрица взвешенных резисторов, формирующая эталонные токи, пропорциональные весам разрядов двоичного кода. Сумма эталонных токов $\sum I$, протекающих через

общий резистор $R_H = R$, создает на нем падение напряжения

$u_{вых} = \sum I R_H$, пропорциональное двоичному числу. Транзисторы – стабилизаторы токов, реагирующие на изменения напряжения питания и условий окружающей среды, управляются напряжением U_{REF} . В многоэмиттерных транзисторах добиваются равномерной плотности токов эмиттерных переходов и, как следствие, идентичности входных характеристик;

Структура характеризуется малой рассеиваемой мощностью, независимостью токов разрядов друг от друга, большим диапазоном сопротивлений резисторов (трудно обеспечить точное их соотношение при большом числе разрядов), большим значением напряжения смещения нуля на выходе;

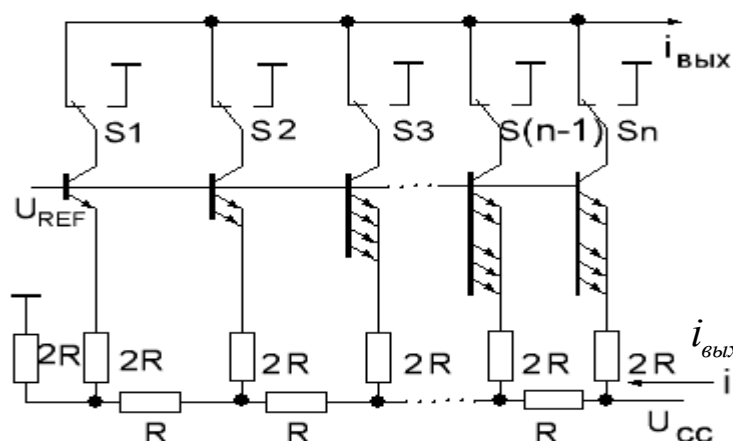
- лестничная матрица $R - 2R$, с суммированием напряжений. Особенность матрицы – сопротивление влево от любого узла (точки соединения



резисторов) равно $2R$. При двоичном числе $a_4a_3a_2a_1=1000$, выходное напряжение $u_{\text{вых}} = U_{\text{cc}} 2R / (2R + 2R) = u_{\text{cc}} 2^{-1}$. При двоичном числе 0100 $u_{\text{вых}} = U_{\text{cc}} 2^{-2}$. В общем случае

$u_{\text{вых}} = U_{\text{cc}} (a_4 2^{-1} + a_3 2^{-2} + a_2 2^{-3} + a_1 2^{-4})$. Этот вариант матрицы практически не используется из-за низкого быстродействия. Аналоговые ключи коммутируют напряжение U_{cc} , требуется значительное время на перезаряд паразитных емкостей;

- лестничная матрица $R-2R$, с суммированием токов. Предыдущий вариант матрицы включается в инверсном режиме, там, где был выход, подают опорное напряжение U_{cc} , а точка приложения опорного напряжения становится выходом тока $i_{\text{вых}}$. Входное сопротивление матри-



цы равно R . Входной ток $i = U_{\text{cc}} / R$. Поскольку сопротивление влево от любого узла равно $2R$, то в каждом узле входящий ток делится на 2, создавая эталонные токи.

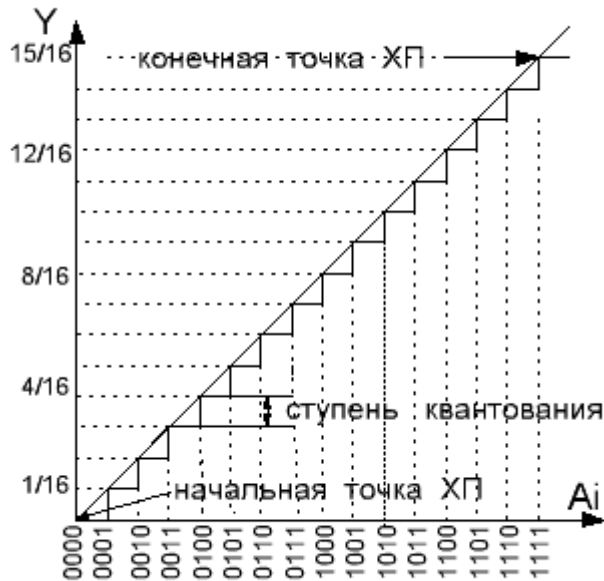
$$i_{\text{вых}} = i(a_n 2^{-1} + a_{n-1} 2^{-2} + \dots + a_1 2^{-n})$$

В схеме с суммированием токов, аналоговые ключи распределяют токи между

почти эквипотенциальными точками, что сокращает время переходных процессов и приводит к повышению быстродействия.

В матрице $R-2R$ суммарное сопротивление резисторов и диапазон сопротивлений намного меньше, чем в первой структуре, не зависит от количества разрядов, однако, при «подгонке» тока одного из разрядов изменяются токи соседних, что создает неудобства при настройке прибора.

П а р а м е т р ы Ц А П. При последовательном возрастании значений входного цифрового сигнала A_i от A_0 до A_{max} через $1MЗР$ выходной сигнал $y_i(t)$ образует ступенчатую кривую. Такую зависимость называют характеристикой преобразования (ХП) ЦАП. ХП может быть задана графически, таблицей или аналитическим выражением. Рассматриваемые ЦАП имеют линейную ХП. В системе координат код (A_i) - выходная аналоговая величина (y_i) ХП



изображается прямой, проходящей через начало координат (рисунок 10.1). Иногда ХП представляют в виде ступенчатой линии, что подчеркивает дискретность изменения как значения кода, так и выходной аналоговой величины.

При изменении значений входного кода A_i от начального значения до конечного, выходная аналоговая величина

y_i дискретно изменя-

ется в некотором интервале.

Рисунок 10.1 - Номинальная (идеальная) ХП 4-х разрядного ЦАП

Интервал значений выходной аналоговой величины от начальной до конечной точки ХП, называется **диапазоном выходной величины**, а разность между максимальным и минимальным значением этой величины - амплитудой ее изменения $Y_m = y_{\max} - y_{\min}$. Значение дискретного изменения выходной аналоговой величины при изменении значения входного кода на единицу называется **ступенью квантования** (преобразования). В случае двоичного линейного ЦАП, для номинальной характеристики все ступени равны:

$$h = (y_{\max} - y_{\min}) / (2^n - 1) = Y_m / (2^n - 1)$$

Номинальное значение ступени квантования, представляющее наименьшее изменение выходной аналоговой величины, является **разрешающей способностью преобразования**. Разрешающая способность, как и ступень преобразования, выражается в единицах выходной аналоговой величины или в процентах от номинальной амплитуды изменения выходной аналоговой величины. Например, 10-ти разрядный ЦАП, имеющий выходной сигнал в конечной точке ХП равный 10 В, обладает разрешающей способностью $10 / (2^{10} - 1) = 10 / 1023 = 9.78 [мВ]$ или 0.0978%.

Для действительной ХП ступени квантования в разных точках отличаются друг от друга. В этом случае подсчитывают среднее значение ступени квантования: $\bar{h} = (y_{\max} - y_{\min}) / (2^n - 1)$. Это значение может служить единицей измерения выходной аналоговой величины, и его называют **единицей младшего значащего разряда (1МЗР)**. Такая единица измерения наглядно представляет все параметры выходной аналоговой величины.

Одной из основных задач преобразования является получение точного соответствия (однозначности) входных и выходных сигналов, что оценивается по отлнчию реальной ХП от идеальной. В общем случае,

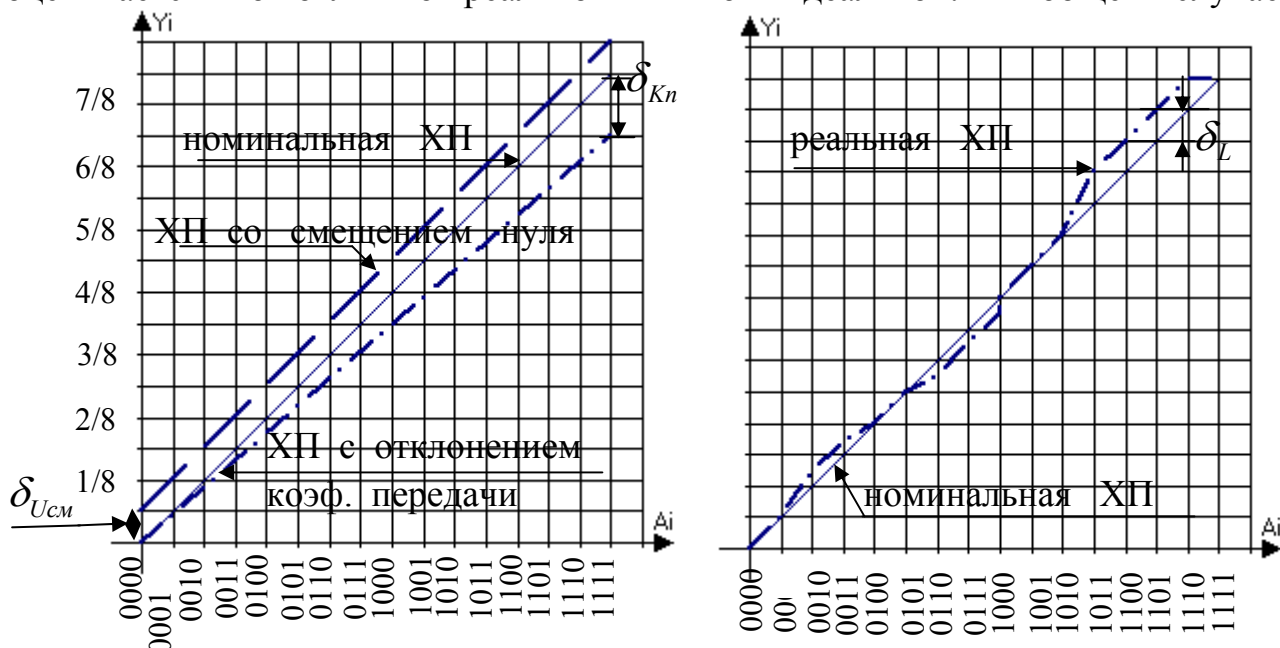


Рисунок 10.2 - Погрешности преобразования

точность преобразования характеризуется погрешностью преобразования, состоящей из методической и инструментальной (статической) погрешностей. Последняя вызывается неточностью изготовления элементов преобразователя, изменением параметров элементов под влиянием внешних факторов и времени. В частности, абсолютная погрешность (точность) преобразования δ_{FS} состоит из суммы погрешностей: смещение нуля δ_{Ucm} , изменения коэффициента передачи δ_{Kn} нелинейности δ_L .

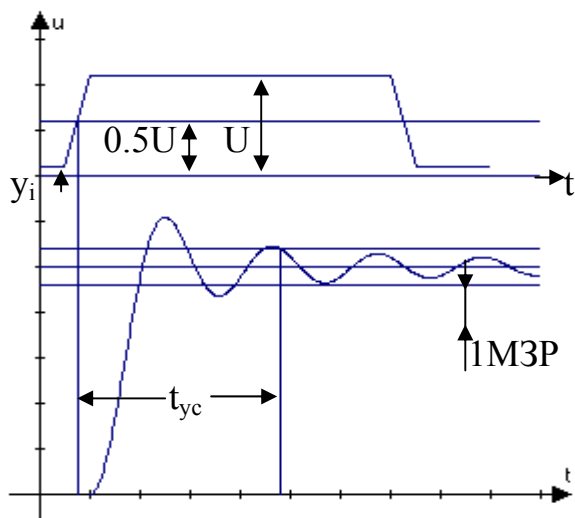
Погрешность смещения δ_{Ucm} - это выходное напряжение ЦАП при нулевом коде на входе. Она может быть скомпенсирована внешними регулирующими устройствами.

Погрешность усиления (коэффициента передачи) δ_{Kn} - это изменение по крутизне реальной ХП по отношению к идеальной и оценивается по их отлнчию в конечной точке ХП. Она может быть скомпенсирована путем регулировки эталонного напряжения или тока.

Погрешность линейности (нелинейность) δ_L - это максимальное отклонение реальной (измеренной) ХП от идеальной. Эта погрешность не может быть скомпенсирована подстройкой (причина в не точности и не идентичности параметров элементов). Смысл погрешностей преобразования иллюстрируется на рисунке 10.2.

Все рассмотренные статические погрешности выражаются в процентах от полной шкалы или в единицах МЗР.

Основным динамическим параметром ЦАП является время установления, представляющее собой интервал времени от момента поступления входного цифрового кода (изменения кода на полную шкалу)



до момента, когда выходной аналоговый сигнал достигнет установившегося значения с за-

данной погрешностью (обычно $\pm 0.5 \text{ МЗР}$). На рисунке - это интервал времени t_{yc} от момента достижения половины амплитуды логического уровня до момента, когда кривая выходного сигнала в последний раз пересекает одну

из границ зоны, ограниченной $y_{\max} - 0.5 \text{ ЕМР}$ и $y_{\max} + 0.5 \text{ ЕМР}$.

Время установления определяет общее быстродействие ЦАП, так как при непрерывно изменяющихся значениях кодов на входах, считывание информации с выхода ЦАП должно производиться после окончания всех переходных процессов в нем. Приведенные выше параметры характеризуют точность ЦАП в определенных неизменных условиях эксплуатации. Для описания поведения ЦАП в изменяющихся внешних условиях используются температурные коэффициенты параметров и коэффициенты влияния нестабильности источников напряжения питания на параметры.

Общий температурный коэффициент определяется температурными коэффициентами резисторной матрицы, источника опорного напряжения, усиления αK_n , смещения нуля $\alpha U_{см}$ и нелинейности $\alpha \delta_L$, задаваемыми в процентах на градус Цельсия.

Чувствительность ЦАП к нестабильности источников питания определяется как изменение выходного напряжения в процентах при изменении значения напряжения питания на 1% (например, $\pm 0.01\% / \%$).

11. АНАЛОГО-ЦИФРОВЫЕ ПРЕОБРАЗОВАТЕЛИ (АЦП)

Аналого-цифровыми преобразователями называются устройства, осуществляющие преобразование аналоговых сигналов в соответствующие им цифровые сигналы, т.е. преобразующие сигналы с непрерывной шкалой значений в сигналы, имеющие дискретную шкалу значений.

Процедура аналого-цифрового преобразования непрерывных сигналов представляет собой преобразование непрерывной функции $u(t)$, описывающей исходный сигнал, в последовательность чисел $\{u(t_n)\}$,

$n = 0, 1, 2, \dots$, отнесенных к некоторым фиксированным моментам времени. В большинстве случаев эту процедуру можно разделить на две самостоятельных операции. Первая называется дискретизацией и состоит в преобразовании непрерывной функции $u(t)$ в непрерывную последовательность $\{u(t_n)\}$. Вторая называется квантованием и состоит в преоб

разовании непрерывной последовательности $\{U(t_n)\}$ в дискретную последовательность $\{\mathcal{U}(t_n)\}$.

В основе дискретизации непрерывных сигналов лежит принципиальная возможность представления их в виде отсчетов в дискретные моменты времени - теорема отсчетов. Согласно этой теореме по отсчетам можно восстановить исходный непрерывный сигнал. Моменты времени производства отсчетов, период дискретизации, выбирается из условия $\forall t = 1/2F_m$, где F_m - максимальная частота спектра сигнала.

Особенность аналого-цифрового преобразования в том, что за счет конечного времени одного преобразования и неопределенности момента его окончания не удастся получить однозначного соответствия между значениями отсчетов и моментами времени, к которым их следует отнести. В результате при работе с изменяющимися во времени сигналами возникают специфические (апертурные) погрешности, динамические по своей природе. В случае достаточно узкополосных сигналов, эти погрешности не велики и операции дискретизации и квантования можно совместить. При широкополосных сигналах апертурная погрешность сказывается сильнее, для ее уменьшения операции квантования и дискретизации разделяют.

Наибольшее распространение получил метод классификации АЦП по виду алгоритма работы (как во времени разворачивается процесс преобразования): последовательного счета, поразрядного кодирования (уравновешивания), прямого считывания (параллельные).

П о с л е д о в а т е л ь н ы й п р е о б р а з о в а т е л ь (АЦП) двухтактного интегрирования. Принцип работы иллюстрируется структурной схемой и временными диаграммами.

Своим названием преобразователь обязан наличию в структуре интегратора. Преобразователь состоит из аналоговой части: ключи $S1...S4$, источники опорных напряжений (ИОН) $+U_{REF}$ и $-U_{REF}$, интегратор ($R_{ИНТ}$, $C_{ИНТ}$, усилитель K), компаратор ($=$); и цифровой части: схема управления, счетчик, выходной регистр.

Цикл аналого-цифрового преобразования состоит из двух этапов:

- интегрирование входного напряжения U_{IN} в течение фиксированного времени $T_{ИНТ}$. Напряжение на выходе интегратора пропорционально входному напряжению и равно $U_3 = U_{IN} T_{ИНТ} / R_{ИНТ} C_{ИНТ}$;

- интегрирование опорного напряжения, т.е. разряд интегрирующего конденсатора $C_{ИНТ}$ за время $T_{ИЗМ} = (R_{ИНТ} C_{ИНТ} U_3) / U_{REF} = U_{IN} (T_{ИНТ} / U_{REF})$, пропорциональное входному напряжению.

Измерив интервал $T_{ИЗМ}$ (заполнив его тактовыми импульсами с периодом T_T), получим цифровой эквивалент аналогового сигнала

$$N1 = (U_{IN1} T_{ИНТ}) / (U_{REF} T_T), \quad N2 = (U_{IN2} T_{ИНТ}) / (U_{REF} T_T).$$

Рабочие этапы интегрирующего АЦП устанавливаются с помощью аналоговых ключей, управляемых сигналами из цифровой части

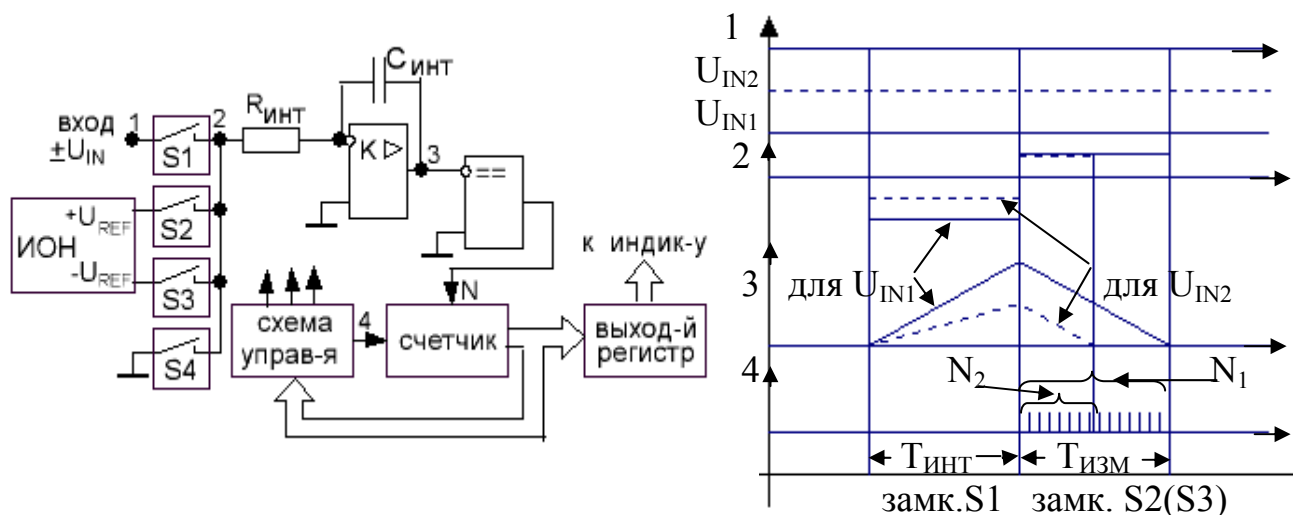
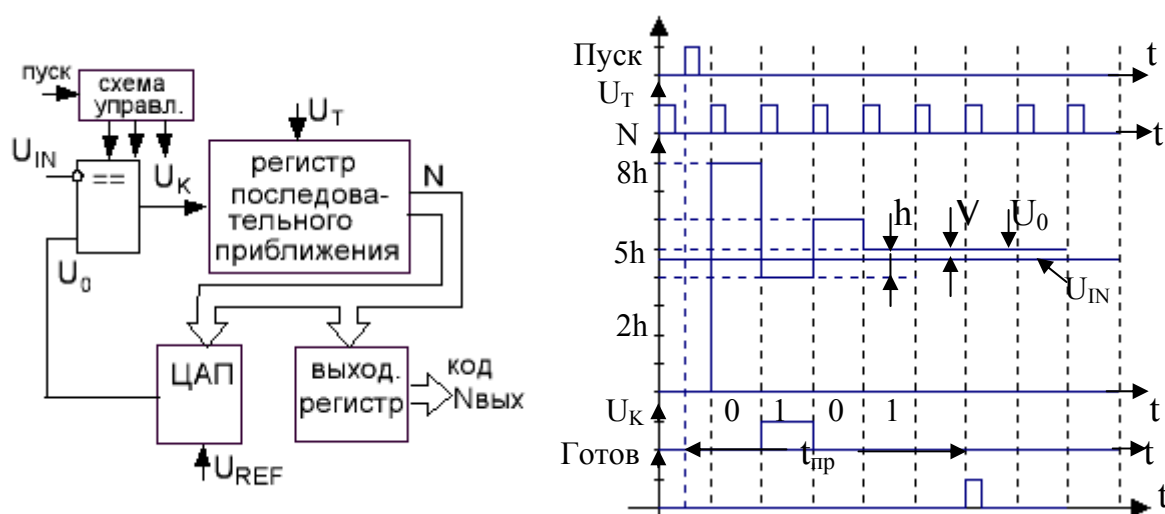


Схема обеспечивает высокую точность, сглаживание помех и флуктуаций входного сигнала (усреднение), но имеет большое время преобразования. Предназначена для применения в измерительных приборах напряжения, тока, сопротивления, температуры, веса и другого с выводом информации на жидкокристаллические (ЖКИ) и светодиодные индикаторы.

А Ц П поразрядного уравнивания. Принцип работы четырехразрядного АЦП иллюстрируется структурной схемой и временными диаграммами.

Преобразователь состоит из трех основных блоков: компаратора, регистра последовательного приближения (РПП) и ЦАП.

Принцип работы схемы можно пояснить на следующем примере. Нам необходимо взвесить предмет на рычажных весах. Имеем гири весом 8 кГ, 4 кГ, 2 кГ, 1 кГ. Вес предмета 4.6 кГ, но мы его не знаем.



Приступая к взвешиванию, сначала ставим на чашу весов гирю с максимальным весом 8 кГ и видим, что она тяжелее взвешиваемого предмета. Убираем с чаши гирю 8 кГ и ставим на чашу следующую по весу гирю 4 кГ, вес гири мал, добавляем гирю весом 2 кГ, теперь вес гири велик. Гирю весом 2 кГ убираем и ставим гирю вес

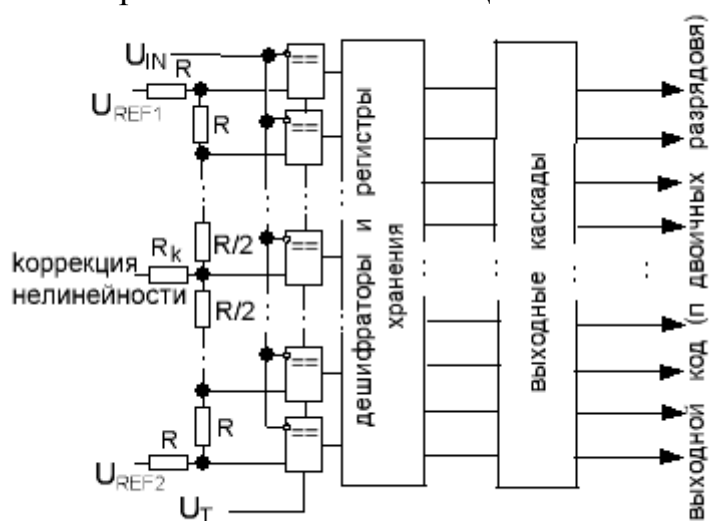
сом 1кГ. На чаше гири весом 5кГ, вес предмета 5кГ.

Аналогичным образом работает наш АЦП. После подачи команды “пуск” с приходом первого тактового импульса в старший разряд РПП записывается «1» (код 1000), на вход ЦАП подается код, соответствующий половине его шкалы (для 4-разрядного ЦАП это 8h). В компараторе входное напряжение U_{IN} сравнивается с выходным напряжением ЦАП U_0 . Сигнал на выходе компаратора $U_K=0$ показывает на необходимость уменьшить код, подаваемый с РПП на ЦАП. С приходом следующего тактового импульса старший разряд РПП обнуляется, а в следующий разряд записывается «1» (код 0100). На вход ЦАП поступает код, соответствующий четверти его шкалы (4h). Сигнал на выходе компаратора $U_K=1$ указывает на необходимость увеличить код, подаваемый с РПП на ЦАП. Следующий тактовый импульс добавляет «1» в следующий разряд РПП (код 0110). На вход ЦАП поступает код, соответствующий 3/8 его шкалы (6h). Сигнал на выходе компаратора $U_K=0$ указывает на необходимость уменьшить код, подаваемый с РПП на ЦАП. Следующий тактовый импульс обнуляет второй разряд РПП и записывает «1» в первый разряд (код 0101). Сигнал на выходе компаратора $U_K=0$ указывает на необходимость уменьшить код, подаваемый с РПП на ЦАП. Следующий тактовый импульс обнуляет первый разряд РПП. Цикл преобразования закончен, $t_{пр}=(n+1)T_T$, код входного сигнала $N_{ВЫХ}=0100$.

Точность и быстродействие таких АЦП определяется, в основном, метрологическими характеристиками ЦАП и технологией производства.

Большая апертурная неопределенность, присущая данным АЦП, может быть существенно уменьшена при применении на входе устройства выборки хранения (УВХ).

П а р а л л е л ь н ы е А Ц П состоят из следующих узлов: делитель



опорных напряжений (2^n-1 этапов), выполненный на резисторах R ; набор компараторов напряжения (2^n-1); дешифратор и регистр хранения; выходные каскады. Для получения более высокого быстродействия, уменьшения апертурной погрешности, компараторы делают стробируемыми U_T .

АЦП работает по следующему принципу: входное напряжение

U_{IN} одновременно подается на неинвертирующие входы компараторов, которые производят сравнение этого сигнала с напряжениями, поступающими с резистивного делителя напряжений на инвертирующие входы, в момент подачи стробирующего сигнала U_T на тактовый вход. На выходе компараторов получаем унитарный код (иногда его называют термометрическим), который дешифратор преобразует в двоичный

код. Выходные каскады преобразуют внутрисхемные уровни в стандартные уровни микросхем.

Параллельные АЦП обладают самым высоким быстродействием, но и самой большой сложностью (большим количеством элементов: при $p=8$ 256 резисторов, 255 компараторов и другое).

П а р а м е т р ы А Ц П. Как уже отмечалось, АЦП преобразует аналоговое напряжение на входе в n -разрядное цифровое слово. Функция преобразования описывается ХП, которая может быть задана в виде графика, таблицы или формулы. ХП АЦП описывается рядом параметров. Точки на оси абсцисс соответствуют напряжениям междокодовых переходов, одному из основных понятий, на котором базируются определения основных метрологических характеристик АЦП. Под напряжением междокового перехода понимается такое входное аналоговое напряжение, статистические вероятности преобразования которого в заданное и предшествующее заданному значению выходного кода равны (рисунок 11.1, $U_{i-1,i}$ – напряжение междокового перехода от кода числа $i-1$ к коду числа i). Разность значений напряжений соседних междоковых переходов $h = U_{i,i+1} - U_{i-1,i}$ называют значением кванта преобразования (шагом квантования, ступенью квантования). Номинальное значение кванта преобразования (h_n) равно $h_n = (U_{вх.макс} - U_{вх.мин}) / (2^n - 1) = U_{ш} / (2^n - 1)$, где n – число разрядов, $U_{ш}$ – диапазон изменения входного напряжения (шкала квантования). Номинальное значение кванта преобразования называют единицей младшего разряда (ЕМР) или Младшим Значащим Разрядом (МЗР).

Различают номинальную (идеального АЦП) и действительную (реального АЦП) характеристики преобразования. Погрешности преобразования определяются по степени различия характеристик (параметров) идеального и реального АЦП.

Погрешности АЦП состоят из двух составляющих: погрешности одного отсчета (статическая погрешность) и погрешности квантования по времени (динамическая погрешность).

К погрешностям одного отсчета относятся:

- погрешность квантования (шум квантования) – методическая погрешность, вызванная конечным значением шага квантования, округлением значения преобразуемой величины до значения образцовой величины. На рисунке 11.1 показаны зависимости ошибки квантования от значения преобразуемой величины при различных способах округления. По первому способу (рисунок 11.1,а) все значения преобразуемой величины в интервале квантования, ограниченной двумя соседними значениями образцовой величины (соседними междоковыми переходами), округляются до его нижней границы; по второму способу (рисунок 11.1,б) – до верхней его границы; по третьему способу (рисунок 11.1,в) – округление производится до средней точки интервала квантования. Последний способ наиболее целесообразен, так как максимальное

значение ошибки квантования уменьшается вдвое по сравнению с первыми двумя способами. В дальнейшем будем рассматривать третий

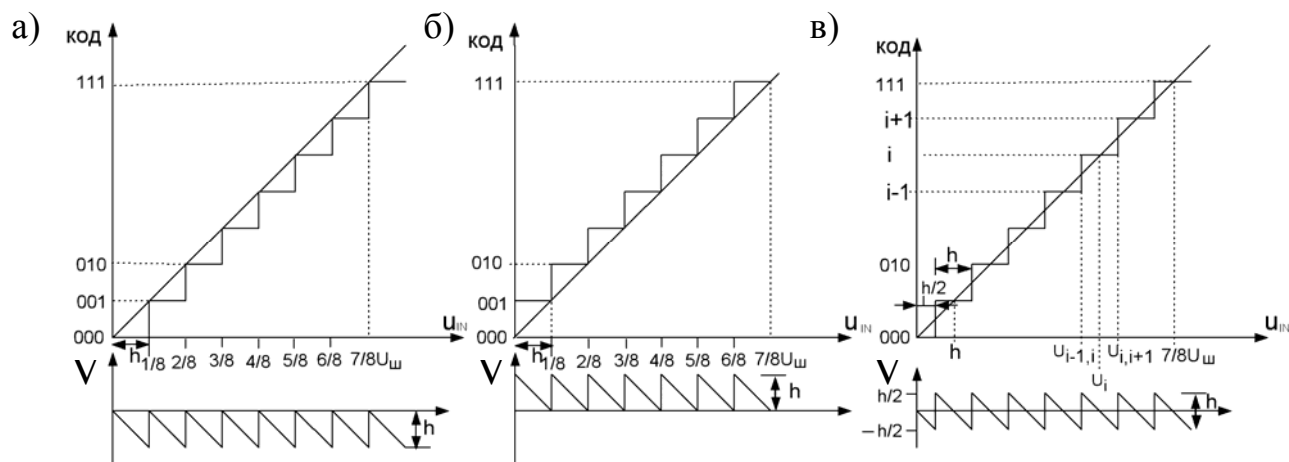


Рисунок 11.1 - ХП и ошибки квантования V при различных способах округления

способ округления и, соответственно, вид ХП. В дальнейшем, для упрощения рисунков, будем пользоваться понятием л и н е а р и з о в а н - н о й ХП, т.е. ступенчатую характеристику будем заменять на линию, проходящую через середины реальных и номинальных ступеней квантования

Ошибка квантования определяется выражением $V = ih - u$, при

$ih - 0.5h \leq u \leq ih + 0.5h$, где

- i - номер интервала квантования;

- h - шаг квантования;

- инструментальные погрешности (вызванные неидеальностью изготовления элементов, изменением параметров от времени и

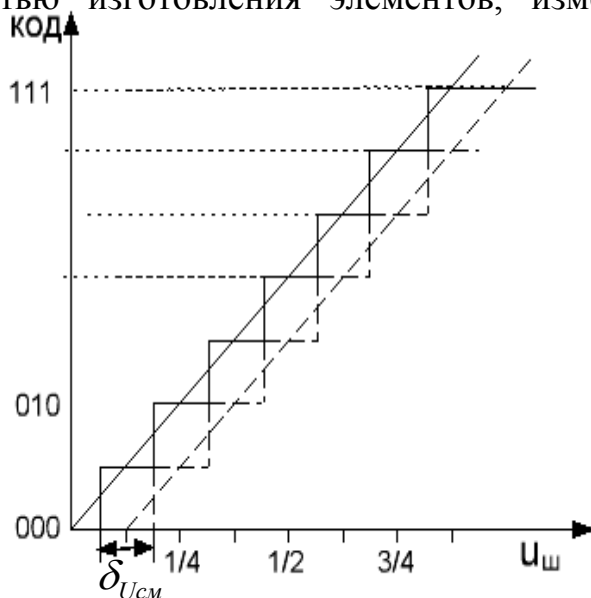


Рисунок 11.2 - Погрешность $\delta_{U_{см}}$

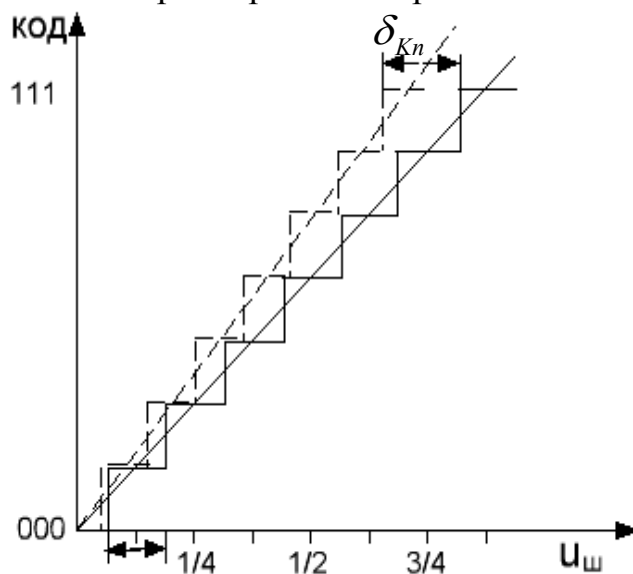
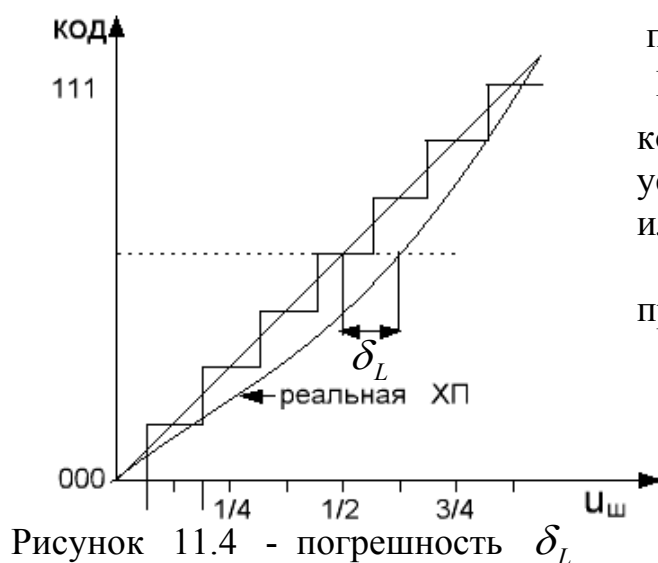


Рисунок 11.3 - Погрешность δ_{K_n}

температуры, внешних условий): погрешность смещения нуля $\delta_{U_{см}}$ - это значение входного напряжения, необходимого для установления нулевого кода (рисунок 11.2); погрешность коэффициента передачи δ_{K_n}

или погрешность полной шкалы - это отклонение крутизны ХП от идеального значения (рисунок 11.3); интегральная нелинейность δ_L показывает максимальное отклонение реальной ХП от идеальной

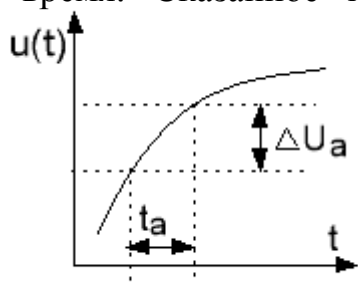


прямой линии (рисунок 11.4).

Погрешности $\delta_{U_{см}}$ и δ_{K_n} могут компенсироваться регулировкой усиления, эталонным напряжением или внешним резистором.

Погрешности измеряются в процентах или частях МЗР.

Погрешность квантования по времени (динамическая по природе) определяется инерционностью элементов, влияющих на длительность переходных процессов, и скоростью изменения входного сигнала. Основные величины: апертурное время t_a и апертурная погрешность ΔU_a . Под апертурным временем t_a понимается время, в течение которого сохраняется неопределенность между значением выборки и временем, к которому оно относится. Под апертурной погрешностью понимается приращение входного напряжения за апертурное время. Сказанное иллюстрируется рисунком.



Динамическая погрешность является случайной величиной, из-за случайного изменения апертурного времени: случайное изменение времен задержки, нестабильность порогов срабатывания схем, шумов.

Основным динамическим параметром АЦП является время преобразования - время от момента начала изменения сигнала на входе АЦП до появления на выходе соответствующего устойчивого кода.

Структура построения АЦП, особенности его работы, характер входных сигналов требуют индивидуального подхода к оценке быстродействия и выбору динамических параметров при конкретном применении АЦП.

Список литературы

1. Угрюмов Е.П. Цифровая схемотехника : Учеб.пособие для вузов. - 2-е изд.,перераб.и доп. - СПб. : БХВ-Петербург, 2007. - 782с. : ил.
2. Микушин А.В. Цифровые устройства и микропроцессоры : Учеб.пособие для вузов. - СПб. : БХВ-Петербург, 2010. - XIII, 818с. : ил. - (Учебная литература для вузов)
3. Бабич Н.П. Основы цифровой схемотехники : Учеб. пособие. - М.; Киев : Додэка- XXI:МК-Пресс, 2007. - 479с. : ил.
4. Букреев И. Н. Микроэлектронные схемы цифровых устройств / И. Букреев, В. Горячев, Б. Мансуров. - 4-е изд., перераб. и доп. - М. : Техносфера, 2009. - 708, [1] с. : ил.
5. Бойт Клаус. Цифровая электроника = Digitaltechnik / Пер.с нем.М.М.Ташлицкого. - М.: Техносфера, 2007. - 471с. : ил. - (Мир электроники).
6. Ицхоки Я. С. Импульсные устройства : учеб. пособие : для обучения курсантов и студентов радиотехн. спец. : для вузов / Я. С. Ицхоки. - М. : Дрофа, 2010. - 269, [2] с. : ил.
7. Пухальский Г.И., Новосельцева Т.Я. Проектирование цифровых устройств: Учебное пособие.- СПб.: Издательство «Лань», 2012.- 896с., ил. (+CD) – (Учебники для вузов. Специальная литература).
8. Схемотехника электронных систем. Аналоговые и импульсные устройства / Гл.ред.Е.Кондукова. - СПб. : БХВ-Петербург, 2004. - 482с. : ил.
9. Сتمпковский А.Л.Методы логического и логико-временного анализа цифровых КМОП СБИС / Под общ. ред. А.Л. Сتمпковского; РАН, Ин-т проблем проектирования в микроэлектронике. - М. : Наука, 2007. - 217,[5]с.
10. Безуглов Д.А. Цифровые устройства и микропроцессоры : Учеб.пособие для вузов. - Ростов н/Д : Феникс, 2006. - 468,[2]с. : ил
11. Нарышкин А.К.Цифровые устройства и микропроцессоры : Учеб.пособие для вузов. - М. : Академия, 2006. - 317,[1]с. : ил
12. Схемотехника электронных систем. Цифровые устройства / Гл.ред.Е.Кондукова. - СПб. : БХВ-Петербург, 2004. - 496,[1]с. : ил
13. Браммер Ю.А.Цифровые устройства : Учеб.пособие. - М. : Высшая школа, 2004. - 228,[2]с. : ил.

14. Калабеков Б.А. Цифровые устройства и микропроцессорные системы : Учеб. для сред. спец. учеб. заведений. - 2-е изд., перераб. и доп. - М. : Горячая линия - Телеком, 2005. - 336 с. : ил.
15. Миловзоров О.В. Электроника : Учеб. для вузов. - 2-е изд., перераб. - М. : Высшая школа, 2005. - 287, [1] с. : ил. - Библиогр. : с. 280. – Прил
16. Гусев В.Г. Электроника и микропроцессорная техника : Учеб. - 3-е изд., перераб. и доп. - М. : Высшая школа, 2005. - 789, [1] с. : ил.
17. Пухальский Г.И., Новосельцева Т.Я. Проектирование дискретных устройств на интегральных микросхемах. - М. : Радио и связь, 1990.
18. Пухальский Г.И., Новосельцева Т.Я. Цифровые устройства. – СПб.: «Поли-техника», 1996.
19. Бахтиаров Г.Д. Аналого-цифровые преобразователи / Г.Д. Бахтиаров, В.В. Мамонов, В.П. Школин. – М.: Советское радио, 1980.
20. Богданов Г.М. Основы проектирования радиоэлектронных средств: упорядочение исходных данных: учебное пособие. - В. Новгород: НОГУ, 2005.
21. Гольденберг Л.М. Импульсные устройства. - М.: Радио и связь, 1981.
22. Преснухин Л.Н. Расчет элементов цифровых устройств / Л.Н. Преснухин, Н.В. Воробьев, А.А. Шишкевич. – М.: Высшая школа, 1982.
23. Пароль Н.В. Знако-синтезирующие индикаторы и их применение / Н.В. Пароль, С.А. Кайдалов. - М.: Радио и связь, 1988.
24. Расчет элементов импульсных радиотехнических устройств / В.П. Васильева [и др.]. - М.: Высшая школа, 1985.
25. Цифровая и вычислительная техника / Э.В. Евреинов [и др.]. - М.: Радио и связь, 1991.
26. Цифровые и аналоговые интегральные схемы: справочник / С.В. Якубовский [и др.]. - М.: Радио и связь, 1990.
27. Шило В.Л. Линейные интегральные схемы. - М.: Сов. радио, 1979.
28. Шило В.Л. Популярныe цифровые интегральные схемы. - Челябинск: Металлургия, 1989.
29. Электрические измерительные преобразователи / В.Ю. Кончаловский [и др.]. - М.: Энергия, 1967.