

Министерство образования и науки Российской Федерации
Федеральное государственное бюджетное образовательное учреждение
высшего образования
«Новгородский государственный университет имени Ярослава Мудрого»

Институт электронных и информационных систем
Кафедра физики твердого тела и микроэлектроники



ПРОЕКТИРОВАНИЕ ЦИФРОВЫХ УСТРОЙСТВ

Учебный модуль по направлению подготовки
11.03.04 - Электроника и нанoeлектроника
Профиль – Микроэлектроника и твердотельная электроника

Рабочая программа

СОГЛАСОВАНО

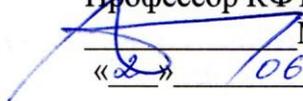
Начальник учебного отдела

 О.Б. Широколова

" 23 " 06. 2017 г.

Разработал

Профессор КФТТМ

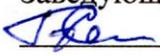
 М.Н. Петров

" 2 " 06 2017 г.

Принято на заседании КФТТМ

Протокол № 11 от 05.06 2017 г.

Заведующий кафедрой ФТТМ, проф.

 Б.И. Селезнев

1 Цели освоения учебного модуля

Цель учебного модуля (УМ) «Проектирование цифровых устройств» состоит в ознакомлении студентов с физическими основами работы репрограммируемой логики, составляющих основу элементной базы современной радиоэлектроники и вычислительной техники, а так же изучение принципов построения цифровых систем обработки информации и описания устройств на языках высокого уровня VHDL и AHDL.

Для достижения указанной цели преподавания модуля перед студентами ставятся, и учебным процессом обеспечивается решение следующих задач:

- проведение анализа и изучение истории развития программируемых интегральных схем;
- изучение структурно-технологических особенностей компонентов программируемых логических интегральных схем (ПЛИС) и систем на кристалле (СНК);
- изучение физических принципов работы репрограммируемых запоминающих ячеек;
- изучение классов СНК и особенностей их архитектуры.
- изучение принципов построения вычислительных устройств на базе программируемой логики;
- изучение особенностей и этапов построения цифровых систем обработки сигналов;
- изучение языков высокого уровня VHDL и AHDL.

Ведущая идея - освоение микроэлектронной промышленностью субмикронного и нанометрового диапазонов топологических норм потребовало изменения технологии проектирования СБИС. Сегодня доминирующей тенденцией является ориентация на специализированные изделия с сокращенным циклом проектирования и производства, что позволяет достигать максимальной эффективности при выполнении конкретных задач управления, контроля и сбора информации.

2 Место учебного модуля в структуре ОП направления подготовки

Ученый модуль «Проектирование цифровых устройств» является модулем по выбору блока 1, изучается в 7 семестре.

Преподавание данного модуля базируется на знаниях, полученных студентами при изучении таких модулей, как: «Численные методы», «Прикладная информатика», «Микроэлектроника и твердотельная электроника», «Схемотехника», «Основы проектирования и технологии электронной компонентной базы».

В результате изучения предшествующих модулей и для изучения УМ «Проектирование цифровых устройств», обучающиеся должны:

знать:

- методы и алгоритмы вычислительной математики;
- физические процессы, лежащие в основе функционирования базовых полупроводниковых структур;
- принципы, используемые в системах автоматизированного схемотехнического

проектирования;

уметь:

- проводить анализ погрешности численного результата;
- определять основные параметры и характеристики полупроводниковых приборов и компонентов ИМС;

владеть:

- сведениями об областях применения и принципах использования полупроводниковых приборов;
- навыками работы с современными графическими редакторами;
- методами математического моделирования технологических процессов.

Знания и умения, полученные при изучении данного модуля, используются при подготовке выпускной квалификационной работы.

3 Требования к результатам освоения учебного модуля

Процесс изучения модуля направлен на формирование компетенции:

- ДПК-1 – способность к разработке и моделированию конструкций и топологий изделий «система в корпусе».

В результате освоения УМ студент должен знать, уметь и владеть:

Код компетенции и	Уровень освоения компетенции	Знать	Уметь	Владеть
ДПК-1	повышенный	схемотехнику цифровых интегральных микросхем; способы задания Булевых функций, их минимизацию и реализацию в цифровых устройствах; основные варианты построения принципиальных схем основных узлов электронных устройств (шифраторы, дешифраторы, мультиплексоры, триггеры и др.) и области их применения	разрабатывать комбинационные и последовательностные устройства; исследовать возможности импульсных и цифровых узлов	методикой синтеза цифровых комбинационных и последовательностных устройств

4 Структура и содержание учебного модуля

4.1 Трудоемкость учебного модуля

Учебная работа (УР)	Распределение по семестрам	Коды формируемых компетенций
	7 семестр	
Трудоемкость модуля в зачетных единицах (ЗЕ)	6	
Распределение трудоемкости по видам УР в академических часах (АЧ):	216	
- лекции	36	ДПК-1
- практические занятия	72	
- лабораторные работы	-	
- в т.ч. аудиторная СРС	18	
- внеаудиторная СРС	108	
Аттестация: - дифференцированный зачет		

4.2 Содержание и структура разделов учебного модуля

1 Введение

Эволюция проектирования ИС. Переход к СБИС. Понятие иерархического проектирования и многоуровневых абстракций. Количественные оценки стоимости, надежности и быстродействия ИС. Проблема различных темпов роста производительности проектирования и сложности СБИС, обеспечиваемой технологическим процессом. Меры качества разработки ИС. Тенденции в технологии ИС.

2 Проблема снижения универсальности СБИС с жесткой структурой и способы ее решения

Перенос специализации микросхем в область программирования. Основные архитектурные типы СБИС: специализированные интегральные схемы (ASIC), микропроцессоры, программируемые логические интегральные схемы (ПЛИС), системы на кристалле (SOC). Анализ эффективности использования перечисленных архитектурных для различных областей применения.

3 Специализированные интегральные схемы (ASIC)

Основные классы специализированных заказных интегральных микросхем: базовые матричные кристаллы, структурированные ASIC, схемы на стандартных элементах и полностью заказные микросхемы.

4 Введение в микропроцессоры

Структура микропроцессора. Классификация микропроцессоров. Принципы управления и функционирования микропроцессоров. Архитектура типовых микропроцессоров.

5 ПЛИС. Основные понятия и физические принципы работы репрограммируемых запоминающих ячеек

Особенность физической реализации микросхем ПЛИС. Пример простой программируемой функции. Метод плавких перемычек. Метод наращиваемых перемычек. Устройства, программируемые фотошаблоном. ППЗУ. СППЗУ. МОП и СППЗУ транзисторы. ЭСППЗУ. Flash-технология. Статическое ОЗУ. Области применения ПЛИС.

6 ПЛИС. История развития архитектурных типов

Простые (SPLD) ПЛУ. ППЗУ. Программируемые логические матрицы (ПЛМ). Программируемые матрицы PAL и GAL. Дополнительные программируемые опции. Сложные (CPLD) ПЛУ. Altera: комбинация КМОП и СППЗУ технологий.

7 ПЛИС. Архитектура FPGA

Мелко-, средне- и крупномодульные архитектуры. Устройства на основе мультиплексоров. Устройства на основе таблиц соответствия. Таблицы соответствия, распределенное ОЗУ, сдвиговые регистры. Конфигурируемые логические блоки, блоки логических массивов, секции. Логические ячейки фирмы Xilinx. Логические элементы компании Altera. Секции и логические ячейки. Распределенное ОЗУ и сдвиговые регистры. Схемы ускоренного переноса. Встроенные блоки ОЗУ. Аппаратные и программные встроенные микропроцессорные ядра. Дерево синхронизации и диспетчеры синхронизации. Гигабитные приёмопередатчики. Системный вентиль и реальный вентиль.

8 ПЛИС. Программирование или конфигурирование

Конфигурационные файлы. Конфигурационные ячейки. ПЛИС на наращиваемых перемычках. ЛИС на ячейках статического ОЗУ. Программирование встроенных блоков ОЗУ, распределенного ОЗУ и других ОЗУ. Мультипрограммирование конфигурационных цепочек. Быстрая реинициализация устройства. Конфигурационный порт. JTAG-порт.

Встроенные процессоры.

9 ПЛИС. Методика и средства автоматизированного проектирования цифровых устройств

Общее описание процесса проектирования. Место программируемой логики в процессе создания современной аппаратуры.

Инструментарий проектировщика. Средства системного этапа проектирования. Разработка специфических фрагментов проекта. Средства разработки процессорной части проекта. Средства разработки цифровой части проекта. Средства разработки аналоговых и аналого-цифровых фрагментов. Работы и средства этапа комплексной отладки проекта. Специфика конструирования и отладки проектов на ПЛИС.

Системный этап проектирования цифровых устройств на базе ПЛИС. Выбор САПР. Представление проекта на блочно-функциональном уровне. Средства описания проекта. Средства описания автоматов.

Маршрут проектирования ПЛИС и возможности типовых САПР. Этапы проектных процедур с использованием САПР.

10 ПЛИС. Проектирование на основе языков описания аппаратных средств

История развития HDL-проектирования. Уровни абстракции. Архитектурное проектирование ПЛИС. Логический и физический синтез. Типы языков HDL. Verilog.

Superlog и SystemVerilog. VHDL. SystemC.

11 Цифровые системы обработки сигналов (ЦОС)

Введение в ЦОС. Реализация алгоритмов ЦОС на основе цифровых сигнальных процессоров (DSP) общего назначения. Альтернативы реализации ЦОС. Реализация алгоритмов ЦОС на базе ПЛИС. Разработка ПЛИС для ЦОС. Оценки системного уровня и алгоритмическая верификация. Специализированное аппаратное обеспечение ЦОС. Системы проектирования и моделирования на системном уровне. Смешанные системы проектирования: ЦОС и VHDL/Verilog.

12 Системы на кристалле (СнК, SOC)

История развития СнК. Влияние СнК на электронную промышленность. Основные проблемы в проектировании СнК. Подходы к реализации СнК. Библиотеки IP блоков. Стандарты для IP блоков. Виртуальные компоненты. Проектирование на основе блоков. Платформенное проектирование.

Процесс проектирования СнК. Маршрут проектирования. Системный уровень проектирования. Новые архитектуры СнК.

СнК на базе ПЛИС. С аппаратными ядрами (блочные). Блочные СнК, не содержащие процессорных ядер. Блочные СнК, с процессорными ядрами. Семейство FPGAs фирмы Atmel. Блочные СнК фирмы Triscend. Блочные СнК фирмы Altera. Блочные SOPC с аналоговыми и цифровыми блоками.

13 VHDL. Основные элементы языка

Структурное и поведенческое описание цифровой системы. Лексические элементы и типы данных. Декларации. Интерфейс и архитектура объекта. Атрибуты. Имена. Операторы. Понятие сигнала в языке VHDL. Дельта-задержка.

Последовательные операторы. Параллельные операторы.

Подпрограммы. Функции. Процедуры. Разрешающие функции. Пакет std_logic_1164. Архитектура. Декларация интерфейса объекта. Карта портов и карта настройки. Конфигурация. Модули проекта и VHDL-библиотек.

14 VHDL. Примеры проектирования

Стили описания поведения. Формы описания сигналов. Описание автоматов. Отладка VHDL-описаний. Синтезируемое подмножество языка VHDL.

15 Методология проектирование цифровых систем на базе ПЛИС на примере элементной базы и САПР фирмы Altera

САПР Quartus II. Основные функциональные блоки. Структура проекта в программе Quartus II.

Введение в язык высокого уровня описания цифровых устройств AHDL. Развитие среды проектирования цифровых систем. Элементы языка. Резервированные слова и идентификаторы. Символы. Строковые и символьные имена. Числа в AHDL. Арифметические выражения. Примитивы. Использование шаблонов AHDL, чисел, констант и оценочных функций.

Календарный план, наименование разделов учебного модуля с указанием трудоемкости по видам учебной работы представлены в технологической карте (приложение Б).

4.3 Организация изучения учебного модуля

Методические рекомендации по организации изучения УМ с учетом использования в учебном процессе активных и интерактивных форм проведения учебных занятий даются в приложении А.

5 Контроль и оценка качества освоения учебного модуля

Контроль качества освоения студентами УМ и его составляющих осуществляется непрерывно в течение всего периода обучения с использованием балльно-рейтинговой системы (БРС), являющейся обязательной к использованию всеми структурными подразделениями университета.

Для оценки качества освоения модуля используются формы контроля: текущий – регулярно в течение всего семестра и семестровый – по окончании изучения учебного модуля посредством дифференцированного зачета с учетом суммарных баллов за весь период изучения модуля.

Максимальное количество баллов, получаемое студентом в ходе изучения модуля – 300. Пороговому уровню соответствует 150 баллов.

Содержание видов контроля и их график отражены в технологической карте (приложение Б). Паспорта компетенций представлены в приложении В.

Оценка качества освоения модуля осуществляется с использованием фонда оценочных средств, разработанного для данного модуля, по всем формам контроля в соответствии с Положением «Об организации учебного процесса по образовательным программам высшего образования» и Положением «О фонде оценочных средств для проведения текущего контроля успеваемости, промежуточной аттестации студентов и итоговой аттестации выпускников». Формы текущего контроля: решение задач на практических занятиях, выполнение типового расчета, опрос.

6 Учебно-методическое и информационное обеспечение

Учебно-методическое и информационное обеспечение учебного модуля представлено Картой учебно-методического обеспечения (приложение Г).

7 Материально-техническое обеспечение учебного модуля

Для осуществления образовательного процесса по учебному модулю используется лекционная аудитория, оборудованная мультимедийными средствами.

Приложения (обязательные):

А – Методические рекомендации по организации изучения учебного модуля

Б – Технологическая карта

В – Паспорта компетенций

Г – Карта учебно-методического обеспечения

Приложение А (обязательное)

Методические рекомендации по организации изучения учебного модуля «Проектирование цифровых устройств»

А.1 Методические рекомендации по теоретической части

Теоретическая часть направлена на формирование системы знаний о микросхемах, программируемых пользователями (программируемые логические интегральные схемы (ПЛИС) и системах на кристалле (СНК)). Они открыли новую страницу в истории современной микроэлектроники и вычислительной техники, сделали БИС/СБИС, предназначенные для решения специализированных задач, стандартной продукцией электронной промышленности со всеми вытекающими из этого положительными следствиями: массовое производство, снижение стоимости микросхем, сроков разработки и выхода на рынок продукции на их основе.

Сложностью изучения данного модуля является широкая номенклатура изделий, выпускаемых большим количеством фирм-изготовителей ПЛИС и СНК. В данном модуле изложены основные архитектурные и схемотехнические особенности современных больших интегральных схем с программируемой структурой всех ведущих производителей, в том числе особенности реконфигурируемых систем на кристалле. Основной упор сделан на продукцию фирмы Altera, предоставляющей для программирования своих изделий доступ к свободно распространяемому варианту САПР Quartus II.

Основное содержание теоретической части излагается преподавателем на лекционных занятиях, а также усваивается студентом при знакомстве с дополнительной литературой, которая предназначена для более глубокого овладения знаниями основных дидактических единиц соответствующего раздела и указана в таблице А.1. В таблице А.1 также отражены разделы, технологии и формы проведения занятий. Список основной литературы приведен в приложении Г.

Для оценки уровня усвоения теоретического материала в конце каждой темы проводится опрос студентов. Опрос проводится в начале лекции (не более 20 мин.)

Опрос состоит из набора вопросов, например:

1. История развития и современные архитектуры микропроцессоров. Области применения программируемой логики.
2. Физические принципы работы репрограммируемых запоминающих ячеек.

А.2 Методические рекомендации по практическим занятиям

Цель практических занятий – закрепить и расширить знания студентов по расчету и проектированию цифровых радиоэлектронных устройств на базе программируемых логических интегральных схем, развить опыт по разработке основных логических узлов и модулей на языке описания цифровой аппаратуры высокого уровня AHDL, по технике графического оформления чертежей и расчетно-пояснительных записок.

Темы практических занятий:

Занятие № 1. Описание и моделирование системы логических функций.

Занятие № 2. Описание и моделирование нерегулярных логических схем.

Занятие № 3. Описание и моделирование регулярных (систолических) схем.

Занятие № 4. Исследование цифровых устройств на ПЛИС в среде Quartus II.

Занятие № 5. Функции и процедуры в среде VHDL.

Занятие № 6. Синтез логических схем.

Занятие № 7. Исследование комбинационных схем.

А.3 Методические рекомендации по самостоятельной работе студентов

Внеаудиторная самостоятельная работа студентов заключается в подготовке и выполнению типового расчета. Для выполнения расчета студенты должны пользоваться методическими указаниями: Проектирование цифровых устройств: методические указания по выполнению расчетно-графических работ / М.Н.Петров; НовГУ им. Ярослава Мудрого. – В.Новгород, 2011. – 39 с.

В процессе выполнения расчета студенты обучаются самостоятельно работать со средой разработки и моделирования цифровых устройств Quartus II, получают навыки пользования справочной литературой, ГОСТами, нормативами и другими документами.

Студенты получают расчетно-графические работы на тему «Разработка функционального устройства на базе ПЛИС», успешное выполнение которых входит в обязательный перечень требований к студентам.

Примерное задание на расчетно-графическую работу

по учебному модулю «Проектирование цифровых устройств»

Студенту гр. _____

1 Тема работы: *Разработка функционального устройства на базе ПЛИС*

2 Функциональное назначение

Девятиразрядная схема контроля четности суммы единиц входного слова

2.1 Технические параметры

напряжение питания — 5 В;

тактовая частота — 10 МГц;

средняя потребляемая мощность — 0.1 Вт.

2.2 Дополнительные условия

Количество выводов — не более 8.

Ввод данных — последовательный.

3 Граничные условия

3.1 Условия эксплуатации

Диапазон рабочих температур (-10, +75) С

3.2 Организационно-временные условия

3.2.1 Наименование работ и сроки их выполнения (контрольные точки)

Разработка и утверждение ТЗ	16.11.20...
Формирование и описание функций устройства	01.11.20...
Синтез и анализ структуры устройства	19.11.20...

Синтез структуры функциональных узлов	23.11.20...
Синтез электрической структуры на языке VHDL	14.12.20...
Оформление документов РГР	21.12.20...
Защита РГР	28.12.20...

4 Документы расчетно-графической работы (обязательные)

- ✓ Ведомость
- ✓ Техническое задание
- ✓ Пояснительная записка
- ✓ Чертеж структурной схемы
- ✓ Листинг программы описания устройства на языке VHDL

Задание выдал
проф. КФТТМ

Задание получил
студент группы

_____ М.Н.Петров
" ____ " _____ 20.... г.

_____ "
" ____ " _____ 20 ... г.

Для подготовки к опросу рекомендуется пользоваться учебно-методической литературой, представленной в карте учебно-методического обеспечения (приложение Г).

Вопросы для самостоятельной подготовки к опросам по УМ.

1. История развития и современные архитектуры микропроцессоров. Области применения программируемой логики.
2. Физические принципы работы репрограммируемых запоминающих ячеек.
3. Принципы построения вычислительных устройств на базе программируемой логики
4. Цифровые системы обработки сигналов
5. Реализация алгоритмов ЦОС на основе цифровых сигнальных процессоров общего назначения.
6. Программируемые логические интегральные схемы. Реализация алгоритмов ЦОС на базе ПЛИС.
7. Развитие среды проектирования цифровых систем. Структура проекта в программе Quartus II
8. Введение в язык высокого уровня описания цифровых устройств AHDL.
9. Использование шаблонов AHDL, чисел, констант и оценочных функций.
10. Комбинаторная логика. Реализация булевых выражений и уравнений. Булевы операторы и компараторы.
11. Комбинаторная логика. Объявление узлов и шин
12. Реализация условной логики. Операторы условной логики. Использование таблиц истинности.
13. Реализация двунаправленных выводов, логики с активными низкими уровнями и тристабильных шин.
14. Последовательностная логика. Реализация регистров
15. Последовательностная логика. Реализация счетчиков.
16. Последовательностная логика. Использование конечных автоматов с синхронными выходами.
17. Последовательностная логика. Использование конечных автоматов с асинхронными выходами.
18. Цифровые системы обработки сигналов (ЦОС).

19. Реализация алгоритмов ЦОС на основе цифровых сигнальных процессоров (DSP) общего назначения.
20. Реализация алгоритмов ЦОС на базе ПЛИС.
21. Разработка ПЛИС для ЦОС.
22. История развития СНК.
23. Основные проблемы в проектировании СНК.
24. Подходы к реализации СНК. Библиотеки IP блоков.
25. Стандарты для IP блоков.
26. Виртуальные компоненты. Проектирование на основе блоков. Платформенное проектирование.
27. Процесс проектирования СНК. Маршрут проектирования.
28. Системный уровень проектирования. Новые архитектуры СНК.
29. СНК на базе ПЛИС. С аппаратными ядрами (блочные). Блочные СНК, не содержащие процессорных ядер.
30. Использование мега и макрофункций. Реализация RAM & ROM.
31. Сигналы, переменные, константы. Разделяемые (shared) переменные. Понятие времени в VHDL, три различных времени. События, транзакции и источники сигнала.
32. Типы данных в VHDL. Классификация типов. Объявление пользовательских типов.
33. Последовательные операторы VHDL. Особенности их использования. Отличия VHDL от процедурных языков программирования.
34. Описание устройств на VHDL: интерфейс, архитектура. Библиотеки и пакеты, их использование в программах на VHDL. Область видимости данных. Задание конфигураций устройств.
35. Оператор присваивания значения сигналу. Моделирование задержек в VHDL.
36. Параллельные операторы языка VHDL, неявные процессы.
37. Устройство, как компонент устройства верхнего уровня. Роль описания интерфейса. Структурное описание. Генерация (generate). Параметры настройки (generic).
38. Процедуры и функции: различия, назначение. Pure и impure функции. Перегрузка операций.
39. Элементы языка AHDL. Зарезервированные слова и идентификаторы. Символы. Строковые и символьные имена.
40. Элементы языка AHDL. Числа в AHDL. Арифметические выражения. Примитивы.

Таблица А.1 – Организация изучения учебного модуля «Проектирование цифровых устройств»

Раздел модуля	Технология и форма проведения занятий	Задания на СРС	Дополнительная литература
1 Введение	- вводная лекция - информационная лекция - проведение практических занятий	- изучение литературы по теме	1 Амосов В.В. Схемотехника и средства проектирования цифровых устройств. – СПб.: БХВ-Петербург, 2007. – 570 с., ил. 2 Фрике К. Вводный курс цифровой электроники. – М.: Техносфера, 2003. - 432с.: ил. 3 Немудроев В., Мартин Г. Системы-на-кристалле. Проектирование и развитие Москва: Техносфера, 2004. - 216 с. 4 Алексенко А.Г. Основы микросхемотехники. - 3-е изд., перераб.и доп. - М. : Лаборатория Базовых Знаний: Физматлит: Юнимедиастейл, 2002. – 448 с. 5 Максфилд К. Проектирование на ПЛИС. Архитектура, средства и методы. – М.: Издательский дом «Додэка-XXI», 2007. – 408 с.: ил. 6 Бибило П.Н. Основы языка VHDL. - изд. 3-е, доп.— М.: Издательство ЛКИ, 2007. - 328 с. 7 Суворова Е.А. Проектирование цифровых систем на VHDL / Е.А.Суворова, Ю.Е.Шейнин. — СПб.: БХВ-Петербург, 2003. - 560 с: ил. 8 Поляков А.К. Языки VHDL и VERILOG в проектировании цифровой аппаратуры. – М.: Солон-Пресс, 2003. – 320 с., ил.
2 Проблема снижения универсальности СБИС с жесткой структурой и способы ее решения	- опрос - информационная лекция - проведение практических занятий	- изучение литературы по теме - выполнение расчетного задания - подготовка к опросу	
3 Специализированные интегральные схемы (ASIC)	- опрос информационная лекция - проведение практических занятий		
4 Введение в микропроцессоры	- опрос информационная лекция - проведение практических занятий		
5 ПЛИС. Основные понятия и физические принципы работы репрограммируемых запоминающих ячеек	- опрос - информационная лекция - проведение практических занятий		
6 ПЛИС. История развития архитектурных типов	- опрос информационная лекция - проведение практических занятий		
7 ПЛИС. Архитектура FPGA	- опрос информационная лекция - проведение практических занятий		
8 ПЛИС. Программирование или конфигурирование	- опрос информационная лекция - проведение практических занятий		

Раздел модуля	Технология и форма проведения занятий	Задания на СРС	Дополнительная литература
9 ПЛИС. Методика и средства автоматизированного проектирования цифровых устройств	- опрос информационная лекция - проведение практических занятий		<p>9 Стещенко В.Б. ПЛИС фирмы Altera: элементная база, система проектирования и языки описания аппаратуры. 3-е изд. – М.: Додека-XXI, 2007. – 576 с.</p> <p>10 Douglas L. Perry. VHDL: Programming by example. Fourth edition. NY: McGraw-Hill, 2002.- 497 p.</p> <p>11 Marian, Alexander Barkalov, and Marek Wegrzyn. Design of Digital Systems and Devices. Berlin: Springer, 2011. – 370 p.</p> <p>12 Ian Grout. Digital Systems Design with FPGAs and CPLDs. Amsterdam: Elsevier, 2008.- 763 p.</p> <p>13 Stephen Brown and Zvonko Vranesic. Fundamentals of digital logic with VHDL design. Second edition. Boston: McGraw-Hill, 2005. – 892 p.</p> <p>14 Anil K. Maini. Digital Electronics: Principles, Devices and Applications. John Wiley&Sons, 2007. – 741 p.</p> <p>15 Neal Stollon. On-Chip instrumentation: Design and debug for Systems on Chip. NY: Springer, 2011. – 256 p.</p>
10 ПЛИС. Проектирование на основе языков описания аппаратных средств	- опрос информационная лекция - проведение практических занятий		
11 Цифровые системы обработки сигналов (ЦОС)	- опрос информационная лекция - проведение практических занятий		
12 Системы на кристалле (СнК, SOC)	- опрос информационная лекция - проведение практических занятий		
13 VHDL. Основные элементы языка	- опрос информационная лекция - проведение практических занятий		
14 VHDL. Примеры проектирования	- опрос информационная лекция - проведение практических занятий		
15 Методология проектирование цифровых систем на базе ПЛИС на примере элементной базы и САПР фирмы Altera	- опрос информационная лекция - заключительная лекция - проведение практических занятий		

Приложение Б
(обязательное)

Технологическая карта
«Проектирование цифровых устройств»

семестр – 7, ЗЕ – 6, вид аттестации – дифференцированный зачет, академических часов – 216, баллов рейтинга – 300

№ и наименование раздела учебного модуля, КП/КР	№ недел и сем.	Трудоемкость, ак. час					СРС	Форма текущего контроля успеваемости (в соответствии с паспортом ФОС)	Максим. кол-во баллов рейтинга
		Аудиторные занятия							
		ЛЕК	ПЗ	ЛР	АСРС				
1 Введение	1	2	4		1	3			
2 Проблема снижения универсальности СБИС с жесткой структурой и способы ее решения	2	2	4		1	3			
3 Специализированные интегральные схемы (ASIC)	3	2	4		1	5	практическое задание № 1		
							опрос	10	
4 Введение в микропроцессоры	4	2	4		1	3	практическое задание № 1	20	
							опрос	10	
5 ПЛИС. Основные понятия и физические принципы работы репрограммируемых запоминающих ячеек	5	2	4		1	5	практическое задание № 2		
							опрос	10	
6 ПЛИС. История развития архитектурных типов	6	2	4		1	3	практическое задание № 2	20	
							опрос	10	
7 ПЛИС. Архитектура FPGA	7	2	4		1	3	практическое задание № 3		
							опрос	10	
8 ПЛИС. Программирование или конфигурирование	8	2	4		1	5	практическое задание № 3	20	
							опрос	10	

№ и наименование раздела учебного модуля, КП/КР	№ недель и сем.	Трудоемкость, ак. час					СРС	Форма текущего контроля успеваемости (в соответствии с паспортом ФОС)	Максим. кол-во баллов рейтинга
		Аудиторные занятия							
		ЛЕК	ПЗ	ЛР	АСРС				
9 ПЛИС. Методика и средства автоматизированного проектирования цифровых устройств	9	2	4		1	3	практическое задание № 4		
							опрос	10	
10 ПЛИС. Проектирование на основе языков описания аппаратных средств	10	2	4		1	5	практическое задание № 4	20	
							опрос	10	
11 Цифровые системы обработки сигналов (ЦОС)	11	2	4		1	5	практическое задание № 5		
							опрос	10	
12 Системы на кристалле (СнК, СОС)	12	2	4		1	5	практическое задание № 5	20	
							опрос	10	
13 VHDL. Основные элементы языка	13	2	4		1	3	практическое задание № 6		
							опрос	10	
14 VHDL. Примеры проектирования	14	2	4		1	5	практическое задание № 6	20	
							опрос	10	
15 Методология проектирование цифровых систем на базе ПЛИС на примере элементной базы и САПР фирмы Altera	15-18	8	14		2	12	практическое задание № 7	20	
							опрос	10	
	17-18		2			2	40	расчетно-графическая работа	30
Семестровый контроль	18							ДЗ	
Итого:		36	72			18	108		300

Критерии оценки качества освоения студентами учебного модуля

- «удовлетворительно» – от 150 до 209 баллов
- «хорошо» – от 210 до 269 баллов
- «отлично» – от 270 до 300 баллов

Приложение В
(обязательное)

Паспорт компетенций

ДПК-1 – способность к разработке и моделированию конструкций и топологий изделий «система в корпусе»

Уровни	Показатели	Оценочная шкала		
		удовлетворительно	хорошо	отлично
Повышенный уровень	Знает схемотехнику цифровых интегральных микросхем; способы задания Булевых функций, их минимизацию и реализацию в цифровых устройствах; основные варианты построения принципиальных схем основных узлов электронных устройств (шифраторы, дешифраторы, мультиплексоры, триггеры и др.) и области их применения	Испытывает трудности при демонстрации знаний	Допускает неточности при демонстрации знаний	Демонстрирует хорошие знания
	Умеет разрабатывать комбинационные и последовательностные устройства	Испытывает трудности при разработке комбинационных и последовательностных устройств	Допускает неточность при разработке комбинационных и последовательностных устройств	Самостоятельно может разрабатывать комбинационные и последовательностные устройства
	Умеет исследовать возможности импульсных и цифровых узлов	Испытывает трудности при исследовании возможности импульсных и цифровых узлов	Не всегда корректно проводит исследование возможности импульсных и цифровых узлов	Самостоятельно может проводить исследование возможности импульсных и цифровых узлов
	Владеет методикой синтеза цифровых комбинационных и последовательностных устройств	Слабо владеет методикой синтеза цифровых комбинационных и последовательностных устройств	Недостаточно уверенно владеет методикой синтеза цифровых комбинационных и последовательностных устройств	Достаточно уверенно владеет методикой синтеза цифровых комбинационных и последовательностных устройств

Приложение Г

(обязательное)

Карта учебно-методического обеспечения

Учебного модуля «Проектирование цифровых устройств»

Направление (специальность) 11.03.04 - Электроника и наноэлектроника

Формы обучения очная

Курс 4 Семестр 7

Всего зачетных единиц 6 из них часов: ЛК – 36, ПР – 72, ауд. СРС – 18, КП/КР – 0, внеауд. СРС – 108

Обеспечивающая кафедра ФТТМ институт ИЭИС

Таблица Г.1- Обеспечение учебного модуля учебными изданиями

Библиографическое описание издания (автор, наименование, вид, место и год издания, кол. стр.)	Кол. экз. в библ. НовГУ	Наличие в ЭБС
Учебники и учебные пособия		
1. Угрюмов Е. П. Цифровая схемотехника: учеб. пособие для вузов / Е. П. Угрюмов. - 2-е изд., перераб. и доп. - СПб. : БХВ-Петербург, 2007. - 782 с.	1	
2. Угрюмов Е. П. Цифровая схемотехника: учеб. пособие / Е. П. Угрюмов. - СПб. : БХВ-Петербург, 2004. - 518 с.	1	
3. Угрюмов Е. П. Цифровая схемотехника : учеб. пособие / Е. П. Угрюмов. - 2-е изд., перераб. и доп. - СПб. : БХВ-Петербург, 2004. - 782 с.	6	
4. Браммер Ю.А. Цифровые устройства: учеб. пособие. - М.: Высшая школа, 2004. - 228,[2]с.	6	
5. Бабич Н. П. Основы цифровой схемотехники : учеб. пособие / Н. П. Бабич, И. А. Жуков. - М. : Додэка-XXI ; Киев : МК-Пресс, 2007. - 479 с.	2	
6. Грушвицкий Р. И. Проектирование систем на микросхемах программируемой логики : учеб. пособие / Ростислав Грушвицкий, Александр Мурсаев, Евгений Угрюмов. - СПб. : БХВ-Петербург, 2002. - 606 с.	6	
7. Грушвицкий Р.И. Проектирование систем на микросхемах с программируемой структурой : учеб. пособие. - 2-е изд., перераб. и доп. - СПб. : БХВ-Петербург, 2006. - 736с.	1	
8. Петров В.Н. Разработка цифровых схем с использованием языков описания аппаратуры в среде САПР Quartus II: монография / В.Н.Петров, М.Н.Петров, В.А.Стащенко; Новгород. гос. ун-т им. Ярослава Мудрого. - Великий Новгород, 2014. - 94 с. – Режим доступа: https://novsu.bibliotech.ru/Reader/Book/-2051	3	есть
Учебно-методические издания		
1. Рабочая программа / сост.: М.Н.Петров, НовГУ. – Великий Новгород, 2017. – 18 с.		
2. Проектирование цифровых устройств: конспект лекций / Сост.: С.А.Капралов, М.Н.Петров; НовГУ. – Великий Новгород, 2007.	нет	
3. Петров М.Н. Моделирование СБИС на языке VHDL / М.Н.Петров, С.А.Капралов; НовГУ им. Ярослава Мудрого. – Великий Новгород, 2008. — 65 с.	нет	

4. Петров М.Н. Проектирование цифровых устройств: методические указания к выполнению РГР / НовГУ им. Ярослава Мудрого. – Великий Новгород, 2010.	нет	
5. Петров М.Н. Методические указания по выполнению практических заданий по курсу «Проектирование цифровых устройств» / НовГУ им. Ярослава Мудрого. – Великий Новгород, 2013.	нет	

Таблица Г.2 – Информационное обеспечение учебного модуля

Название программного продукта, интернет-ресурса	Электронный адрес	Примечание
1 Сайт компании Actel Corp., специализирующейся на производстве ПЛИС как для военных и авиационно-космических приложений, так и для нужд промышленности и потребительского рынка.	www.actel.ru	
2 Сайт компании Altera Corp., специализирующейся на производстве ПЛИС. Здесь можно скачать бесплатную версию САПР Altera Quartus II Web Edition, для разработки устройств на базе собственных ПЛИС.	www.altera.com	
3 Сайт компании Xilinx Inc., специализирующейся на производстве ПЛИС. Здесь можно скачать бесплатную версию САПР WebPACK ISE для синтеза схем на базе выпускаемых ею ПЛИС.	www.atmel.com	
4 Сайт компании Synplicity Inc., специализирующейся на разработке независимых САПР для синтеза схем на базе ПЛИС.	www.synplicity.com	
5 Банк бесплатных IP проектов, созданный по инициативе организаций, содействующих развитию технологии СНК (систем на кристалле), а также инженеров, желающих поделиться своими результатами.	www.opencores.org	

Таблица Г.3 – Дополнительная литература

Библиографическое описание издания (автор, наименование, вид, место и год издания, кол. стр.)	Кол. экз. в библ. НовГУ	Наличие в ЭБС
1. Алексенко А.Г. Основы микросхемотехники. - 3-е изд., перераб.и доп. - М. : Лаборатория Базовых Знаний: Физматлит: Юнимедиастайл, 2002. – 448 с.	12	
2. Суворова Е.А. Проектирование цифровых систем на VHDL / Е.А.Суворова, Ю.Е.Шейнин. — СПб.: БХВ-Петербург, 2003. - 560 с.	4	

Действительно для учебного года _____ / _____

Зав. кафедрой _____ Б.И. Селезнев

подпись

_____ 20 г.

СОГЛАСОВАНО

НБ НовГУ:

должность

подпись

расшифровка